

**PERENCANAAN DAN PEMBUATAN RING TONE  
TELEPHONERUMAH DENGAN APLIKASI IC ISD YANG  
DILENGKAPI PEREKAM PESAN BERBASIS  
MIKROKONTROLER AT89C8252**



**SKRIPSI**

**Disusun Oleh :**

**FERNANDO GABRAILE GAE RIWU**

**NIM : 04.12.291/P**



**JURUSAN TEKNIK ELEKTRO S - 1  
KONSENTRASI ELEKTRONIKA  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI NASIONAL MALANG  
MARET 2006**

## LEMBAR PERSETUJUAN

PERENCANAAN DAN PEMBUATAN RING TONE TELEPHONE  
RUMAH DENGAN APLIKASI IC ISD YANG DILENGKAPI PEREKAM  
PESAN BERBASIS MIKROKONTROLER AT89S8252

## SKRIPSI

*Disusun dan diajukan sebagai salah Satu Syarat Untuk Memperoleh gelar  
Sarjana Teknik Pada Jurusan Teknik Elektro S-1 Konsentrasi Elektronika*

*Disusun Oleh :*


**FERNANDO GABRAILE GAE RIWU**

**NIM : 04.12.291/P**


Mengetahui  
Ketua Jurusan Teknik Elektro S-1  
  
**(Ir. E. Yudi Limpraptono, MT)**  
NIP. Y. 1039500274

Diperiksa dan Disetujui

Dosen Pembimbing I

  
**(Ir. H. Erfan A Dahlan)**  
NIP. 131124663

Dosen Pembimbing II

  
**(Ir. Mimien Mustikawati)**  
NIP. Y. 1030000352

**KONSENTRASI ELEKTRONIKA  
JURUSAN TEKNIK ELEKTRO S - 1  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI NASIONAL MALANG**



INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1

---

**BERITA ACARA UJIAN SKRIPSI  
FAKULTAS TEKNOLOGI INDUSTRI**

Nama : Fernando Gabraile Gae Riwu  
NIM : 04.12.291/P  
Jurusan : Teknik Elektro  
Konsentrasi : Teknik Elektronika S1  
Judul Skripsi : Perencanaan Dan Pembuatan Ring Tone Telephone Rumah  
Dengan Aplikasi IC ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler  
AT89S8252

Dipertahankan dihadapan majelis penguji skripsi jenjang strata satu (S1) pada:


Hari : Senin  
Tanggal : 20 Maret 2006  
Dengan Nilai : 77,5 (B+) *8*

Ketua Majelis Penguji




(Ir. Mochtar Asroni, MSME)  
NIP. Y. 1018100036

Sekretaris Majelis Penguji




(Ir. F. Yudi Limpraptono, MT)  
NIP. Y. 1039500274

Penguji I



(Ir. Usman Djuanda, MM)

Penguji II



(M. Ashar, ST, MT)



## **KATA PENGANTAR**

Puji Syukur kehadiran Tuhan Yesus Kristus karena bimbingan dan penyertaan-Nya, sehingga dapat menyelesaikan skripsi yang berjudul “Perencanaan Dan Pembuatan Ring Tone Telephonerumah Dengan Aplikasi Ic ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler At89c8252” ini dengan lancar. Skripsi ini merupakan persyaratan kelulusan Studi di Jurusan Teknik Elektro S-1 Konsentrasi Teknik Elektronika ITN Malang dan untuk mencapai gelar Sarjana Teknik.

Keberhasilan penyelesaian laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terima kasih kepada :

1. Bapak DR. Ir. Abraham Lomi, MSEE selaku Rektor ITN Malang.
2. Bapak Ir. Mochtar Asroni, MSME selaku Dekan Fakultas Teknologi Industri.
3. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1.
4. Bapak Ir. H. Erfan A Dahlan, selaku dosen Pembimbing I
5. Ibu Ir. Mimien Mustikawati, selaku dosen pembimbing II.
6. Papa dan Mama serta saudara-saudara kami yang telah memberikan do’a restu, dorongan, semangat, dan biaya.
7. Rekan-rekan Instruktur di Laboratorium Perancangan Elektronika.
8. Semua yang telah membantu dalam penyelesaian penyusunan skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan pengetahuan dalam menyelesaikan laporan ini. Untuk itu



penyusun mengharapkan saran dan kritik yang membangun dari pembaca demi kesempurnaan laporan ini.

Harapan penyusun semoga laporan skripsi ini memberikan manfaat bagi perkembangan ilmu pengetahuan dan pembaca.

Malang, Maret 2006

***Penulis***

## **ABSTRAKSI**

### **PERENCANAAN DAN PEMBUATAN RING TONE TELEPHONE RUMAH DENGAN APLIKASI IC ISD YANG DILENGKAPI PEREKAM PESAN BERBASIS MIKROKONTROLER AT89S8252**

(Fernando Gabraile Gae Riwu, 04.12.291/P, Teknik Elektro S.1/Elektronika)  
(Dosen Pembimbing I: Ir. H Erfan A. Dahlan, Pembimbing II: Ir. Mimien M)

**Kata Kunci** : Nada Dering, ISD, LCD, Mikrokontroler.

Secara umum kerja dari keseluruhan sistem ini adalah bila ada panggilan telepon akan terdengar nada dering. Nada dering disini akan digantikan dengan suara yang telah direkam pada ISD nada dering.

Setelah ada panggilan 4 kali maka hal ini dianggap tidak ada orang atau tidak diangkat. Telepon kita secara otomatis akan memberitahukan kepada penelpon untuk meninggalkan pesan, sesaat setelah itu diberi tanda bahwa penyampaian pesan bisa dimulai. Penelpon akan meninggalkan pesan selama itu ISD mulai merekam pesan dengan dibatasi maksimal 30 detik tiap pesan.

Jika Sudah ada pesan yang tersimpan, maka pada LCD akan menampilkan banyaknya pesan yang masuk dengan cara menekan tombol. Untuk mendengar isi pesan, disediakan tombol *play*. Banyaknya isi pesan disini dibatasi hanya 3 pesan terakhir karena keterbatasan kapasitas dari ISD.

## LEMBAR PERSEMBAHAN

“Janganlah Hendaknya kamu kuatir tentang apapun juga, tetapi Nyatakanlah dalam segala hal Keinginanmu kepada ALLAH dalam Do’a dan permohonan dengan ucapan Syukur”  
(Filipi 4:6)

Skripsi ini khusus ku persembahkan buat mama & papa yang telah memberikan dorongan, suport, biaya serta do’a dan kasih sayang yang tiada henti-hentinya sehingga aku bisa seperti sekarang ini, Bapa Yesus membekati dan selalu menyertai mama & papa, Amin.

Yang tercinta dan tersayang Kekasih-ku yang slalu ku sapa dia mami, yang dengan sabar setia mendampingi dengan kasih sayangnya yang tulus terima kasih atas suport & dukungannya, kamu slalu ada dihatiku dan aku selalu mencintai mu sampai kapanpun.

Terima kasih buat kakak2ku (Ne’o & Boy) yang sudah jagain mama & papa selama aku kuliah di malang, semoga kalian sukses slalu Tuhan Berkati.

Tidak lupa terima kasih yang sebesar-besarnya buat Papa Da’i, Oma & Opa Amerika juga Mama nofie di Manado yang slalu membantu aku dalam do’a, perhatian juga dana tak terduga yang slalu diberikan ke aku, Tuhan Berkati Kita Semua.



## Keluarga Besar Lab. Perancangan Elektronika Kampus 2 ITN Malang

---

Salam hormat, buat Keluarga Besar Laboratorium Perancangan Elektronika

Sekali Semangat tetap Semangat!!!

Mari Kita Jadikan Lab. Perancangan Selangkah Lebih Maju !

Salam Hormat dan terima kasih yang sebesar besarnya kepada Bapak Ir. Eko Nurcahyo sebagai Kepala Lab. Perancangan. Terima kasih pak, atas fasilitas Lab-nya, komponen2nya, Makan-makannya di tunggu ya pak....dan mohon maaf bila ada yang kurang berkenan.... Terima Kasih Buat Mas Tatan dan Bu Putu yang telah banyak membantu. Semoga Lab. Perancangan Tetap Jaya dan Selangkah Lebih Maju.

Spesial Terima Kasih Buat Saudara2ku Tercinta Asisten Lab & Adik2ku Generasi Penerus... Buat Ditto, makasih ya...sharingnya Chayoco dit cepetan di kelaar Kul-nya , Buat Indra, Rico, Huda, Deni makasih yaa....dan tetap semangat!!!!

Buat Bos Ganteng Atek Ganteng dari Jember, Faisol Hanan Masruhin, ST, selamat dan sukses bos atas kelulusannya dalam ujian Skripsi, makasih bccccccos dah banyak membantu aku dalam skripsi ini pokoknya kita harus sukses bos nanti kalo aku dah jadi Bos jasa mu tak akan kulupakan.

Buat bos Fendy Dwi Mardianto, ST. Bos tambah ganteng aja bos kapan nich ma adek janur kuningnya, jangan lupa undang kita2 ya bos, bos masih ada hutang ma aku katanya mau di ajak ke ponororo, mana janjinya?

Buat Paidjo, ST dan Uqi, ST selamat yaaa atas kelulusannya, makasih Djo....kameranya, semoga cepet dapet kerja Amiiinnn, kapan neeeeh janur kuningnya melengkung he....he.....

Bos Very Sukarela, Bos Agung, makasih ya bosss, atas bantuin komponennya, soriini aku ada ngambil IC mikro satu dari Lab..ha...ha...ha....Semangat Ver, ayobos digarap Skripsinya....

Buat Mas Latif & Mas Edi (Alumnus Lab.) yang di Jakarta, makasih atas dorongan dan semangatnya meski dari jauh, Buat Mas Latif makasih buuanget....ya..^\_^ ikutan doong ke Jakartanya he...he...

Dan semuanya yang ada di lab, yang telah membantuku thak's very2 mucchhe...

## DAFTAR ISI

<b>LEMBAR PERSETUJUAN .....</b>	<b>i</b>
<b>KATA PENGANTAR .....</b>	<b>ii</b>
<b>ABSTRAKSI .....</b>	<b>iii</b>
<b>LEMBAR PERSEMBAHAN .....</b>	<b>iv</b>
<b>DAFTAR ISI .....</b>	<b>vi</b>
<b>DAFTAR GAMBAR .....</b>	<b>xii</b>
<b>DAFTAR TABEL .....</b>	<b>xiii</b>
<b>BAB I PENDAHULUAN .....</b>	<b>1</b>
1.1. Latar Belakang .....	1
1.2. Rumusan Masalah .....	2
1.3. Batasan Masalah .....	3
1.4. Tujuan .....	3
1.5. Sistematika Penulisan .....	3
<b>BAB II TEORI DASAR .....</b>	<b>5</b>
2.1. Pendahuluan .....	7
2.2. Sistem telepon .....	7
2.2.1. Dasar Dari Pesawat Telepon .....	8
2.2.2. Jaringan Tepeon .....	8
2.2.2.1. Memulai Panggilan .....	9
2.2.2.2. Mengirimkan Nomor Telepon .....	9
2.2.2.3. Menghubungkan Telepon .....	10

2.2.2.5. Mengakhiri Pembicaraan .....	11
2.2.3. Signalling Telepon .....	11
2.2.4. Audible Tone Dan Current Signalling .....	11
2.3. Optoisolator .....	14
2.4. Rangkaian Zener .....	15
2.5. Relay .....	16
2.6. Penguat Suara .....	18
2.7. Trafo OT .....	19
2.8. Transistor Sebagai Saklar .....	20
2.9. IC Penyimpan Suara (ISD 1420) .....	21
2.10. Mikrokontroler Atmel AT89S8252 .....	27
2.10.1. Pendahuluan.....	27
2.10.2. Fitur Mikrokontroler Atmel AT 89S8252 .....	28
2.10.3. Konfigurasi Pin Pada Mikrokontroler AT89S8252..	30
2.10.4. SFR Tambahan Pada Mikrokontroler	
Atmel 89S8252 .....	33
2.10.4.1. SFR Untuk Timer 2 .....	34
2.10.4.2. SFR Untuk Watchdog Dan Memori .....	36
2.10.4.3. SFR Pengontrol SPI .....	38
2.10.5. Organisasi Memori .....	42
2.10.5.1. Program Memori Internal.....	42
2.10.5.2. Data Memori RAM Internal .....	43
2.10.6. Programmable Watchdog Timer (WDT).....	43



2.10.7. Timer 2 .....	44
2.10.7.1. Mode Capture.....	46
2.10.7.2. Auto Reload (Up/Down Counter).....	47
2.10.7.3. Baud Rate Generator .....	49
2.10.7.4. Programmable Clock out .....	51
2.11. LCD (Liquid Crystal Display) .....	52
2.11.1. Sinyal Interface M1632 .....	52
2.11.2. Interface Ke MCS-51 .....	54
2.11.3. Mengatur Tampilan M1632 .....	58
<b>BAB III PERANCANGAN DAN PEMBUATAN ALAT .....</b>	
3.1. Pendahuluan .....	65
3.1.1 Diagram Blok Keseluruhan Sistem .....	66
3.2. Perancangan Perangkat Keras .....	69
3.2.1. Perancangan Hook Position Detektor .....	69
3.2.2. Perancangan Rangkaian Detektor Bell .....	72
3.2.3. Perancangan Tombol Menu .....	75
3.2.4. Perancangan Minimum System Mikrokontroler	
AT89S8252 .....	77
3.2.5. Perancangan Rangkaian <i>Information Storage</i>	
<i>Device</i> (ISD 1420) Sebagai Ring Tone.....	80
3.2.6. Perancangan Rangkaian Penguat Suara	
( <i>Amplifier</i> ) .....	82
3.2.7. Pengontrol Relay .....	83

3.2.8. Rangkaian Hook Semu .....	85
3.2.9. Perancangan Rangkaian <i>Information Storage</i> Device (ISD 2590) Sebagai Penyimpan Pesan.....	86
3.2.10. Perancangan Rangkaian LCD .....	88
3.2.11. Diagram Alir ( <i>Flow Chart</i> ) Keseluruhan Sistem .....	92
<b>BAB IV PENGUJIAN ALAT</b> .....	
4.1. Tujuan .....	94
4.2. Pengujian rangkaian Hook Position Detektor .....	94
4.2.1. Tujuan .....	94
4.2.2. Peralatan Yang Digunakan .....	94
4.2.3. Langkah Pengujian .....	95
4.2.4. Hasil Pengujian .....	96
4.3. Pengujian Rangkaian Detektor Bell .....	98
4.3.1. Tujuan .....	98
4.3.2. Peralatan Yang Digunakan .....	98
4.3.3. Langkah Pengujian .....	99
4.3.4. Hasil Pengujian .....	99
4.4. Pengujian Rangkaian ISD 1420 .....	102
4.4.1. Tujuan .....	102
4.4.2. Peralatan Yang Digunakan .....	102
4.4.3. Langkah Pengujian .....	103
4.4.4. Hasil Pengujian .....	103

**BAB V PENUTUP ..... 105**

    5.1. Kesimpulan ..... 105

    5.2. Saran ..... 105

**DAFTAR PUSTAKA ..... 106**

**LAMPIRAN-LAMPIRAN**



## DAFTAR GAMBAR

2-1. Diagram Pesawat Telepon .....	7
2-2. Simbol Optocoupler .....	14
2-3. Dioda Zener Dan Karakteristiknya .....	16
2-4. Cara Kerja Relay .....	17
2-5. Simbol Relay SPST .....	17
2-6. Simbol Relay SPDT .....	18
2-7. Simbol Relay DPDT .....	18
2-8. Konfigurasi Pin LM 386 .....	19
2-9. Simbol Trafo OT .....	20
2-10. Transistor Sebagai Saklar .....	21
2-11. Konfigurasi Pin ISD 1420 .....	22
2-12. Diagram Blok AT89S8252 .....	28
2-13. Konfigurasi Pin-Pin AT89S8252 .....	31
2-14. Koneksi SPI Master dan Slave .....	38
2-15. Format Transfer SPI Dengan CPHA = 0 .....	39
2-16. Format Transfer SPI Dengan CPHA = 1 .....	39
2-17. Timer 2 pada Mode <i>Capture</i> .....	47
2-18. Timer 2 Pada Mode <i>Auto Reload</i> DCEN=0 (atas), DCEN=1 (bawah) .....	49
2-19. Timer 2 sebagai <i>Baud Rate Generator</i> .....	50
2-20. Timer 2 Dalam <i>Clock Out Mode</i> .....	52

2-21. Mengirim/Mengambil Data Ke/Dari M1632 .....	53
2-22. Hubungan M1632 ke MCS' 51 .....	55
2-23. Rangkaian LCD M1632 .....	60
3-1. Diagram Blok Sistem .....	66
3-2. Rangkaian Hook position Detektor .....	70
3-3. Rangkaian detektor Bell .....	72
3-4. Rangkaian Tombol Menu .....	76
3-5. Rangkaian Minimum Sistem AT89S8252 .....	79
3-6. Rangkaian ISD 1420 .....	80
3-7. Rangkaian Penguat Suara .....	83
3-8. Rangkaian Pengontrol Relay .....	84
3-9. Rangkaian Hook Semu .....	86
3-10. Rangkaian ISD 2590 .....	87
3-11. Perancangan Rangkaian Liquid Crystal Display (LCD) .....	91
3-12. Diagram Alir ( <i>Flow Chart</i> ) Keseluruhan Sistem .....	94
4-1. Diagram Blok Pengujian Hook Position Detektor .....	95
4-2. Pengujian Hok Position Detektor .....	96
4-3. Foto Pengujian Rangkaian Hook Position Detektor pada sat <i>off-hook</i> .....	97
4-4. Foto Pengujian Rangkaian Hook Position Detektor pada sat <i>on-hook</i> .....	98
4-5. Diagram blok Pengujian Detector bell .....	99
4-6. Pengujian Rangkaian Detector Bell .....	99

4-7. Foto Pengujian Rangkaian Detektor bell	
pada saat tidak ada dering .....	101
4-8. Foto Pengujian Rangkaian Detektor bell pada saat ada dering .....	101
4-9. Diagram Blok Pengujian ISD 1420 .....	102
4-10. Rangkaian Pengujian ISD 1420 .....	103
4-11. Foto Rangkaian ISD 1420 Pada Tampilan Osiloskop .....	104



## DAFTAR TABEL

2-1. Fungsi Khusus Pada Port 1 AT89S8252 .....	30
2-2. Pemilihan Perioda Waktu <i>Watchdog Timer</i> .....	44
2-3. Mode Operasi Timer 2 .....	46
2-4. Fungsi Pin-Pin LCD .....	62
4-1. Hasil Pengukuran Rangkaian Hook Position Detektor .....	96
4-2. Hasil Pengukuran Rangkaian Detector Bell .....	100
4-3. Hasil Pengujian ISD 1420 Dengan Pemanggilan Alamat .....	103

# **BAB I**

## **PENDAHULUAN**

### **1.1 Latar Belakang**

Dewasa ini telephone merupakan sebuah piranti elektronik yang tidak dapat lagi di pisahkan dari kehidupan manusia. Informasi merupakan hal yang sangat penting oleh karena itulah saat ini persaingan di dunia bisnis informasi sangat ketat. Berbagai macam alat informasi ditawarkan dengan berbagai macam kecanggihannya masing-masing. Mulai dari alat informasi yang berukuran besar sampai dengan yang berukuran kecil akan banyak dan mudah kita temui dalam kehidupan sehari-hari.

Akhir-akhir ini penggunaan sarana informasi yang berupa handphone bukan lagi monopoli kalangan tertentu saja karena pada saat ini kita akan sangat mudah menemukan handphone pada seluruh lapisan masyarakat, mulai dari siswa sekolah dasar sampai dengan orang dewasa dan orang tua. Berbagai macam fitur dari keunggulan ditawarkan oleh para produsen handphone dimana keunggulan-keunggulan itu digunakan untuk menarik konsumen dan juga untuk memudahkan aktivitas pemakainya.

Dering handphone atau Ringtone merupakan sebuah fenomena yang sangat menarik bagi setiap pemakai handphone. Mereka selalu ingin menggunakan ring tone yang sangat menarik pada handphone mereka, seringkali ringtone mereka merupakan deretan nada yang akan membentuk sebuah ringtone yang mempunyai bunyi seperti nada-nada musik dan lagu-lagu yang mereka sukai. Bahkan akhir-akhir ini beberapa handphone

terkemuka menambahkan fasilitas “Voice Ring” pada produk mereka. Dimana dengan fasilitas ini nada dering tidak akan berupa nada-nada lagi melainkan suara kita yang telah kita rekam sebelumnya.

Selain itu alat ini juga dilengkapi dengan mesin penyimpan pesan yang memungkinkan penelepon untuk meninggalkan pesan penting pada saat kita tidak ada di rumah. Penyimpanan pesan ini berupa sebuah IC ISD yang dikendalikan oleh mikrokontroler, alat ini juga dilengkapi dengan LCD untuk menampilkan banyaknya pesan yang masuk yang dikontrol oleh mikrokontroler.

Hal-hal diatas hanya dapat kita temukan pada pesawat handphone saja, tetapi kita tidak akan dapat menemukannya pada pesawat telephone rumah kita. Sehingga nada dering pesawat telephone kita hanyalah berupa deringan nada saja, sehingga kadang-kadang kita terkecoh dengan deringan weker atau mainan anak-anak. Dan juga seringkali kita kehilangan pesan penting karena kita tidak sedang ada di rumah dan tidak ada yang mengangkat telephone. Untuk mengatasi hal itulah maka disusun tugas akhir ini dengan judul *“Perencanaan Dan Pembuatan Ring Tone Telephone Rumah Dengan Aplikasi IC ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler AT89S8252”*. Dimana dengan alat ini nantinya diharapkan agar pesawat telephone rumah kita mempunyai fasilitas voice ring dan perekam pesan. Sehingga kita dapat membedakan antara deringan telephone dengan weker dan juga dengan deringan mainan anak-anak.

## 1.2 Rumusan Masalah

Penggunaan alat ini dimaksudkan untuk mempermudah dan menambahkan fitur pada pesawat telephone rumah kita. Dimana dengan alat kita ini nantinya jika telephone rumah kita dihubungi oleh pihak luar maka yang keluar bukanlah nada dering seperti biasanya melainkan sebuah “teriakan” dimana “teriakan” ini bisa kita rekam sebelumnya.

Diharapkan dengan suara “Teriakan atau Panggilan” ini kita akan lebih tanggap jika pesawat telephone kita dihubungi karena secara logika kita akan lebih tertarik dan lebih memperhatikan jika dering tersebut merupakan sebuah suara panggilan bukan deringan.

Suara ini menggunakan IC ISD yang berfungsi sebagai “playback” dimana suara kita direkam sebelumnya. Dan untuk melakukan panggilan terlebih dahulu dilihat posisi hook dan juga ada tidaknya sinyal bell dan line telephone. Untuk kemudian Mikrokontroler AT89S8252 lah yang mengatur segala sesuatunya

Berdasarkan prinsip kerja diatas maka akan timbul permasalahan-permasalahan sbb:

1. Bagaimana membuat sebuah rangkaian yang dapat mendeteksi adanya sinyal bell atau panggilan pada line telephone.
2. Bagaiman membuat sebuah rangkaian yang dapat mendeteksi keadaan gagang telephone.
3. Bagaimana membangkitkan suara panggilan yang berupa suara manusia sebagai pengganti nada dering.

4. Bagaimana membuat sebuah minimum sistem yang mampu menjalankan sebuah rangkaian sehingga dapat berfungsi sebagaimana mestinya.
5. Bagaimana membuat sebuah mesin penyimpan pesan yang memungkinkan untuk merekam pesan-pesan telephone yang masuk pada saat telephone tidak diangkat.
6. Bagaimana membuat sebuah LCD untuk menampilkan bahwa ada pesan yang masuk.

### **1.3 Tujuan**

Adapun tujuan dari penulisan skripsi ini dengan judul “Perencanaan Dan Pembuatan Ring Tone Telephone Rumah Dengan Aplikasi IC ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler AT89S8252” mempunyai fungsi :

1. Merubah nada dering telepon rumah kita dengan suara yang telah kita rekam sebelumnya pada ISD.
2. Alat ini dilengkapi dengan media penyimpan pesan apabila kita sedang tidak ada rumah.
3. Alat ini juga dilengkapi dengan LCD untuk memudahkan kita melihat ada berapa pesan yang masuk.

### **1.4 Batasan Masalah**

Mengingat skripsi ini mencakup banyak hal maka agar pembahasan tidak terlalu melebar dan agar pembahasan lebih terfokus pada bagian-bagian yang perlu saja maka pada penyusunan laporan skripsi ini dibatasi pada:

1. Menggunakan mikrokontroler AT89S8252 sebagai minimum sistem rangkaian.

2. Tidak membahas catu daya.
3. Tidak membahas karakteristik telephone secara mendetail agar pembahasan lebih terfokus.
4. Alat ini hanya untuk line telepon rumah.
5. Pesan yang diterima hanya terbatas tiga pesan masing-masing pesan tiga puluh detik.

## **1.5 Sistematika Penulisan**

Sistematika dalam penulisan tugas akhir ini terdiri dari 5 bab yaitu:

### **BAB I Pendahuluan**

Pada bab ini dibahas tentang latar belakang permasalahan, rumusan masalah, batasan masalah, sistematika dari alat yang direncanakan.

### **BAB II Landasan Teori**

Membahas mengenai teori minimum sistem mikrokontroler AT89S8252, line telephone, optoisolator, rangkaian zener, dan IC ISD 2590.

### **BAB III Perencanaan Dan Pembuatan Alat**

Pada bab ini dibahas tentang perencanaan dan pembuatan keseluruhan sistem perangkat keras (hardware) dan perangkat lunak (software).

### **BAB IV Pengujian Alat**

Pada bab ini dibahas tentang proses serta hasil dari pengujian alat, yang didasarkan oleh pengukuran-pengukuran.

### **BAB V Penutup**

Pada bab ini akan disampaikan kesimpulan dan perencanaan dan pembuatan sistem ini.



## **BAB II**

### **LANDASAN TEORI**

#### **2.1 Pendahuluan**

Pada bab ini akan dibahas mengenai teori penunjang dari peralatan yang direncanakan. Teori penunjang ini akan membahas tentang komponen dan peralatan pendukung pada alat yang dibuat. Pokok pembahasan pada bab ini adalah :

- Sistem Telepon
- Optoisolator
- Rangkaian zener
- Relay
- Penguat Suara (Amplifier)
- Trafo OT
- Transistor Sebagai Saklar
- IC ISD (*Information Strorage Device*)
- Mikrokontroller AT89S8252
- Liquid Crystal Display (LCD) M1632

#### **2.2 Sistem Telepon**

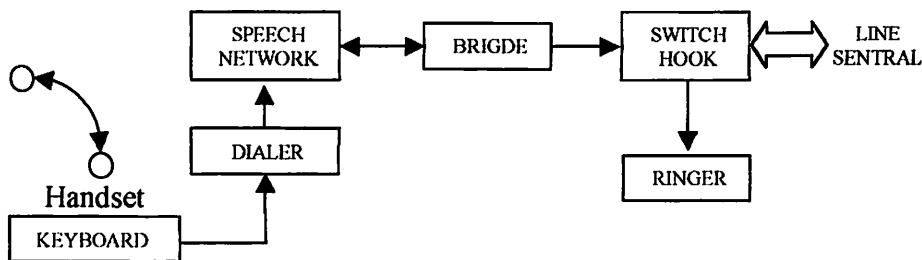
Telepon dalam bahasa asing “ telephone” berasal dari bahasa yunani, yaitu: Tele (jauh) dan Phone (suara). Jadi pengertian umum telepon meliputi konversi dari sinyal suara menjadi listrik dengan frekuensi audio yang kemudian dapat dipancarkan melalui suatu sistem transmisi dan pada akhirnya

dikonversikan kembali menjadi sinyal suara pada penerima seperti pada suara aslinya.

### 2.2.1 Dasar Dari Pesawat Telepon

Telepon merupakan media komunikasi jarak jauh antar personal secara dua arah (full duplex), artinya suatu media yang dapat berfungsi sebagai pengirim dan penerima secara bersamaan.

Diagram blok dari sebuah pesawat telepon secara umum dapat dilihat seperti pada Gambar 2.1.



**Gambar 2.1** Diagram Blok Pesawat Telepon

Sumber : LA TT, M. Rendra W & Nugroho M,  
Pembatasan Waktu Interlokal menggunakan MCU, 1998

Terdiri dari beberapa bagian utama, yaitu:

- ❖ ***Penerima (Receiver)***
- ❖ ***Pengirim (transmitter)***
- ❖ ***Saklar Buka Tutup (Switch Hook)***
- ❖ ***Pemilih Nomor (Dialer)***
- ❖ ***Bell (Ringer)***
- ❖ ***Rangkaian Bicara (Speech Network)***

Bagian pengirim (*transmitter*) dan penerima (*receiver*) adalah handset telepon. Handset telepon terdiri atas peralatan receiver yang berupa speaker untuk mendengarkan informasi bicara, serta peralatan transmitter yang berupa mikropon untuk mengirimkan sinyal bicara. Selain itu, handset juga berfungsi untuk menahan saklar buka tutup supaya tetap pada kedudukannya.

Saklar buka tutup (*switch Hook*) adalah saklar pemisah pesawat telepon dengan salurannya. Saat handset tertutup disebut "*On Hook*" dan pada saat handset terbuka disebut "*Off Hook*". Pada keadaan *Off Hook* arus mengalir dari sentral melalui saluran telepon menuju pesawat untuk mencatu rangkaian didalamnya.

Pemilih nomor (*dialer*) merupakan sebuah peralatan yang berfungsi untuk mengirimkan nomor telepon terpanggil kepada sentral telepon. Terdapat beberapa jenis dialer yang dipakai dalam suatu nomor telepon, diantaranya adalah : dial putar, dial tekan isyarat DC dan *Dial Tone DTMF*.

Bel (*Ringer*) dipakai untuk menunjukkan adanya suatu panggilan terhadap pesawat telepon dengan menggunakan sinyal dering yang merupakan sinyal AC dengan tegangan 79 volt - 90 volt yang mempunyai frekuensi 25 Hz dengan periode 2 detik on dan 4 detik off.

### 2.2.2 Jaringan Telepon

Setiap pesawat telepon pelanggan dihubungkan dengan sentral telepon yang berisi rangkaian switching, peralatan pensinyalan dan *battery* sebagai sumber tegangan DC untuk operasi sistem telepon tersebut. Pesawat telepon tersebut dihubungkan dengan sentral melalui loop lokal yang terbentuk oleh

sepasang kabel. Beberapa hal yang perlu diperhatikan dalam pemakaian pesawat telepon dan diperlukan sebagai dasar perancangan sistem aplikasi adalah:

#### **2.2.2.1 Memulai Panggilan**

Pada saat handset telepon dalam keadaan ditekan (*on hook*) akan menyebabkan rangkaian telepon terpisah dengan sentral, tetapi rangkaian bel telepon selalu dalam keadaan terhubung ke sentral. Tegangan saluran telepon dalam keadaan ini adalah 48 V DC dan arus yang mengalir adalah 10 mA karena loop pelanggan menjadi suatu rangkaian terbuka. Apabila handset diangkat menyebabkan kontak buka tutup berada pada posisi atas (*Off Hook*) sehingga rangkaian pesawat telepon terhubung dengan sentral dan rangkaian bel terputus dari sentral. Karena loop pelanggan menjadi suatu rangkaian tertutup, maka arus DC dari battery sentral mengalir dan mencatu rangkaian pada pesawat telepon. Pada rangkaian ini tegangan menjadi 8 V DC dan arus yang mengalir 16 sampai 20 mA. Aliran arus ini sekaligus memberitahu pada sentral bahwa seseorang berusaha untuk membuat suatu hubungan telepon. Sentral akan mengirimkan nada panggil (*Dial Tone*) dengan frekuensi 425 Hz secara kontinyu. Hal ini menunjukkan bahwa sentral telah siap untuk menerima sebuah nomor telepon.

#### **2.2.2.2 Mengirimkan Nomor Telepon**

Pengiriman nomor telepon menggunakan nada frekuensi audio ini hanya dapat dipergunakan pada sentral yang telah memiliki kemampuan memproses nada. Sistem *DTMF* terdiri atas dua kelompok frekuensi. Penekanan sebuah tombol akan menyebabkan sebuah rangkaian elektronik didalam pesawat telepon

mengeluarka sepasang nada, yang terdiri dari kelompok frekuensi tinggi dan kelompok frekuensi rendah, sebagai pengganti nomor angka.

### **2.2.2.3 Menghubungkan Telepon**

Sentral telepon mempunyai sejumlah sakral pemindah dan relay yang secara otomatis menghubungkan pemanggil dengan yang terpanggil. Dalam keadaan sentral mengusahakan suatu hubungan dengan pesawat telepon terpanggil, maka sebuah sinyal bel akan dikirimkan oleh sentral sebagai tanda panggilan kepada pesawat telepon terpanggil, jika pesawat telepon terpanggil dalam keadaan tidak terpakai. Pada saat yang sama, sentral juga mengirimkan suatu nada ke pesawat telepon pemanggil sebagai tanda bahwa pesawat telepon terpanggil sedang berdering. Apabila pesawat telepon terpanggil dalam keadaan terpakai, maka sentral akan mengirimkan nada sibuk (*busy tone*) kepada pesawat telepon pemanggil.

### **2.2.2.4 Menjawab Panggilan**

Pada proses panggilan yang dilakukan oleh sentral sedang berlangsung, pengangkatan handset telepon terpanggil akan memberikan respon terhadap panggilan tersebut. Saklar buka tutup menjadi tertutup (*Off Hook*) dan loop arus DC mengalir dari battery sentral menuju ke rangkaian pesawat telepon terpanggil. Arus yang mengalir ini dideteksi oleh sentral, yang kemudian memperhatikan pengiriman sinyal ring back tone maupun sinyal bel. Dan sentral menghubungkan dua pesawat telepon tersebut dengan menggunakan saklar yang ada padanya.

### 2.2.2.5 Mengakhiri Pembicaraan

Hubungan telepon diakhiri dengan peletakan kembali handset pesawat telepon. Keadaan ini memberitahukan kepada sentral untuk memutuskan jalur hubungan antara kedua pesawat telepon.

### 2.2.3 Signalling Telepon

Sistem signalling telepon digunakan untuk meminta (*order*), mengirim informasi dan mengontrol dalam penyambungan suatu pemanggilan nomor telepon. Pada perkembangan selanjutnya signalling banyak mendukung fungsi yang tidak langsung mengontrol penyambungan, misalnya network management, penentuan harga, operasi dan pemeliharaan. Pada dasarnya signaling dapat dibagi menjadi 2 yaitu :

- ❖ *Channel Associated Signalling*

Sinyal dikirim melalui saluran yang sama dengan saluran pembicaraan.

- ❖ *Common Channel Signalling*

Sinyal yang dikirim lewat kanal khusus digunakan untuk signalling dan informasi dikirim dalam kode digital langsung antar pengontrol sentral untuk melayani sambungan.

### 2.2.4 Audible Tone Dan Current Signalling

Audible tone dan current signalling merupakan sinyal yang diberikan oleh sentral ke pelanggan, agar dapat pelanggan-pelanggan mengetahui kondisi peralatan di sentral, atau kondisi-kondisi pelanggan yang dipanggil.

Arti dan spesifikasi audible tone dan current signalling adalah sebagai berikut:

➤ ***Ringing Current***

Setelah saluran pelanggan yang dipanggil diduduki maka di kirim arus ke bel ke saluran pelanggan tersebut. Arus bel :  $25\text{ Hz} \pm 8\%$ ,  $79/90\text{ Volt}$ , dengan periode 1 detik ON – 4 detik OFF. Lama pengiriman dibatasi antara 30 detik sampai 60 detik.

➤ ***Dial Tone***

Saat pelanggan melakukan hook untuk melakukan panggilan, dial telepon akan dikirim ke pelanggan segera setelah receiver dari sentral siap menerima nomor. Dial tone akan putus saat pemanggil mulai mengirim nomor. Frekuensi dial  $425\text{ Hz} \pm 2,5\%$  kontinyu sampai pelanggan mulai mengirim nomor.

➤ ***Ringin Tone***

Apabila hubungan telah terjadi, ringing tone akan dikirim kepelanggan pemanggil, bersamaan dengan pengeriman ringing curent ke pelanggan yang dipanggil. Ring tone akan putus bila pelanggan menjawab atau memutuskan hubungan.

Frekuensi ringing tone:  $425\text{ Hz} \pm 2,5\%$ , 1 detik ON – 4 detik OFF.

➤ ***Busy Tone***

Busy tone dikirim jika :

- ❑ Pelanggan yang dipanggil sibuk
- ❑ Pelanggan tidak melakukan panggilan setelah batas waktu *15 – 20 detik* setelah diterimanya *Dial Tone*



- ❑ Melampaui batas waktu *15 – 20 detik* setelah memutar nomor yang salah
- ❑ *30 – 60 detik* setelah pelanggan yang dipanggil memutuskan hubungan
- ❑ Bila seluruh rangkaian switch di sentral sibuk
- ❑ Setelah memutar 0 atau 00 pada koin box yang di blok untuk SLJJ atau SLI
- ❑ Frekuensi busy tone :  $425 \text{ Hz} \pm 2,5\%$ , 0,5 detik ON - 0,5 detik OFF
- ❑ Number Unobtainable Tone

Number Unobtainable Tone dikirim ke pelanggan yang dipanggil :

Pelanggan belum terpasang

Nomor tidak dikenal

Pelayanan yang tidak bisa digunakan oleh pelanggan telepon tertentu

Frekuensi Number Unobtainable Tone  $425 \text{ Hz} \pm 2,5\%$  2 detik ON, 0,5 detik OFF.

#### ➤ ***Congestion Tone***

Congestion Tone dikirim ke pelanggan pemanggil bila routenya sibuk. Frekuensi Congestion Tone :  $425 \text{ Hz} \pm 2,5 \%$ , 0,5 detik ON 0,25 detik OFF.

#### ➤ ***Trunk Offering Tone***

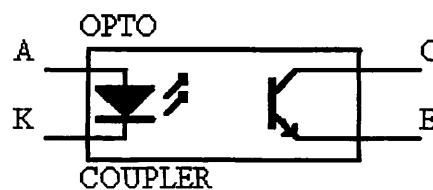
Tone ini dikirim ke pelanggan yang sedang bicara dan ke operator yang ingin menyambungkan call penting ke pelanggan tersebut.

Frekuensi Trunk Offering Tone :  $425 \text{ Hz} \pm 2,5 \%$ , 2,5 detik ON – 0,5 detik OFF.

### 2.3 Optoisolator

Optoisolator merupakan media isolator yang melindungi suatu peralatan yang menggunakan tegangan tinggi. Optoisolator disebut juga optocoupler, sesuai dengan namanya isolator jenis ini memanfaatkan prinsip optis, yang biasanya menggunakan inframerah untuk menciptakan keadaan terpisah tetapi tetap terhubung antara bagian input dan output. Untuk keperluan ini tersedia beberapa macam pilihan Optoisolator yang antara satu tipe dengan yang lain dibedakan dari komponen keluarannya. Secara singkat, satu jenis optocoupler terdiri dari dua bagian yang mana kedua bagian ini terpisah akan tetapi tetap berhubungan.

Bagian masukan biasanya terdiri atas LED. Sedangkan keluarannya bisa bermacam-macam tergantung aplikasinya. Gambar 2.2 adalah simbol dari optocoupler.



**Gambar 2.2 Simbol Optocoupler**

*Sumber : ELEKTRONIKA PRAKTIS, Barry Woollard Hal. 149*

Optocoupler dirancang sebagai pengganti yang bersifat Solid-State untuk relay mekanis dan transformator pulsa. Secara fungsional, optocoupler sama

dengan Coupler lama yang mekanis karena memberikan isolasi tingkat tinggi antara terminal input dan output. Beberapa keunggulan alat Solid-State adalah :

- Kecepatan operasi yang tinggi
- Ukuran yang kecil
- Tahan terhadap benturan dan getaran
- Tidak mempunyai bagian bergerak yang dapat saling melekat
- Kompatible dengan banyak rangkaian logika dan mikroprocessor
- Respon frekuensi dari DC sampai 100 KHz

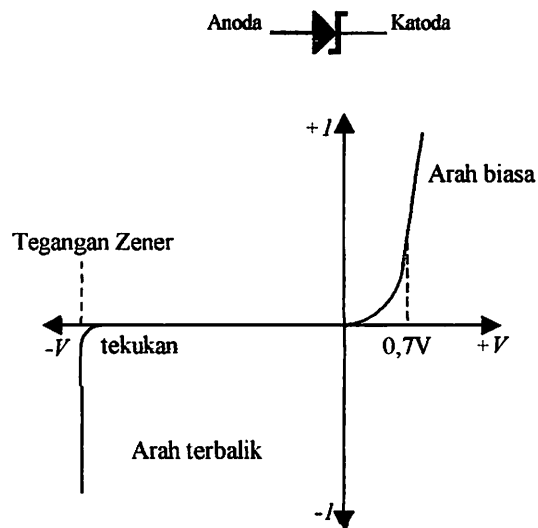
Isolasi merupakan parameter yang sangat penting pada optocoupler. Tiga parameter isolasi kritis adalah resistansi, kapasitas isolator dan ketahanan dielektris. Resistansi isolator adalah resistansi DC dari input ke output dari Coupler. Resistansi isolasi dengan nilai 10  $\Omega$  adalah umum, nilai ini mungkin lebih tinggi daripada resistansi antara titik penempatan dari PCB dimana Coupler ditempatkan. Oleh sebab itu perancangan PCB harus hati-hati agar tingkat parameter tidak menurun.

## **2.4 Rangkaian Zener**

Dioda zener diberi nama sesuai penemunya. Dioda ini mempunyai karakteristik normal, yaitu dilalui oleh arus seperti dioda biasa kalau dibiaskan dalam arah biasa. Jika dibiaskan dalam arah terbalik, ia akan bekerja dengan cara yang sama, tetapi turun secara drastis (jatuh) dengan mendadak pada tegangan Zener tercapai.

Karakteristik dioda yang baik hampir membentuk sudut siku-siku karena tegangannya konstan. Hal ini menjadikannya berguna sebagai dioda referensi.

Gambar 2.3 adalah simbol dan karakteristik V-A dioda Zener.

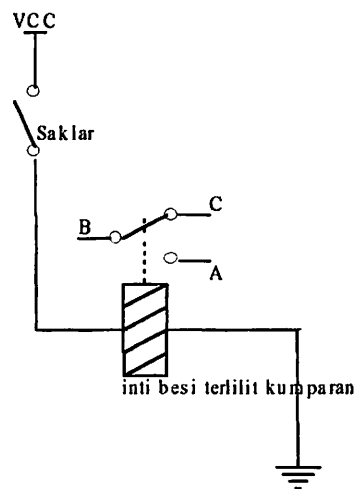


**Gambar 2.3** Dioda Zener dan Karakteristiknya

Sumber : *ELEKTRONIKA PRAKTIS*, Barry Woollard Hal. 59

## 2.5 Relay

Relay adalah komponen elektronika yang terdiri dari sebuah lilitan kawat (kumparan/koil) yang terlilit pada sebuah besi lunak. Jika kumparan dialiri arus listrik maka inti besi akan menjadi magnet dan menarik pegas sehingga kotak AB terhubung dan BC terputus. Cara kerja relay dapat dilihat pada Gambar 2.4.



**Gambar 2.4** Cara Kerja Relay

*Sumber : Elektronika dalam Industri*

Relay merupakan suatu alat untuk menghubungkan atau memerlukan kontak antara komponen yang satu dengan yang lain. Dalam memutus atau menghubungkan kontak digerakkan oleh fluksi yang ditimbulkan dari adanya medan magnet listrik yang dihasilkan oleh kumparan yang melilit pada besi lunak.

Ada beberapa macam relay, antara lain:

- SPST (*Single Pin Single Terminal*)

Simbol Relay SPST dapat dilihat pada Gambar 2.5.

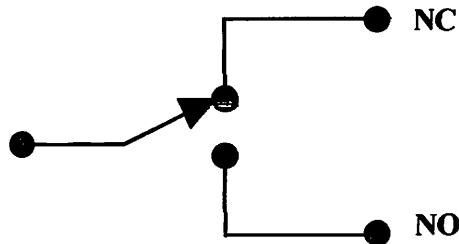


**Gambar 2.5** Relay SPST

*Sumber : Elektronika dalam Industri*

➤ SPDT (*Single Pin Dual Terminal*)

Simbol Relay SPDT dapat dilihat pada Gambar 2.6.

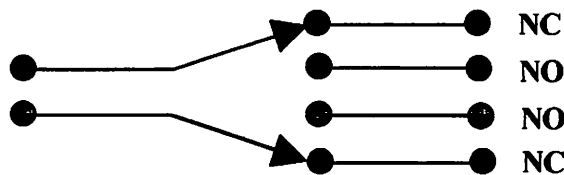


**Gambar 2.6** Relay SPDT

*Sumber : Elektronika dalam Industri*

➤ DPDT (*Dual Pin Dual Terminal*)

Simbol Relay DPDT dapat dilihat pada Gambar 2.7.



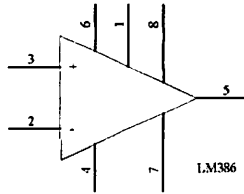
**Gambar 2.7** Relay DPDT

*Sumber : Elektronika dalam Industri*

## 2.6 Penguat Suara (Amplifier)

Karena sinyal *audio* yang dihasilkan oleh keluaran ISD masih sangat lemah untuk menggerakkan sebuah speaker maka sinyal ini diperkuat agar dapat terdengar jelas. Untuk keperluan ini diperlukan penguat suara menggunakan IC LM 386. IC penguat ini dapat bekerja pada tegangan catu daya antara 4 sampai 12 volt, penguatan tegangan dari LM 386 ini sudah ditetapkan sebesar 20 kali dengan adanya sebuah resistor internal senilai 1,35 K $\Omega$ , sehingga dapat meminimalkan

penggunaan komponen eksternal. Bila antara pin 1 dan pin 8 ditambahkan sampai sebesar 200 kali. Gambar 2.8 adalah simbol dan konfigurasi Pin LM 567.



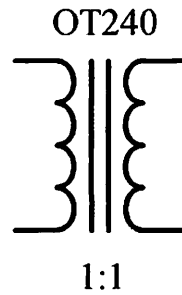
**Gambar 2.8** Konfigurasi Pin LM 386

## 2.7 Trafo OT

Fungsi trafo OT 240 dalam perancangan ini digunakan sebagai kopling (pelewat) sinyal audio yang berasal dari saluran telepon. Ada dua fungsi dari trafo OT disini yaitu sebagai pelewat penelpon untuk direkam dan pelewat nada suara dari penelpon dengan frekuensi 425 Hz yang digunakan untuk menghentikan perekaman ISD.

Selain itu juga penggunaan trafo OT 240 disini untuk mengisolasi dari tegangan-tegangan yang tidak di inginkan dari saluran telepon. Trafo OT 240 mempunyai perbandingan lilitan 1:1, sinyal suara dilewatkan melalui induksi elektromagnetik dalam trafo ini. Gambar 2.9 adalah simbol dari trafo OT 240.





**Gambar 2.9 Simbol Trafo OT**

## 2.8 Transistor Sebagai Saklar

Suatu transistor bila ingin digunakan sebagai saklar elektronika (connect) maka harus dioperasikan dalam keadaan saturasi dan cutoff. Pada keadaan saturasi tegangan antara kaki kolektor dan emitor dianggap 0 volt (pendekatan ideal) atau  $V_{ce} \approx 0$  Volt dan arus basis sama dengan  $I_{B(Sat)}$  serta arus kolektor adalah maksimum. Persamaan-persamaan yang dapat digunakan dalam perhitungan yaitu :

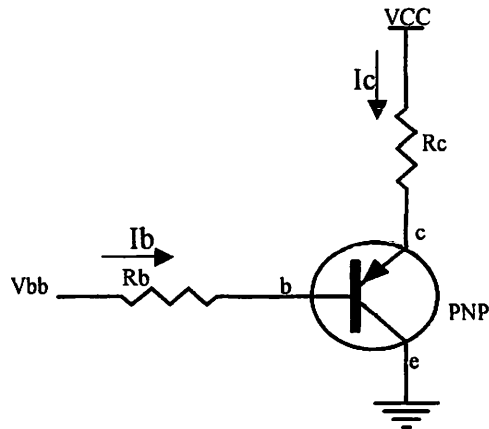
$$V_{cc} = I_{C(Sat)} \cdot R_c$$

$$V_{bb} = I_b \cdot R_b + V_{be}$$

$$I_{C(Sat)} = H_{fe} \cdot I_{B(Sat)}$$

Pada keadaan cutoff dimana  $I_B = 0$  dan arus kolektor kecil sehingga dapat diabaikan (hanya arus bocoran  $I_{CEO}$  yang ada).

Jika arus basis lebih besar dari pada  $I_{B(Sat)}$ , arus kolektor tak dapat bertambah karena dioda kolektor tidak lagi dibias reverse. Dengan perkataan lain hal ini menghasilkan keadaan saturasi yang sama. Simbol transistor sebagai saklar dapat pada Gambar 2.10.



**Gambar 2.10** Transistor Sebagai Saklar

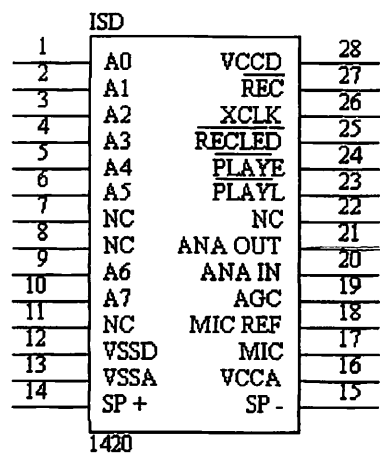
## 2.9 IC Penyimpan Suara (ISD 1420)

IC penyimpan suara yang digunakan merupakan jenis EEPROM (Electrically Erasable Programmable Read Only Memory) yaitu ROM yang dapat diprogram, dihapus dan diprogram ulang secara elektrik dengan arus listrik, bukan sinar ultraviolet. IC ISD yang dipakai yaitu ISD 1420 (*Information Storage Device*), IC dapat merekam suara maksimal 20 detik dan dapat dikaskade sehingga pesan yang disimpan dapat diperpanjang sesuai dengan keinginan kita dengan 160 alamat yang berbeda.

Didalam ISD 1420 dilengkapi dengan internal amplifier, internal automatic gain control (AGC), filter antialiasing (perata) dan speaker amplifier (penguat speaker). Secara keseluruhan seri ISD 1420 dapat melakukan sebuah perekaman atau pemutaran ulang pesan dengan komponen sederhana seperti mikropon, speaker, beberapa komponen penunjang, duah buah saklar dan sumber tegangan.

Rekaman akan disimpan dalam sel memori yang tidak mudah hilang (non volatile), memberikan tempat penyimpanan yang masih kosong. Cara unik ini yang membuat ISD disebut *Stroge Technolgi Direct Analog* (DAST) atau teknik penyimpanan analog langsung, dengan jalan sinyal suara (voice) dan bunyi disimpan secara langsung dalam bentuk analog, kedalam memori EPROM. Penyimpanan analog langsung memungkinkan reproduksi suara secara alami dalam satu chip tunggal.

Susunan ISD 1420 DAST adalah dikelompokkan dalam 160 segmen dari alamat A0 sampai A7 yang menunjukkan akses tips segmen dalam kesatuan untuk alamat pesan. Kemampuan pemberian atau penyediaan alamat yang berupa pesan yang disimpan dalam bentuk kalimat dan suara. Gambar 2.11 adalah konfigurasi Pin IC ISD 1420



**Gambar 2.11** Konfigurasi Pin IC ISD 1420

**Keterangan :**

➤ **Address Input (A0-A7) Pin 1-6 Dan 9-10**

Input alamat ini mempunyai dua fungsi, tergantung dari level dari dua Most Significant Bits (MSB) dari alamat. Jika dua MSB ini keduanya low, maka semua input digunakan sebagai bit pengalamatan (Address Bits) dan digunakan sebagai alamat untuk memulai (Start Address) dari perekaman atau pemutaran ulang (Play Back). Kaki-kaki dari pengalamat hanya merupakan masukan dan bukan merupakan informasi keluaran pengalamatan internal (Output Internal Address Information). Ketika proses operasional sedang berjalan dan pada saat kedua MSB ini high, maka sinyal input pengalamatan digunakan sebagai bits mode (Mode Bit) yang membuat mode operasi normal dan pengalamatan secara tidak langsung (Simultaneously).

➤ **Vssd dan Vssa (Ground) Pin 12 dan 13**

Sama seperti Vccd dan Vcca, analog input dan digital sirkuit didalam ISD 2590 menggunakan bus ground yang terpisah untuk meminimalisasi noise. Pin ini harus dihubungkan sedekat mungkin dengan ground.

➤ **Speaker Output (SP +, SP -) Pin 14 dan 15**

Pin SP + dan SP –digunakan untuk mengeluarkan suara yang telah direkam ke speaker atau ke device lainnya. Output ini mempunyai impedansi sebesar 16 Ohm.

➤ **Microphone Input (mic) Pin 17**

Kaki mikropon ini terhubung dengan Vcc melalui beberapa kapasitor yang terhubung secara seri, bersamaan dengan resistor 10 K $\Omega$  yang berada didalam chip (internal). Harga dari kapasitor dari dalam perancangan tugas akhir ini menggunakan harga kapasitor sesuai dengan yang tertera dalam rangkaian data sheet ISD 2590.

➤ **Microphone Reference (MIC REF ) Pin 18**

Ketika MIC REF menghubungkan antara Vcc dengan mikropon Ground, maka tingkat noise selama perekaman dapat dikurangi. Noise itu disebabkan oleh preamplifier yang terdapat didalam chip. Bila pin ini tidak digunakan, maka tidak boleh dihubungkan dengan sinyal atau dengan tegangan apapun, harus dalam keadaan terbuka.

➤ **Automatik Gain Control (AGC) Pin 19**

Kegunaan dari AGC adalah untuk menambah atau mengurangi secara otomatis penguatan (Gain) dari preamplifier yang juga meluaskan batas dari sinyal input yang dapat digunakan oleh mikropon tanpa terjadi distorsi. AGC ini dapat secara dinamis meluaskan batas dari suara yang terekam baik itu suara bisikan sampai suara yang keras. Untuk menggunakan fasilitas AGC ini, resistor dan kapasitor luar (Eksternal) harus dihubungkan secara parallel antara pin AGC dengan ground. Harga yang direkomendasikan adalah  $R = 470 \text{ K}\Omega$  dan  $C = 4,7 \text{ }\mu\text{F}$  (Dalam perancangan tugas akhir ini juga dipakai harga seperti diatas sama dengan data sheet ISD).

➤ **Analog Input (ANA IN) Pin 20**

Kapasitor eksternal (luar) menghubungkan antara ANA IN ke ANA OUT pin harga-harga dari kapasitor luar bersama dengan 3 K $\Omega$  input impedansi di ANA IN dapat dipilih sendiri untuk memberikan keadaan cut off (terputus) pada frekuensi rendah sampai pada pass band suara. ANA IN juga dapat digunakan pada input sumber alternative dari sinyal analog pada sinyal mikropon terus ke kapasitor kopling.

➤ **Analog Output (ANA OUT) Pin 21**

Sinyal dari mikropon dikuatkan dan dikeluarkan melalui ANA OUT pin. Penguatan tegangan dari preamp tergantung dari tingkat tegangan AGC (Automatik Gain Control) pin. Preamplifier ini mempunyai penguatan maksimum sekitar 24 dB untuk tingkat masukan kecil.

➤ **Playback, Level – Aktivated (PLAY L) Pin 23**

Ketika sinyal ini berpindah dari high ke low, maka PLAY L akan berjalan. Playback akan berjalan sampai input ini tertekan high, tanda akhir dari pesan tercapai atau ruang memori sudah habis. ISD akan kembali ke mode stanby setelah playback ini berhenti.

➤ **Playback,Edge-Aktivated (PLAY E) Pin 24**

Ketika sinyal akan berpindah menuju low (low-going transition) terdeteksi di input ini, maka PLAY E akan berjalan. Playback berjalan sampai tanda akhir dari pesan tercapai (Akhir dari ruang memori

tercapai). Setelah menyelesaikan playback, ISD secara otomatis akan kembali ke mode stanby, menekan PLAY E ke high pad waktu playback berjalan tidak akan menghentikan playback. Jadi playback akan berhenti bila mencapai akhir dari pesan atau ruang memori habis.

➤ **Record LED Output (RECLED) Pin 25**

Selama proses perekaman output RECLED akan low. Maka output ini bisa digunakan untuk menjalankan sebuah led bergunanya untuk mengetahui bahwa terjadi proses perekaman. Ketika tanda akhir dari pesan tercapai pada saat playback, maka RECLED akan low sebentar.

➤ **Optimal External Clock (XCLK) Pin 26**

Digunakan untuk penambahan kristal clock bila dibutuhkan pewaktuan yang lebih besar dan presisi. Bila input ini tidak digunakan, harus dihubungkan dengan ground.

➤ **Record (REC) Pin 27**

Input sinyal REC akan aktif dalam kondisi low. ISD 1420 akan merekam bila REC dalam keadaan low, dan sinyal ini harus terus dalam keadaan low bila ingin terus merekam. Jika input REC ini tertekan low dalam keadaan masih memutar ulang pesan (playback), maka palyback akan berhenti dan ISD akan merekam.

➤ **VCCA Dan VCCD Pin 16 Dan 28**

Analog dan digital sirkuit yang terdapat didalam chip ISD 25120 menggunakan bus power yang terpisah untuk meminimalisasi noise.

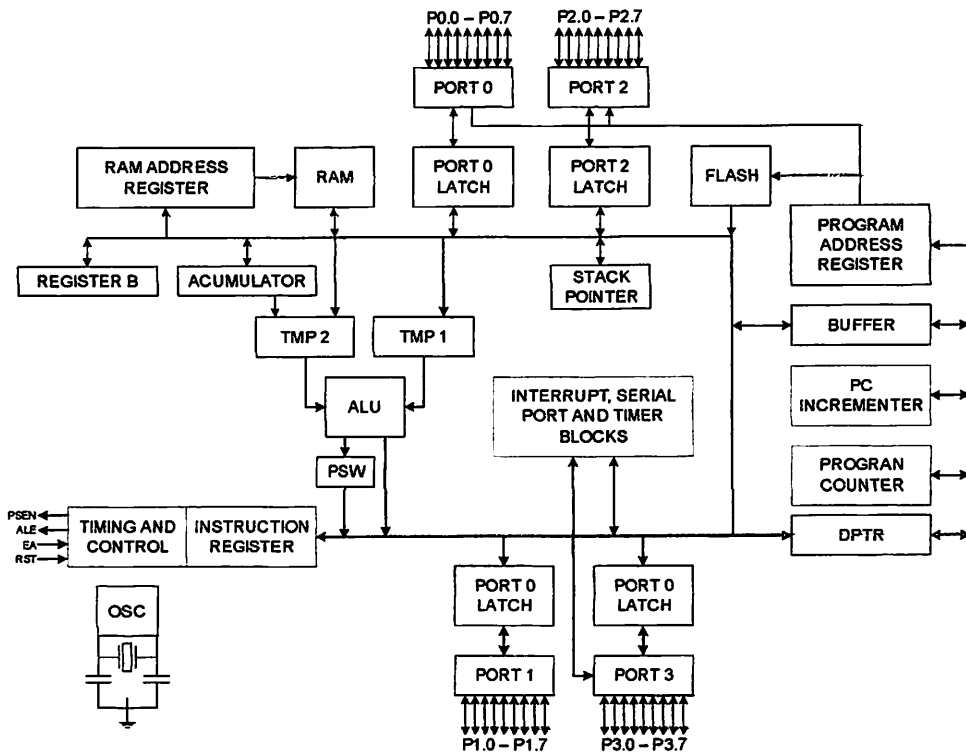


Pin power ini harus dihubungkan sedekat mungkin dengan sumber tegangan.

## **2.10 Mikrokontroler ATMEL AT89S8252**

### **2.10.1 Pendahuluan**

Mikrokontroler Atmel AT89S8252 merupakan pengembangan dari mikrokontroler standar MCS-51. Hal-hal yang terdapat pada penjelasan mikrokontroler MCS-51 juga berlaku untuk mikrokontroler Atmel AT89S8252. Hanya mikrokontroler Atmel AT89S8252 memiliki beberapa kelebihan bila dibandingkan dengan mikrokontroler MCS-51. Karena adanya fitur tambahan yang tidak terdapat pada mikrokontroler MCS-51, maka mikrokontroler Atmel AT89S8252 dapat menggantikan mikrokontroler MCS-51, tetapi tidak demikian sebaliknya. AT89S8252 merupakan sebuah mikrokontroler 8-bit CMOS, *Low Power* dengan 8 Kbyte *Flash Programmable and Erasable Read Only Memory* (PEROM). Diagram blok AT89S8252 dapat dilihat pada Gambar 2.12.



**Gambar 2.12** Diagram Blok AT89S8252

### 2.10.2 Fitur Mikrokontroler Atmel AT89S8252

IC ini dibuat sesuai dengan standar industri konfigurasi pin dan *instruction set* dari MCS-8252. Arsitektur dan kelengkapan Mikrokontroler AT89S8252 adalah sebagai berikut:

- Kompatibel dengan mikrokontroler MCS-51
- 8K byte *Downloadable Flash Memory*
- 2K byte EEPROM
- 3 level *program memory lock*
- 256 byte RAM *internal*
- 32 I/O yang dapat dipakai semua

- g. 3 buah *Timer/Counter* 16 bit
- h. *Programmable UART (serial port)*
- i. *SPI Serial Interface*
- j. *Programmable Watchdog Timer*
- k. *Dual Data Pointer*
- l. Frekuensi kerja 0 sampai 24 MHz
- m. Tegangan operasi 2,7 Volt sampai 6 Volt
- n. CPU (*Central Processing Unit*) 8-bit dengan register A (*Accumulator*) dan B
- o. 16-bit *Program Counter (PC)* dan *Data Pointer (DPTR)*
- p. 8-bit *Program Status Word (PSW)*
- q. 4-bit *Stack Pointer (SP)*
- r. 4 *bank register*, masing-masing berisi 8 register
  - 16 byte yang dapat dialamati pada bit *Level*
  - 80 byte *general purpose Memory data*
- s. *Receiver Register*, yaitu: TCON, TMOP, SCON, IP dan IE
- t. 5 buah sumber *interrupt* (2 buah sumber *interrupt eksternal* dan 3 buah sumber *interrupt internal*)
- u. *Oscillator dan Clock*

Terlihat bahwa mikrokontroler Atmel AT89S8252 memiliki banyak fitur yang menguntungkan. Dipakainya *Downloadable Flash Memory* memungkinkan mikrokontroler ini bekerja sendiri tanpa diperlukan tambahan chip lainnya. Sementara *Flash Memory*nya mampu deprogram hingga seribu kali. Hal lain yang menguntungkan adalah system pemrograman menjadi lebih sederhana dan tidak

memerlukan rangkaian yang rumit seperti rangkaian untuk memprogram produk Atmel lainnya yaitu AT89C51.

*Timer/Counter* juga bertambah satu dari standar 2 buah pada MCS-51. Selain itu frekuensi kerja yang lebar dan rancangan statik sangat membantu untuk proses *debugging*. Dengan adanya beberapa fitur tambahan itu, maka akan mengakibatkan bertambahnya SFR (*Special Function Register*).

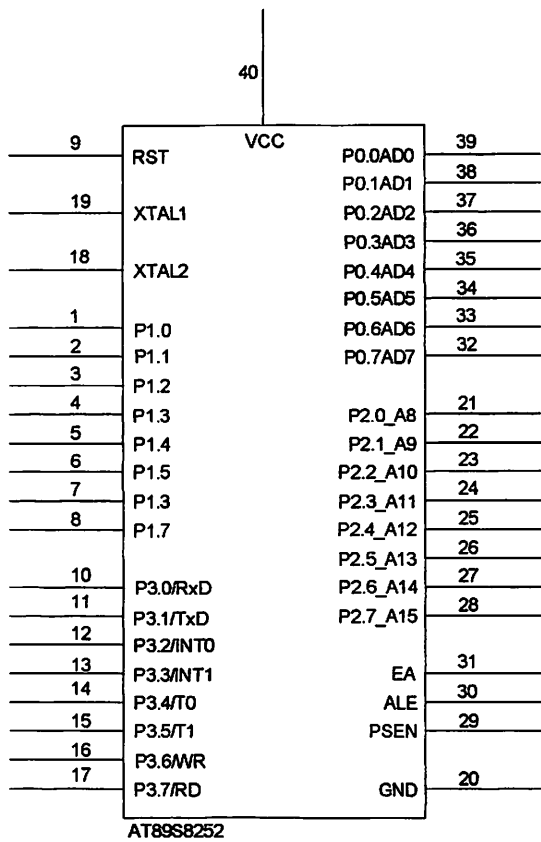
Semua pin pada mikrokontroler Atmel AT89S8252 adalah sama dengan mikrokontroler MCS-51. namun pada port 1 mikrokontroler Atmel AT89S8252 terdapat beberapa fungsi khusus yang tidak terdapat pada mikrokontroler MCS-51. Fungsi khusus tersebut dijelaskan pada tabel 2.1.

Tabel 2.1 Fungsi khusus pada port 1 AT89S8252

Port Pin	Fungsi Khusus
P1.0	T2 (Masukan luar untuk <i>Timer/Counter 2</i> )
P1.1	T2 EX ( <i>Timer/Counter 2 capture/reload trigger</i> dan control arah)
P1.2	-
P1.3	-
P1.4	SS ( ( <i>Slave port select input</i> )
P1.5	MOSI ( <i>Master data output, Slave data input</i> untuk kanal SPI)
P1.6	MISO ( <i>Master data input, Slave data Output</i> untuk kanal SPI)
P1.7	SCK ( <i>Master clock output, Slave clock input</i> untuk kanal SPI)

2. 10.3 Konfigurasi Pin pada mikrokontroler AT89S8252

Konfigurasi kaki-kaki AT89S8252 terdiri dari 40 pin dapat dilihat pada Gambar 2.13.



Gambar 2.13 Konfigurasi Pin-Pin AT89S8252

Fungsi dari tiap-tiap pin adalah sebagai berikut:

- 1. VCC (*Supply* tegangan)
- 2. GND (*ground*)
- 3. Port 0

Merupakan *port input-output* dua arah dan dikonfigurasikan sebagai *multiplex* dua bus alamat rendah (A0-A7) dan data selama pengaksesan *program Memory* dan data *Memory Internal*.

- 4. Port 1

Merupakan *port input-output* dua arah dengan *Internal pull-up*.

## 5. Port 2

Merupakan *port input-output* dua arah dengan *Internal pull-up*, mengeluarkan *address* tinggi selama pengambilan (*fetch*) program *memory eksternal* dan selama pengaksesan ke data *Memory Port 2* mengeluarkan isi P2PSFR (*Special Function Register*) menerima *address* tinggi dan beberapa sinyal kontrol selama pemrograman dan verifikasi.

## 6. Port 3

Merupakan *port input-output* dua arah dengan *Internal pull-up*, yang juga memiliki fungsi khusus, yaitu:

- RXD (P3.0) : *Port Input Serial*
- TXD (P3.1) : *Port Output Serial*
- INT0 (P3.2) : *Interrupt 0 eksternal*
- INT1 (P3.3) : *Interrupt 1 eksternal*
- T0 (P3.4) : *Input external Timer 0*
- T1 (P3.5) : *Input external Timer 1*
- WR (P3.6) : *Strobe tulis data Memory eksternal*
- RD (P3.7) : *Strobe tulis data Memory eksternal*

## 7. RST

*Input Reset*

## 8. ALE / PROG

Pulsa output ALE digunakan untuk proses “*latching*” *Byte address* rendah (A0-A7) selama pengaksesan ke *external Memory*. Pin ini juga untuk memasukkan pulsa program selama pemrograman. Pada operasi normal ALE mengeluarkan

rate konstan yaitu 16 frekuensi osilasi dan boleh digunakan untuk *timing external*.

#### 9. PSEN

Merupakan strobe baca ke program *Memory External*

#### 10. EA / VPP

*External address enable* EA digroundkan jika mengakses *Memory External*.

Untuk mengakses *Memory Internal*, maka dihubungkan ke VCC

#### 11. XTAL 1 dan XTAL 2

Kaki ini dihubungkan dengan kristal bila menggunakan *oscillator Internal*.

XTAL 1 merupakan *input inverting oscillator amplifier*, sedangkan dengan

XTAL 2 merupakan *output inverting oscillator amplifier*.

### 2. 10.4 SFR tambahan pada mikrokontroler Atmel AT89S8252

Selain memiliki SFR seperti halnya pada mikrokontroler MCS-51, mikrokontroler Atmel AT89S8252 memiliki tambahan SFR. Hal ini tak lain adalah karena terdapatnya tambahan fitur pada mikrokontroler ini. Jadi SFR tambahan ini adalah SFR untuk mengontrol alat tambahan pada mikrokontroler Atmel AT89S8252.

SFR tambahan ini meliputi:

- T2CON (*Timer 2 Register*), dengan alamat 0C8H
- T2MOD (*Timer 2 Mode*), dengan alamat 0C9H
- WMCON (*Watchdog and Memory Control Register*), dengan alamat 96H
- SPCR (*SPI Control Register*), dengan alamat D5H
- SPSR (*SPI Status Register*), dengan alamat AAH





serial port untuk mode 1 dan 3. jika RCLK=0 menyebabkan pulsa *overflow Timer 1* yang digunakan sebagai detak.

**TCLK**     *Transmit clock enable.* Jia diset menyebabkan serial port menggunakan pulsa *overflow Timer 2* sebagai detak pengiriman. Jika TCLK=0 menyebabkan pulsa *overflow Timer 1* yang digunakan sebagai detak pengiriman.

**EXEN2**     *Timer 2 eksternal enable.* Jika diset memungkinkan *capture* atau *reload* terjadi sebagai hasil dari transisi negative pada pin T2EX jika *Timer 2* tidak sedang digunakan sebagai *baud rate generator* untuk serial port. Jika EXEN2=0 menyebabkan *Timer 2* akan melakukan apa-apa kejadian pada pin T2EX.

**TR2**       Bit untuk mengatur *start/stop* untuk *Timer 2*. Jika TR2=1 *Timer* akan aktif.

**C/T2**       Bit pemilihan *Timer* atau *Counter* untuk *Timer 2*. Jika C/T2=0 maka terpilih fungsi *timer*. C/T2=1 untuk fungsi *counter*.

**CP/RL2**     Pemilihan *Capture/Reload*. Jika diset maka proses *capture* akan terjadi pada transisi negatif pada pin T2EX jika bit EXEN2=1. Jika bit ini di-clear maka proses *reload* otomatis akan terjadi saat *Timer 2* *overflow* atau transisi negative terjadi pada pin T2EX saat bit EXEN2=1. Jika bit RCLK atau TCLK diset maka bit ini menjadi tidak diprhitungkan (*ignore*). Hal ini karena *Timer 2* dipakai sebagai *baud rate generator* pada serial port.

SFR ini memiliki nilai pada saat reset : 0000 0000B.

Timer 2 juga memiliki SFR yang bernama T2MOD (Timer 2 Mode Control Register) yang beralamat di 0C9H dan memiliki nilai pada saat reset XXXX XX00B. Bit-bit pada T2MOD adalah sebagai berikut :

<b>MSB</b>							<b>LSB</b>
-	-	-	-	-	-	T2OE	DCEN
<b>Bit</b>	<b>Keterangan</b>						
<b>T2OE</b>	<i>Timer 2 Output Enable bit</i>						
<b>DCEN</b>	<i>Jika diset memungkinkan Timer/Counter sebagai up/down counter.</i>						

#### 2.10.4.2 SFR untuk Watchdog dan Memori

Untuk menggunakan watchdog timer atau memori, maka dapat dilakukan dengan mengatur SFR yang bernama WMCON dengan alamat 96H. Bit-bit pada SFR ini dapat dijelaskan sebagai berikut :

**Nilai SFR ini pada saat reset adalah 0000 0000B**

MSB							LSB
PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTTRST	WDTEN
Bit	Keterangan						
PS2	-						
PS1	-						
PS0	Ketiga bit ini merupakan bit prescaler untuk watchdog timer. Jika ketiga bit ini di-clear maka periode watchdog timer adalah 16 ms. Jika ketiga bit di atas di-set maka nominal periode waktu watchdog timer adalah 2048 ms.						

- EEMWE** Bit pengaktif penulisan EEPROM Data Memori. Bit ini harus di-set sebelum penulisan ke EEPROM dengan instruksi MOVX. Setelah selesai penulisan maka bit ini harus di-clear.
- EEMEN** Bit pengaktif pengaksesan internal EEPROM. Saat EEMEN=1 instruksi MOVX dengan DPTR akan mengakses internal EEPROM bukan pada data memori luar. Jika EEMEN=0 instruksi MOVX dengan DPTR akan mengakses data memori luar.
- DPS** *Data Pointer Register Select*. Jika bit ini di-clear akan memilih bank pertama dari *Data Pointer Register* (DP0). Jika bit ini di-set akan terpilih bank kedua (DP1).
- WDTRST** Watchdog Timer Reset dan bit bendera EEPROM *ready/busy*. Tiap saat bit ini di-set ke 1 oleh software pengguna, suatu pulsa akan dihasilkan untuk me-reset watchdog timer. Bit ini kemudian secara otomatis akan di-clear. Bit ini bersifat hanya dapat ditulisi. Bit ini juga sebagai bit bendera *ready/busy* pada *mode Read Only* selama penulisan EEPROM. RDY/BSY=1 berarti bahwa EEPROM siap untuk deprogram. Selama operasi pemrograman berlangsung, bit ini akan berlogika '0' dan secara otomatis akan di-reset ke '1' saat pemrograman selesai.
- WDTEN** Bit pengaktif Watchdog Timer. Jika WDTEN=1 akan mengaktifkan Watchdog Timer, jika WDTEN=0 akan melumpuhkannya.

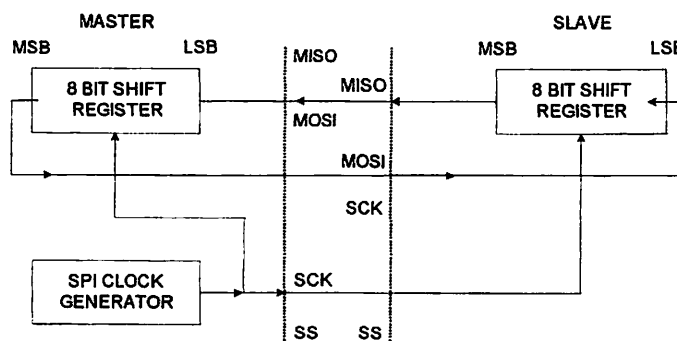
### 2. 10.4.3 SFR Pengontrol SPI

AT89S8252 memiliki fasilitas SPI (*Serial Peripheral Interface*) yang memungkinkan transfer data kecepatan tinggi secara sinkron mikrokontroler Atmel AT89S8252 dengan peripheral atau antar AT89S8252.

Fitur SPI pada AT89S8252 meliputi :

- a. *Full Duplex*. 3 kawat dengan transfer data secara sinkron
- b. Operasi Master atau Slave
- c. Frekuensi maksimum 6 MHz
- d. Sistem data transfer MSB dahulu atau LSB dahulu
- e. 4 bit rate terprogram
- f. Bendera sela pada akhir transmisi
- g. *Write Collision Flag Protection*
- h. Bangun dari mode *idle* (hanya untuk mode slave)

Gambar 2.14 menunjukkan hubungan antara CPU master dan slave :



**Gambar 2.14 Koneksi SPI Master dan Slave**

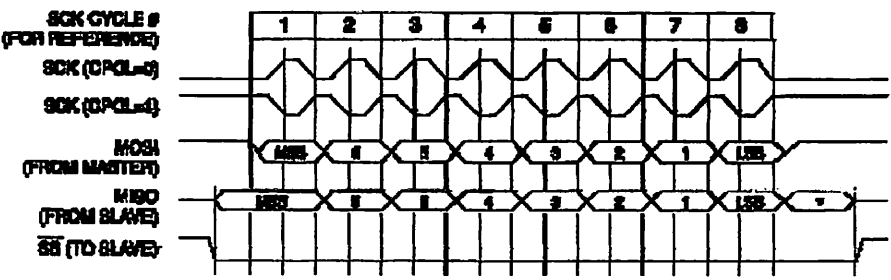
Pin SCK adalah keluaran detak pada mode master, tetapi merupakan detak masukan pada mode slave. Menulis ke SPI data register pada CPU master akan

memulai SPI *clock generator*, dan data yang ditulia digeser keluar pada pin MOSI dan menuju pin MOSI pada CPU slave.

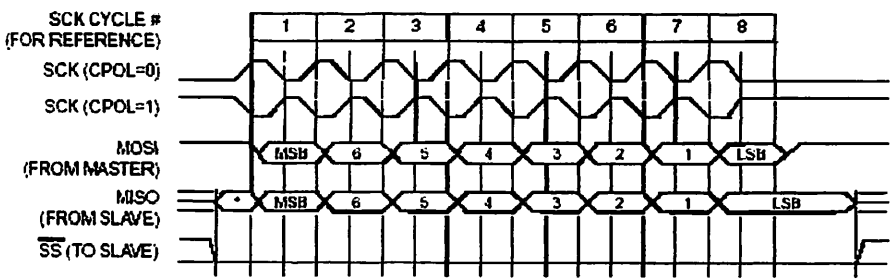
Setelah menggeser 1 byte, SPI *clock generator* akan berhenti, dan akan mengaktifkan bendera (*flag*) selesai pengiriman (SPIF). Jika kedua bit pengaktif serial port (ES) di-set, suatu sela akan dibutuhkan.

Bit pemilih *slave select* (SS) pada port 1 pin 4 (P1.4) dibuat rendah untuk memilih suatu alat SPI individual sebagai slave. Jika pena ini tinggi, maka port SPI tidak diaktifkan dan pin MOSI (P1.6) dapat digunakan sebagai masukan.

Gambar 2.14 dan gambar 2.15 adalah format transfer SPI dengan CPHA = 0 dan CPHA = 1 :



Gambar 2.1 5 Format Transfer SPI dengan CPHA = 0



Gambar 2.16 Format Transfer SPI dengan CPHA = 1

Sedangkan *Special Function Register* untuk mengontrol penggunaan SPI adalah SPCR (*SPI Control Register* dengan alamat D5H) dan SPSR (*SPI Status Register* dengan alamat AAH). Bit-bit pada SFR SPCR dijelaskan sebagai berikut:

MSB							LSB
SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
Bit	Keterangan						
SPIE	Bit pengaktif sela SPI. Bit ini berhubungan dengan bit ES pada register IE, memungkinkan pengaktifan sela SPI. Jika SPIE=1 dan ES=1 akan mengaktifkan sela SPI. SPIE=0 melumpuhkan sela SPI.						
SPE	Bit pengaktif SPI. Jika SPE=1 mengaktifkan kanal SPI dan menghubungkan SS, MOSI, MISO, dan SCK ke pin P1.4, P1.5, P1.6, dan P1.7. Jika SPE=0 akan melumpuhkan kanal SPI.						
DORD	Data Order. Jika DORD=1 akan memilih LSB terlebih dahulu untuk dikirimkan. Jika DORD=0 akan memilih MSB terlebih dahulu untuk dikirimkan.						
MSTR	Bit pemilih fungsi Master atau Slave. Jika MSTR=1 akan memilih mode Master. Jika MSTR=0 akan memilih mode Slave.						
CPOL	Polaritas detak. Jika CPOL=1, SCK akan tinggi saat kondisi idle. Jika CPOL=0, SCK pada alat Master akan rendah jika tidak sedang mengirimkan data.						
CPHA	Fasa detak. Bit ini bersama dengan bit CPOL mengontrol hubungan antara detak dengan data antara Master dan Slave.						
SPR1	SPI Clock Rate Select. Kedua bit ini mengontrol rate SCK pada alat yang dikonfigurasi sebagai Master.						

**SPR0** SPR1 dan SPR0 tidak berefek pada slave. Hubungan antara SPR1, SPR0, dan SCK adalah sebagai berikut :

SPR1	SPR0	SCK=F osc dibagi dengan
0	0	4
0	1	16
1	0	64
1	1	128

Pada saat reset, register ini akan bernilai 0000 01XXB. (X=*don't care*)

Register SPSR (SPI Status Register) yang beralamat di AAH dan memiliki nilai reset 0000 0000B mempunyai bit-bit sebagai berikut :

MSB								LSB
SPIF	WCOL	-	-	-	-	-	-	-

Bit	Keterangan
SPIF	Bendera sela SPI. Jika suatu pengiriman secara serial telah selesai, bit SPIF akan di-set dan suatu sela akan dibangkitkan jika bit SPIE=1 dan bit ES=1. Bit SPIF di-clear dengan membaca register status SPI dengan SPIF dan WCOL di-set, dan kemudian mengakses data register SPI.
WCOL	<i>Write Collision Flag</i> . Bit WCOL akan di-set jika SPI data register sedang menulis saat transfer data. Selama transfer data, hasil pembacaan register SPDR mungkin akan salah, dan penulisan kepadanya tidak berefek.

Register terakhir adalah register SPDR (SPI Data Register) dengan alamat 86H dan memiliki nilai pada saat reset yang tidak berubah. Bit-bit pada register ini adalah sebagai berikut :

MSB							LSB
SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0

AT89S8252 mempunyai dua buah *Power-Saving Mode* yang dapat diatur melalui *software*, yaitu: IDE Mode yang akan menghentikan CPU sebagai RAM, *Timer/Counter*, *Serial Port* dan *Interrupt system* yang tetap berfungsi. *Power Down Mode* ini yang akan menyimpan di RAM dan akan menahan *Oscillator* untuk tidak mengaktifkan *chip* yang lain sampai terjadi reset secara *hardware*.

2. 10.5 Organisasi Memori

Dalam IC AT89S8252 ruang alamat telah dibedakan untuk program *Memory* dan data *Memory*.

2. 10.5.1 Program Memori Internal

AT89S8252 memiliki program Memori Internal sebesar 8 Kbyte dengan alamat 0000H-0FFFFH. Jika alamat-alamat program lebih tinggi daripada 0FFFFH, yang melebihi kapasitas ROM/*Flash Memory Internal* menyebabkan AT89S8252 secara otomatis mengambil *Code Byte* dari program Memori External. *Code Byte* juga dapat diambil hanya dari *External Memory* dengan alamat 0000H-FFFFH dengan cara menghubungkan Pin EA ke *Ground*.

AT89S8252 juga dilengkapi dengan data memori yang berupa EEPROM (*Electrically Erasable Programmable Read Only Memory*). EEPROM yang ditanamkan ini besarnya 2 Kbyte dan dipakai untuk menyimpan data.



EEPROM on chip ini diakses dengan mengeset bit EEMEN pada register WMCON pada alamat 96H. alamat EEPROM ini adalah 00H-7FFH. Instruksi MOV X digunakan untuk mengakses EEPROM internal ini.

### **2. 10.5.2 Data Memori RAM Internal**

RAM yang ada pada mikrokontroler AT89S8252 adalah berkapasitas 256 byte, terbagi atas tiga daerah, yaitu:

- Empat Bank Register

Setiap bank terdiri dari 8 register (R0-R7), sehingga jumlah register untuk keempat bank register (bank 0-bank 3) menjadi 32 buah register yang menempati alamat 00H-1FH. Mengaktifkan salah satu bank register yang dapat dilakukan dengan mengatur RS0-RS1 pada PSW (*Program Status Word*)

- *Bit Addressable*

Terdiri dari 16 byte yang berada pada alamat 20H-2FH. Masing-masing 128 bit lokasi ini dapat dialamatkan secara langsung.

- *General Purpose*

Terdiri dari 80 byte yang menempati alamat 30H-7FH yang dapat dialamati secara langsung dan dapat digunakan untuk keperluan umum (*General Purpose RAM*). Misalnya digunakan untuk lokasi *Stack*.

### **2. 10.6 Programmable Watchdog Timer (WDT)**

Pada Mikrokontroler AT89S8252 juga dilengkapi dengan *Watchdog Timer*. *Watchdog Timer* ini menggunakan detak tersendiri. Untuk mengatur

rentang waktu (periode) pada WDT ini maka terdapat prescaler yang dapat mengatur rentang waktu yang dibutuhkan.

Bit prescaler ini adalah bit PS0, PS1, dan PS2 pada register WMCON. Periode waktu pada WDT ini berkisar antara 16 ms sampai 2048 ms. Karena bit prescaler-nya ada tiga, maka akan ada 8 buah kemungkinan seperti yang tertera pada tabel 2.2.

Tabel 2.2 Pemilihan Periode Waktu Watchdog Timer

PS2	PS1	PS0	Periode
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Watchdog Timer (WDT) dilumpuhkan oleh *Power on Reset* (POR) dan selama *Power Down*. WDT diaktifkan dengan men-setting bit WDTEN pada SFR WMCON (alamat 96H). Jika perhitungan waktu WDT telah selesai (*time out*) tanpa ada reset atau dilumpuhkan, maka suatu pulsa reset internal akandihasilkan untuk mereset CPU.

2.10.7 Timer 2

Pada mikrokontroler Atmel AT89S8252 terdapat tambahan Timer 2. *Timer/Counter* dapat digunakan sebagai *generator baud rate* untuk serial port. Pada standar MCS-51 biasanya digunakan Timer 1 sebagai penghasil baud rate. Pada AT89S8252 selain dapat menggunakan Timer 1 sebagai penghasil baud rate

(untuk menjaga kompatibilitas dengan MC-51) juga dapat menggunakan Timer 2 sebagai penghasil baud rate untuk serial port.

Timer 2 ini merupakan *Timer/Counter* yang berukuran 16 bit yang dapat beroperasi sebagai Timer (dengan detak dari sistem detak mikrokontroler) atau dapat beroperasi sebagai penghitung kejadian (*event counter*) dengan detak dari luar. Untuk mengatur fungsi ini dilakukan dengan mengatur bit C/T2 pada SFR T2CON. Jika bit ini tinggi maka akan terpilih fungsi counter (C), tetapi jika bit ini rendah maka akan terpilih fungsi Timer 2.

Timer 2 ini memiliki 3 mode operasi, yaitu *capture*, *auto reload (up dan down counting)*, dan *baud rate generator*. Untuk memilih mode ini dilakukan dengan mengatur bit pada SFR T2CON (Timer 2 Control Register).

Timer 2 terdiri dari 2 buah timer 8 bit register yaitu TH2 dan TL2. Pada fungsi timer, register TL2 dinaikkan (*increment*) tiap siklus mesin. Karena siklus mesin terdiri dari 12 periode osilasi, maka *count rate* menjadi  $\frac{1}{12}$  dari frekuensi osilator.

Pada fungsi counter, register dinaikkan berdasarkan tanggapan adanya transisi tinggi ke rendah pada pin yang bersesuaian (dalam hal ini pin T2 atau P1.0). Pada fungsi ini, masukan luar akan disampling selama S5P2 dari tiap siklus mesin. Jika hasil *sampling* menunjukkan logika tinggi pada selama satu siklus dan rendah pada siklus selanjutnya, maka akan terdeteksi transisi dari tinggi ke rendah dan akibatnya penghitungan akan dinaikkan. Nilai penghitungan yang baru akan muncul pada register selama S3P1 dari siklus setelah transisi tinggi ke rendah terdeteksi.

Tabel 2.3 berikut menunjukkan mode operasi yang dapat dijalankan Timer 2 :

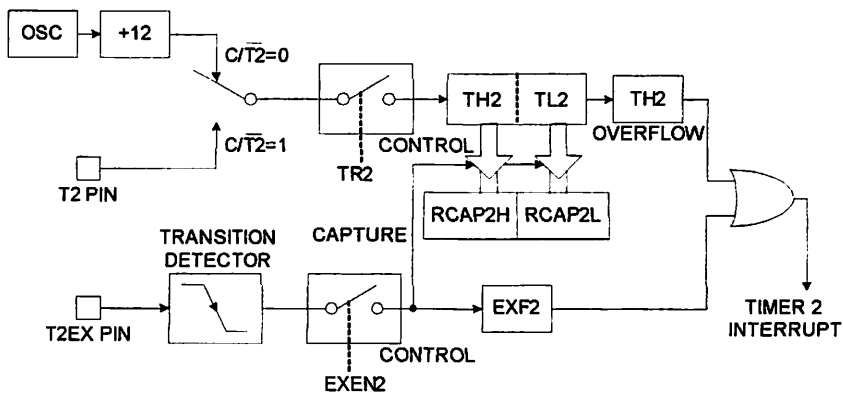
Tabel 2.3  
Mode Operasi Timer 2

RCLK+TCLK	CP/RL2	TR2	MODE
0	0	1	16 bit <i>auto reload</i>
0	1	1	16 bit <i>capture</i>
1	X	1	<i>baud rate generator</i>
X	X	0	off

2. 10.7.1 Mode *Capture*

Pada mode ini dua pilihan dipilih oleh bit EXEN2 pada SFR T2CON. Jika EXEN2=0, Timer 2 merupakan 16 bit timer atau counter yang jika telah overflow (melimpah) akan mengeset bit TF2 pada T2CON.

Bit ini kemudian dapat digunakan untuk menghasilkan sela. Jika EXEN2=1, Timer 2 akan berlaku sama, tetapi suatu transisi tinggi ke rendah (1 to 0) pada pin T2EX (P1.1) akan menyebabkan nilai sekarang pada TH2 dan TL2 untuk ditangkap dan disimpan ke RCAP2H dan RCAP2L. sebagai tambahan transisi tinggi ke rendah pada T2EX menyebabkan bit EXF2 pada T2CON diset. Bit EXF2 sama halnya dengan bit TF2 dapat menghasilkan sela. Gambar 2.17 adalah Timer 2 pada Mode *Capture*.



**Gambar 2.17** Timer 2 pada Mode *Capture*

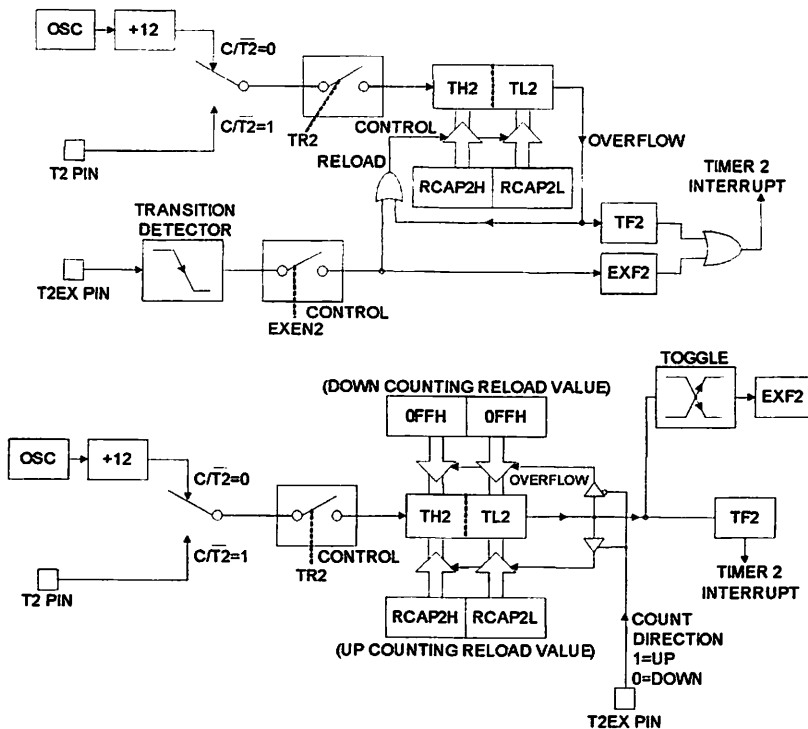
#### 2. 10.7.2 Auto Reload (*Up/Down Counter*)

Timer 2 dapat diprogram untuk menghitung naik (maju) atau menghitung mundur jika dikonfigurasi sebagai mode 16 bit auto reload. Fitur ini dapat dimatikan dengan mengatur bit DCEN (*Down Counter Enable*) pada SFR T2MOD. Pada saat reset DCEN akan berlogika rendah maka Timer 2 akan memiliki default untuk menghitung maju (*Up Counter*). Jika bit DCEN diset, Timer 2 dapat menghitung maju atau mundur tergantung pada nilai logika pada pin T2EX.

Pada gambar berikut Timer 2 secara otomatis menghitung naik (maju) pada saat DCEN=0. Pada mode ini, 2 pilihan dipilih oleh bit EXEN2 pada SFR T2CON. Jika EXEN2=0, Timer 2 akan naik menjadi 0FFFFH dan kemudian akan mengeset bit TF2 jika telah melimpah (*overflow*). *Overflow* juga menyebabkan terjadinya *register timer* diisi kembali dengan nilai 16 bit dari RCAP2H dan RCAP2L. Jika EXEN2=1 suatu 16 bit *reload* dapat diaktifkan (di-triger) baik oleh *overflow* atau oleh transisi tinggi ke rendah pada pin T2EX. Transisi ini juga akan

mengeset bit EXF2. Kedua bit TF2 dan EXF2 dapat menimbulkan sela jika diaktifkan.

Mengeset bit DCEN akan mengaktifkan Timer 2 untuk menghitung naik atau mundur. Pada mode ini pin T2EX akan mengontrol arahnya (maju/mundur). Suatu logika '1' pada pin T2EX membuat Timer 2 menghitung maju (*count up*). Timer akan melimpah pada hitungan 0FFFFH dan mengeset bit TF2. Overflow ini juga menyebabkan nilai 16 bit pada RCAP2H dan RCAP2L diisi kembali (*reloaded*) ke register timer yaitu TH2 dan TL2. Suatu logika '0' pada pin T2EX membuat Timer 2 menghitung maju (*count down*). Timer akan mengalami underflow saat TH2 dan TL2 sama dengan nilai yang tersimpan pada RCAP2H dan RCAP2L. underflow ini akan mengeset bit TF2 dan menyebabkan 0FFFFH akan diisi kembali (*reloaded*) ke timer register. Gambar 2.18 adalah Timer 2 pada Mode *Auto Reload* DCEN=0 (atas), DCEN=1 (bawah).



**Gambar 2.18** Timer 2 pada Mode *Auto Reload*  
DCEN=0 (atas), DCEN=1 (bawah)

### 2. 10.7.3 Baud Rate Generator

Timer 2 dapat dipilih sebagai *baud rate generator* dengan menseting TCLK dan RCLK pada SFR T2CON. *Baud rate* untuk pengiriman dan penerimaan dapat berbeda jika Timer 2 digunakan untuk penerimaan atau pengiriman, sementara Timer 1 digunakan untuk tugas lain.

*Baud rate generator* secara teknis sama dengan mode *auto reload*, dimana pelimpahan TH2 menyebabkan register Timer 2 diisi kembali dengan nilai 16 bit pada register RCAP2H dan RCAP2L yang telah diisi (*preset*) oleh program pemakai.

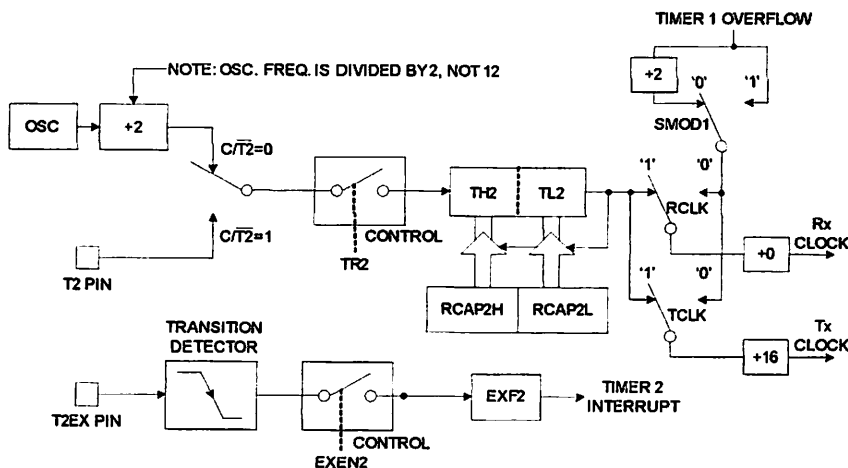
*Baud rate* pada mode 1 dan 3 ditentukan oleh *rate overflow Timer* berdasarkan persamaan :

$$\text{Baud Rate [mode 1,3]} = \frac{\text{Timer2OverflowRate}}{16}$$

Timer dapat dikonfigurasi sebagai operasi timer atau counter. Pada kebanyakan pemakaian adalah difungsikan sebagai timer dimana bit CP/T2 dibuat '0'. Operasi timer adalah berbeda jika Timer 2 difungsikan sebagai baud rate generator. Secara normal sebagai timer, akan naik setiap siklus mesin (pada 1/12 frekuensi osilator). Sebagai *baud rate generator* akan dinaikkan tiap *state time* (pada ½ frekuensi osilator). Rumus untuk baud rate adalah sebagai berikut :

$$\text{Baud Rate [mode 1,3]} = \frac{\text{FrekuensiOsilator}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

Dimana (RCAP2H,RCAP2L) adalah isi dari register RCAP2H dan RCAP2L yang diambil sebagai 16 bit integer tak bertanda. Gambar 2.19 adalah Timer 2 sebagai *Baud Rate Generator*.



**Gambar 2.19** Timer 2 sebagai *Baud Rate Generator*



#### 2.10.7.4 Programmable Clock Out

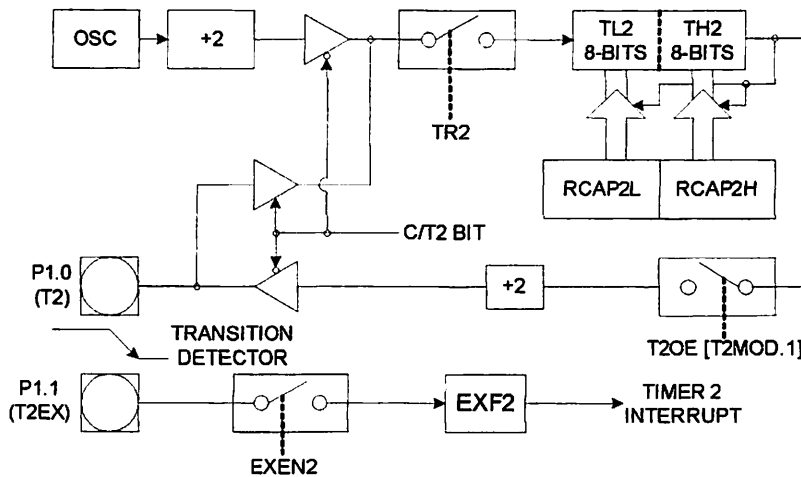
Fungsi terakhir dari Timer 2 adalah untuk menghasilkan suatu detak/pulsa (*clock*). Detak dengan siklus tugas 50% dapat diprogramkan sehingga keluar dari P1.0. Pin ini selain sebagai pin I/O biasa juga memiliki dua fungsi alternative. Dapat diprogram sebagai pin masukan untuk *eksternal clock Timer/Counter 2* atau sebagai penghasil clock dengan siklus tugas 50% dengan rentang dari 61 Hz sampai 4 MHz jika dipakai 16 MHz kristal sebagai frekuensi mikrokontroler.

Untuk membuat *Timer/Counter 2* sebagai generator detak, bit C/T2 (T2CON) harus dibuat rendah dan bit T2OE (T2MOD.1) harus diset. Bit TR2 (T2CON.2) sebagai *start/stop timer*.

Frekuensi detak yang dihasilkan bergantung kepada frekuensi osilator yang dipakai dan nilai reload pada *capture register Timer 2* (RCAP2H,RCAP2L) seperti dalam persamaan berikut ini :

$$\text{Frekuensi Clock Out} = \frac{\text{FrekuensiOsilator}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

Gambar 2.20 menunjukkan Timer 2 sebagai *clock out generator* :



**Gambar 2.20** Timer 2 dalam *Clock Out Mode*

## 2.11 LCD ( Liquid Crystal Display )

LCD Display Module M1632 buatan Seiko Instrument Inc. terdiri dari dua bagian, yang pertama merupakan panel LCD sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka.

Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel LCD, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan LCD itu. Dengan demikian pemakaian M1632 menjadi sederhana, sistem lain yang M1632 cukup mengirimkan kode-kode ASCII dari informasi yang ditampilkan seperti layaknya memakai sebuah printer.

### 2.11.1 Sinyal interface M1632

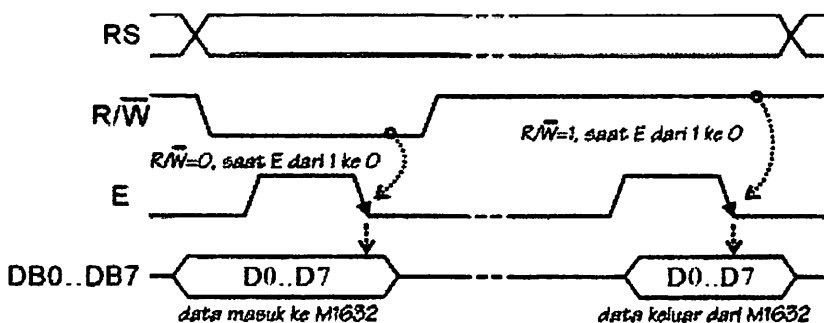
Untuk berhubungan dengan mikrokontroler memakai, M1632 dilengkapi dengan 8 jalur data (DB0..DB7) yang dipakai untuk menyalurkan kode ASCII

maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor. Kombinasi lainyal **E** dan **R/W** merupakan sinyal standar pada komponen buatan Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas Intel dengan kombinasi sinyal **WR** dan **RD**..

**RS**, singkatan dari Register Select, dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode ASCII yang ditampilkan.

Demikian pula saat pengambilan data, saat **RS=0** data yang diambil dari M1632 merupakan data status yang mewakili aktivitas M1632, dan saat **RS=1** maka data yang diambil merupakan kode ASCII dari data yang ditampilkan.

Proses mengirim/mengambil data ke/dari M1632 dilihat pada Gambar 2.21.



**Gambar 2-21 Mengirim/Mengambil Data Ke/Dari M1632**

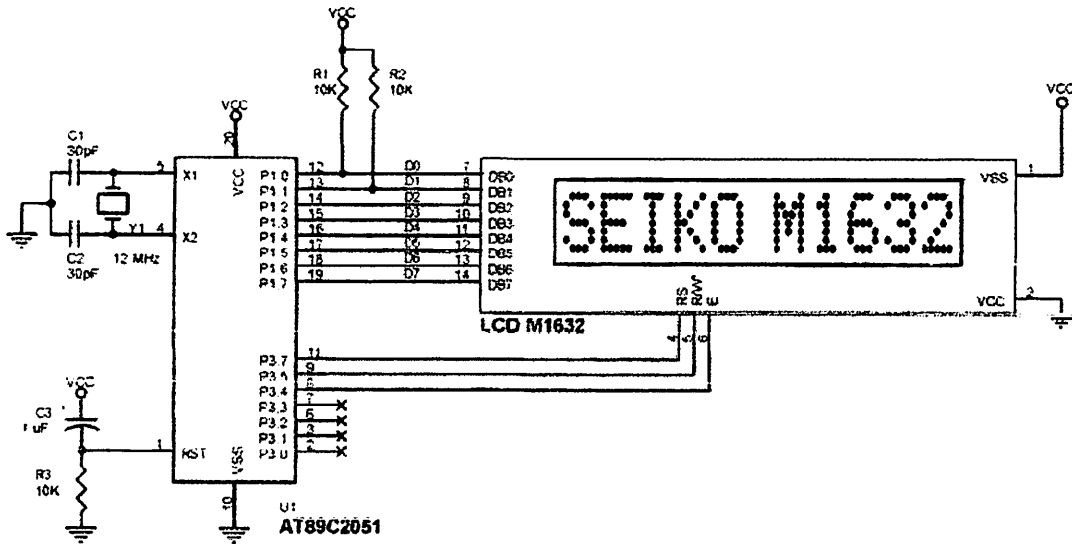
*Sumber : alds.stts.edu, rubrik analog, STTS Surabaya*

1. **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
2. **R/W\*** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.
3. Untuk mengambil data dari M1632 sinyal **R/W\*** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada suatu **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

#### 2.11.2 Interface Ke MCS-51

Sinyal-sinyal M1632 yang mengikuti standar teknik interface Motorola, tidak sesuai dengan sinyal dari MCS51, dengan demikian sinyal-sinyal itu disimulasikan melalui port MCS51.

Sebagai contoh gambar 2-21 memperlihatkan hubungan AT89C2051 dengan M1632, dalam gambar tersebut **P3.7** dipakai untuk mensimulasikan sinyal **RS**, **P3.5** sebagai **R/W** dan **P3.4** sebagai **E**. Lewat program dibangkitkan sinyal-sinyal pada ketiga kaki Port 3 ini, sesuai dengan persyaratan yang dikehendaki M1632. Gambar 2.2 adalah hubungan M1632 ke MCS'51.



**Gambar 2.22** Hubungan M1632 ke MCS'51

*Sumber : alds.stts.edu, rubrik analog, STTS Surabaya*

Potongan Program 1 merupakan sub-rutin untuk mengendalikan M1632 yang dihubungkan ke AT89C2051 seperti terlihat di gambar 2-23, sebelum sub-rutin ini dipakai, tepatnya pada saat setelah reset harus dikirimkan perintah **CLR E**.

Potongan program 1 terdiri dari dua bagian, yakni bagian mengirim data ke M1632 yang terdiri dari sub-rutin **KirimPerintah** dan sub-rutin **KirimASCII**, sedangkan bagian mengambil data dari M1632 terdiri dari sub-rutin **AmbilStatus** dan sub-rutin **AmbilASCII**.

Sebelum pengiriman data, Akumulator A sudah terlebih dulu diisi dengan data yang akan dikirim. Data yang dikirim dengan sub-rutin **KirimPerintah** akan diterima M1632 sebagai perintah untuk mengatur kerja M1632, dan data yang dikirim dengan sub-rutin **KirimASCII** akan ditampilkan di panel LCD.

Setelah M1632 menerima data, M1632 memerlukan waktu antara 40 sampai 1640 mikro-detik untuk mengolahnya, selama waktu itu M1632 untuk sementara tidak bisa menerima data, hal ini ditandai dengan bit 7 dari Register Status = '1'.

Proses pengiriman data ke M1632 dijelaskan sebagai berikut:

4. Perbedaan sub-rutin **KirimPerintah** dan **KirimASCII** terletak pada nilai **RS** pada saat sub-rutin itu bekerja. Sub-rutin **KirimPerintah** bekerja dengan **RS='0'** (baris 6), data yang dikirim AT89C2051 diterima M1632 sebagai perintah untuk mengatur kerja M1632. Sub-rutin **KirimASCII** bekerja dengan **RS='1'** (baris 10), data yang dikirim AT89C2051 diterima M1632 sebagai kode ASCII yang akan ditampilkan
5. Sinyal **RW** di-nol-kan agar M1632 siap menerima data (baris 12), setelah itu data di akumulator **A** diletakkan di **D0..D7** (Port 1 dari AT89C2051) di baris 13, baris 14 dan 15 membangkitkan sinyal sinkronisasi **E** dengan cara membuat **P3.4** menjadi '1' dan kemudian kembali menjadi '0'. Saat sinyal **E** kembali menjadi '0' data di Port 1 akan diterima oleh M1632.
6. Selesai mengirim data, program harus menunggu sampai M1632 siap menerima data lagi. Hal ini dilakukan dengan cara mengambil Status M1632 (baris 18), dan memeriksa bit 7-nya (baris 19), selama bit 7 bernilai '1' berarti M1632 masih sibuk mengurus diri, dan program menunggunya di **TungguDulu**.

Proses pengambilan data dari M1632 dijelaskan sebagai berikut :

7. Seperti bahasan di atas, **RS** dipakai untuk memilih Register Perintah/Status, sub-rutin **AmbilStatus** bekerja dengan **RS=0** dan sub-rutin **AmbilASCII** bekerja dengan **RS='1'**.
8. Sinyal **RW** di-satu-kan agar M1632 siap memberi data (baris 29), setelah sinyal **E** menjadi '1' (baris 30) M1632 akan meletakkan data di **D0 .. D7**, setelah data ini diambil (baris 31) sinyal **E** dikembalikan menjadi '0'

Berikut adalah Potongan Program 1 AT89C2051 dengan M1632

- ❖ 1. 01: E bit P3.4 ; sinyal E di P3.4
- ❖ 2. 02: RW bit P3.5 ; sinyal R/W\* di P3.5
- ❖ 3. 03: RS bit P3.7 ; sinyal RS di P3.7
- ❖ 4. 04:
- ❖ 5. 05: KirimPerintah:
- ❖ 6. 06: CLR RS ; RS=0 : register perintah
- ❖ 7. 07: SJMP OutByte
- ❖ 8. 08: ;
- ❖ 9. 09: KirimASCII:
- ❖ 10.10: SETB RS ; RS=1 : Display Data RAM
- ❖ 11.11: OutByte:
- ❖ 12.12: CLR RW ; RW = '0', kirim data
- ❖ 13.13: MOV P1,A ; siapkan data di D0..D7
- ❖ 14.14: SETB E ; buat pulsa positif
- ❖ 15.15: CLR E ; sesaat

derzeit können noch nicht alle diese Punkte beachtet werden.

1. The following information is being furnished to you under the provisions of the  
 Freedom of Information Act, 5 U.S.C. 552, and the Privacy Act, 5 U.S.C. 552a.  
 2. This information is being furnished to you in accordance with the provisions of the  
 Freedom of Information Act, 5 U.S.C. 552, and the Privacy Act, 5 U.S.C. 552a.  
 3. This information is being furnished to you in accordance with the provisions of the  
 Freedom of Information Act, 5 U.S.C. 552, and the Privacy Act, 5 U.S.C. 552a.

<sup>10</sup> H. J. van den Broek, *De geschiedenis van de Nederlandse taal* (Amsterdam: De Persgroep, 1990), 104.

DOI: 10.1002/anie.201705774 • Manuscript Accepted: August 14, 2017

6.814K 3.000000 0.000 400 3.113 1.000 0

$\mathcal{H}^1(\mathbb{R}^n) \cap \mathcal{H}^1(\mathbb{R}^n) = \mathcal{H}^1(\mathbb{R}^n)$

0-29-184 0-29-185 0-29-186 0-29-187 0-29-188 0-29-189

1997, 1998, 1999, 2000, 2001, 2002, 2003, 2004, 2005, 2006, 2007, 2008, 2009, 2010, 2011, 2012, 2013, 2014, 2015, 2016, 2017, 2018, 2019, 2020, 2021, 2022, 2023, 2024, 2025, 2026, 2027, 2028, 2029, 2030, 2031, 2032, 2033, 2034, 2035, 2036, 2037, 2038, 2039, 2040, 2041, 2042, 2043, 2044, 2045, 2046, 2047, 2048, 2049, 2050, 2051, 2052, 2053, 2054, 2055, 2056, 2057, 2058, 2059, 2060, 2061, 2062, 2063, 2064, 2065, 2066, 2067, 2068, 2069, 2070, 2071, 2072, 2073, 2074, 2075, 2076, 2077, 2078, 2079, 2080, 2081, 2082, 2083, 2084, 2085, 2086, 2087, 2088, 2089, 2090, 2091, 2092, 2093, 2094, 2095, 2096, 2097, 2098, 2099, 2100, 2101, 2102, 2103, 2104, 2105, 2106, 2107, 2108, 2109, 2110, 2111, 2112, 2113, 2114, 2115, 2116, 2117, 2118, 2119, 2120, 2121, 2122, 2123, 2124, 2125, 2126, 2127, 2128, 2129, 2130, 2131, 2132, 2133, 2134, 2135, 2136, 2137, 2138, 2139, 2140, 2141, 2142, 2143, 2144, 2145, 2146, 2147, 2148, 2149, 2150, 2151, 2152, 2153, 2154, 2155, 2156, 2157, 2158, 2159, 2160, 2161, 2162, 2163, 2164, 2165, 2166, 2167, 2168, 2169, 2170, 2171, 2172, 2173, 2174, 2175, 2176, 2177, 2178, 2179, 2180, 2181, 2182, 2183, 2184, 2185, 2186, 2187, 2188, 2189, 2190, 2191, 2192, 2193, 2194, 2195, 2196, 2197, 2198, 2199, 2200, 2201, 2202, 2203, 2204, 2205, 2206, 2207, 2208, 2209, 2210, 2211, 2212, 2213, 2214, 2215, 2216, 2217, 2218, 2219, 2220, 2221, 2222, 2223, 2224, 2225, 2226, 2227, 2228, 2229, 2230, 2231, 2232, 2233, 2234, 2235, 2236, 2237, 2238, 2239, 2240, 2241, 2242, 2243, 2244, 2245, 2246, 2247, 2248, 2249, 2250, 2251, 2252, 2253, 2254, 2255, 2256, 2257, 2258, 2259, 2260, 2261, 2262, 2263, 2264, 2265, 2266, 2267, 2268, 2269, 2270, 2271, 2272, 2273, 2274, 2275, 2276, 2277, 2278, 2279, 2280, 2281, 2282, 2283, 2284, 2285, 2286, 2287, 2288, 2289, 2290, 2291, 2292, 2293, 2294, 2295, 2296, 2297, 2298, 2299, 2300, 2301, 2302, 2303, 2304, 2305, 2306, 2307, 2308, 2309, 2310, 2311, 2312, 2313, 2314, 2315, 2316, 2317, 2318, 2319, 2320, 2321, 2322, 2323, 2324, 2325, 2326, 2327, 2328, 2329, 2330, 2331, 2332, 2333, 2334, 2335, 2336, 2337, 2338, 2339, 2340, 2341, 2342, 2343, 2344, 2345, 2346, 2347, 2348, 2349, 2350, 2351, 2352, 2353, 2354, 2355, 2356, 2357, 2358, 2359, 2360, 2361, 2362, 2363, 2364, 2365, 2366, 2367, 2368, 2369, 2370, 2371, 2372, 2373, 2374, 2375, 2376, 2377, 2378, 2379, 2380, 2381, 2382, 2383, 2384, 2385, 2386, 2387, 2388, 2389, 2390, 2391, 2392, 2393, 2394, 2395, 2396, 2397, 2398, 2399, 2400, 2401, 2402, 2403, 2404, 2405, 2406, 2407, 2408, 2409, 2410, 2411, 2412, 2413, 2414, 2415, 2416, 2417, 2418, 2419, 2420, 2421, 2422, 2423, 2424, 2425, 2426, 2427, 2428, 2429, 2430, 2431, 2432, 2433, 2434, 2435, 2436, 2437, 2438, 2439, 2440, 2441, 2442, 2443, 2444, 2445, 2446, 2447, 2448, 2449, 2450, 2451, 2452, 2453, 2454, 2455, 2456, 2457, 2458, 2459, 2460, 2461, 2462, 2463, 2464, 2465, 2466, 2467, 2468, 2469, 2470, 2471, 2472, 2473, 2474, 2475, 2476, 2477, 2478, 2479, 2480, 2481, 2482, 2483, 2484, 2485, 2486, 2487, 2488, 2489, 2490, 2491, 2492, 2493, 2494, 2495, 2496, 2497, 2498, 2499, 2500, 2501, 2502, 2503, 2504, 2505, 2506, 2507, 2508, 2509, 2510, 2511, 2512, 2513, 2514, 2515, 2516, 2517, 2518, 2519, 2520, 2521, 2522, 2523, 2524, 2525, 2526, 2527, 2528, 2529, 2530, 2531, 2532, 2533, 2534, 2535, 2536, 2537, 2538, 2539, 2540, 2541, 2542, 2543, 2544, 2545, 2546, 2547, 2548, 2549, 2550, 2551, 2552, 2553, 2554, 2555, 2556, 2557, 2558, 2559, 2560, 2561, 2562, 2563, 2564, 2565, 2566, 2567, 2568, 2569, 2570, 2571, 2572, 2573, 2574, 2575, 2576, 2577, 2578, 2579, 2580, 2581, 2582, 2583, 2584, 2585, 2586, 2587, 2588, 2589, 2590, 2591, 2592, 2593, 2594, 2595, 2596, 2597, 2598, 2599, 2600, 2601, 2602, 2603, 2604, 2605, 2606, 2607, 2608, 2609, 2610, 2611, 2612, 2613, 2614, 2615, 2616, 2617, 2618, 2619, 2620, 2621, 2622, 2623, 2624, 2625, 2626, 2627, 2628, 2629, 2630, 2631, 2632, 2633, 2634, 2635, 2636, 2637, 2638, 2639, 2640, 2641, 2642, 2643, 2644, 2645, 2646, 2647, 2648, 2649, 2650, 2651, 2652, 2653, 2654, 2655, 2656, 2657, 2658, 2659, 2660, 2661, 2662, 2663, 2664, 2665, 2666, 2667, 2668, 2669, 2670, 2671, 2672, 2673, 2674, 2675, 2676, 2677, 2678, 26

10-10-1964 2 8

地址：上海南京路 100 号

1990

*Journal of Management Studies*, 1987, 20(6), 631-641

692

[illegible][illegible]

*Journal of Management Education* 30(6)

100% 98% 96% 94% 92% 90% 88% 86% 84% 82% 80%

1999-2000: 100% (100%)

Journal of Interpersonal Violence 26(12)

1999, 2000, 2001, 2002, 2003, 2004, 2005, 2006, 2007, 2008, 2009, 2010, 2011, 2012, 2013, 2014, 2015, 2016, 2017, 2018, 2019, 2020, 2021, 2022, 2023, 2024, 2025, 2026, 2027, 2028, 2029, 2030, 2031, 2032, 2033, 2034, 2035, 2036, 2037, 2038, 2039, 2040, 2041, 2042, 2043, 2044, 2045, 2046, 2047, 2048, 2049, 2050, 2051, 2052, 2053, 2054, 2055, 2056, 2057, 2058, 2059, 2060, 2061, 2062, 2063, 2064, 2065, 2066, 2067, 2068, 2069, 2070, 2071, 2072, 2073, 2074, 2075, 2076, 2077, 2078, 2079, 2080, 2081, 2082, 2083, 2084, 2085, 2086, 2087, 2088, 2089, 2090, 2091, 2092, 2093, 2094, 2095, 2096, 2097, 2098, 2099, 2100, 2101, 2102, 2103, 2104, 2105, 2106, 2107, 2108, 2109, 2110, 2111, 2112, 2113, 2114, 2115, 2116, 2117, 2118, 2119, 2120, 2121, 2122, 2123, 2124, 2125, 2126, 2127, 2128, 2129, 2130, 2131, 2132, 2133, 2134, 2135, 2136, 2137, 2138, 2139, 2140, 2141, 2142, 2143, 2144, 2145, 2146, 2147, 2148, 2149, 2150, 2151, 2152, 2153, 2154, 2155, 2156, 2157, 2158, 2159, 2160, 2161, 2162, 2163, 2164, 2165, 2166, 2167, 2168, 2169, 2170, 2171, 2172, 2173, 2174, 2175, 2176, 2177, 2178, 2179, 2180, 2181, 2182, 2183, 2184, 2185, 2186, 2187, 2188, 2189, 2190, 2191, 2192, 2193, 2194, 2195, 2196, 2197, 2198, 2199, 2200, 2201, 2202, 2203, 2204, 2205, 2206, 2207, 2208, 2209, 2210, 2211, 2212, 2213, 2214, 2215, 2216, 2217, 2218, 2219, 2220, 2221, 2222, 2223, 2224, 2225, 2226, 2227, 2228, 2229, 2230, 2231, 2232, 2233, 2234, 2235, 2236, 2237, 2238, 2239, 2240, 2241, 2242, 2243, 2244, 2245, 2246, 2247, 2248, 2249, 2250, 2251, 2252, 2253, 2254, 2255, 2256, 2257, 2258, 2259, 2260, 2261, 2262, 2263, 2264, 2265, 2266, 2267, 2268, 2269, 2270, 2271, 2272, 2273, 2274, 2275, 2276, 2277, 2278, 2279, 2280, 2281, 2282, 2283, 2284, 2285, 2286, 2287, 2288, 2289, 2290, 2291, 2292, 2293, 2294, 2295, 2296, 2297, 2298, 2299, 2300, 2301, 2302, 2303, 2304, 2305, 2306, 2307, 2308, 2309, 2310, 2311, 2312, 2313, 2314, 2315, 2316, 2317, 2318, 2319, 2320, 2321, 2322, 2323, 2324, 2325, 2326, 2327, 2328, 2329, 2330, 2331, 2332, 2333, 2334, 2335, 2336, 2337, 2338, 2339, 2340, 2341, 2342, 2343, 2344, 2345, 2346, 2347, 2348, 2349, 2350, 2351, 2352, 2353, 2354, 2355, 2356, 2357, 2358, 2359, 2360, 2361, 2362, 2363, 2364, 2365, 2366, 2367, 2368, 2369, 2370, 2371, 2372, 2373, 2374, 2375, 2376, 2377, 2378, 2379, 2380, 2381, 2382, 2383, 2384, 2385, 2386, 2387, 2388, 2389, 2390, 2391, 2392, 2393, 2394, 2395, 2396, 2397, 2398, 2399, 2400, 2401, 2402, 2403, 2404, 2405, 2406, 2407, 2408, 2409, 2410, 2411, 2412, 2413, 2414, 2415, 2416, 2417, 2418, 2419, 2420, 2421, 2422, 2423, 2424, 2425, 2426, 2427, 2428, 2429, 2430, 2431, 2432, 2433, 2434, 2435, 2436, 2437, 2438, 2439, 2440, 2441, 2442, 2443, 2444, 2445, 2446, 2447, 2448, 2449, 2450, 2451, 2452, 2453, 2454, 2455, 2456, 2457, 2458, 2459, 2460, 2461, 2462, 2463, 2464, 2465, 2466, 2467, 2468, 2469, 2470, 2471, 2472, 2473, 2474, 2475, 2476, 2477, 2478, 2479, 2480, 2481, 2482, 2483, 2484, 2485, 2486, 2487, 2488, 2489, 2490, 2491, 2492, 2493, 2494, 2495, 2496, 2497, 2498, 2499, 2500, 2501, 2502, 2503, 2504, 2505, 2506, 2507, 2508, 2509, 2510, 2511, 2512, 2513, 2514, 2515, 2516, 2517, 2518, 2519, 2520, 2521, 2522, 2523, 2524, 2525, 2526, 2527, 2528, 2529, 2530, 2531, 2532, 2533, 2534, 2535, 2536, 2537, 2538, 2539, 2540, 2541, 2542, 2543, 2544, 2545, 2546, 2547, 2548, 2549, 2550, 2551, 2552, 2553, 2554, 2555, 2556, 2557, 2558, 2559, 2560, 2561, 2562, 2563, 2564, 2565, 2566, 2567, 2568, 2569, 2570, 2571, 2572, 2573, 2574, 2575, 2576, 2577, 2578, 2579, 2580, 2581, 2582, 2583, 2584, 2585, 2586, 2587, 2588, 2589, 2590, 2591, 2592, 2593, 2594, 2595, 2596, 2597, 2598, 2599, 2600, 2601, 2602, 2603, 2604, 2605, 2606, 2607, 2608, 2609, 2610, 2611, 2612, 2613, 2614, 2615, 2616, 2617, 2618, 2619, 2620, 2621, 2622, 2623, 2624, 2625, 2626, 2627, 2628, 2629, 2630, 2631, 2632, 2633, 2634, 2635, 2636, 2637, 2638, 2639, 2640, 2641, 2642, 2643, 2644, 2645, 2646, 2647, 2648, 2649, 2650, 2651, 2652, 2653, 2654, 2655, 2656, 2657, 2658, 2659, 2660, 2661, 2662, 2663, 2664, 2665, 2666, 2667, 2668, 2669, 2670, 2671, 2672, 2673, 2674, 2675, 2676, 2677, 2678, 2679, 2680, 26



- ❖ 16.16: ;
- ❖ 17.17: TungguDulu:
- ❖ 18.18: ACALL AmbilStatus
- ❖ 19.19: JB A.7,TungguDulu
- ❖ 20.20: RET
- ❖ 21.21: ;
- ❖ 22.22: AmbilStatus:
- ❖ 23.23: CLR RS ; RS=0 : register status
- ❖ 24.24: SJMP InByte
- ❖ 25.25: ;
- ❖ 26.26: AmbilASCII:
- ❖ 27.27: SETB RS ; RS=1 : Display Data RAM
- ❖ 28.28: InByte:
- ❖ 29.29: SETB RW ; RW = '1', ambil data
- ❖ 30.30: SETB E ; minta data pada M1632
- ❖ 31.31: MOV A,P1 ; ambil data
- ❖ 32.32: CLR E ; kembalikan e ke '0'
- ❖ 33.33: RET

### 2.11.3 Mengatur tampilan M1632

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali cursor pada barishuruf pertama baris pertama,

menghidup/matikan tampilan dan lain sebagainya, semua itu dibahas secara terperinci dalam Lembar Data M1632.

Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah:

9. Tunggu dulu selama 15 mili-detik atau lebih.
10. Kirimkan perintah 30h, artinya transfer data antar M1632 dan mikrokontroler dilakukan dengan mode 8 bit
11. Tunggu selama 4.1 mili-detik
12. Kirimkan sekali lagi perintah 30h
13. Tunggu lagi selama 100 mikro-detik

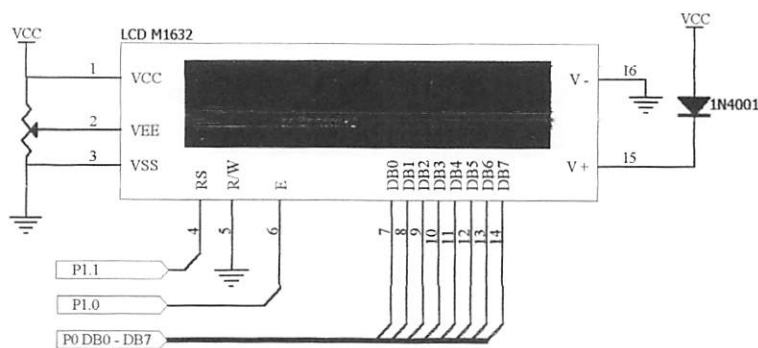
Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di Lembar Data.

Di atas dipakai AT89C2051 sebagai contoh, meskipun demikian semua yang dibahas di atas sepenuhnya bisa dipakai pada mikrokontroler AT89S8252. Dalam pemakaiannya karena berbagai macam alasan, bisa saja sinyal **E**; **RW** dan **RS** tidak disimulasikan di **P3.4**; **P3.5** dan **P3.7**. Hal ini bisa diselesaikan dengan melakukan beberapa penyesuaian, yakni tentukan dulu perubahan rangkaian sesuai dengan keadaan yang ada, dan perubahan rangkaian itu harus di sesuaikan di baris 1 sampai 3 pada potongan program di atas.

M1632 mempunyai 8 jalur data dan memerlukan 3 jalur kontrol, dalam suatu rangkaian yang memakai banyak port dari MCS51, bisa terjadi kekurangan port untuk menghubungkan MCS51 ke M1632. Jika sampai terjadi hal semacam ini bisa ditempuh hal hal berikut :

14. M1632 dipakai dalam mode data 4 bit, yakni hanya memakai jalur data **D0..D3**
15. Dengan sedikit tambahan rangkaian sinyal **WR** dan **RD** dirubah menjadi sinyal **E** dan **R/W** gaya Motorola, sehingga tidak perlu menyediakan port untuk men-simulasikan sinyal-sinyal tersebut.

Rangkaian LCD dengan komponen-komponen pendukung dengan pin-pin yang akan dihubungkan pada mikrokontroller AT89S8252 dpat dilihat pada Gambar 2.23.



**Gambar 2.23** Rangkaian LCD M1632

*Sumber : perancangan*

LCD M1632 mempunyai spesifikasi sebagai berikut :

1. Memiliki 16 karakter dan dua baris tampilan yang terdiri dari 5 x 7 dot matrik ditambah dengan kursor.
2. Pembangkit karakter ROM untuk 192 jenis karakter.
3. Pembangkit karakter RAM untuk 8 jenis karakter.
4. 80 x 8 display data RAM (max 80 karakter).
5. Isolator didalam modul.

Tabel 2.5 adalah fungsi pin-pin dari LCD.

1. The first of the two main parts of the report is a description of the work done during the period 1961-1962.

2. The second part of the report is a description of the work done during the period 1963-1964.

3. The third part of the report is a description of the work done during the period 1965-1966.

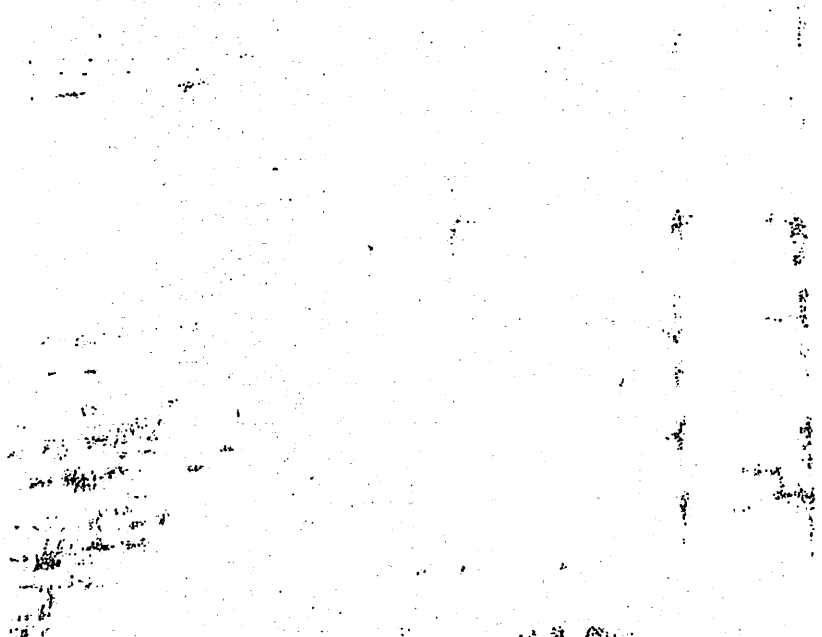
4. The fourth part of the report is a description of the work done during the period 1967-1968.

5. The fifth part of the report is a description of the work done during the period 1969-1970.

6. The sixth part of the report is a description of the work done during the period 1971-1972.

7. The seventh part of the report is a description of the work done during the period 1973-1974.

8. The eighth part of the report is a description of the work done during the period 1975-1976.



9. The ninth part of the report is a description of the work done during the period 1977-1978.

Tabel 2.5. Fungsi Pin – Pin LCD

Sumber : LCD Modul User Manual, Seiko Instrument Ing, 1987

No. PIN	Nama PIN	Fungsi
1	Vss	Terminal Ground
2	Vcc	Tegangan Catu + 5 volt
3	Vee	Mengendalikan kecerahan LCD
4	RS	Sinyal pemilihan register 0 = Tulis 1 = Baca
5	R/W	Sinyal seleksi tulis atau baca 0 = Tulis 1 = Baca
6	E	Sinyal operasi awal yang mengaktifkan data tulis atau baca
7 - 14	DB0 – DB7	Merupakan saluran data berisi perintah data yang akan ditampilkan
15	V + BL	Back Light Supply 5 Volt (Volt)
16	V – BL	Back Ligth Supply 0 (Ground)

6. Memerlukan catu daya  $\pm$  volt.

7. Otomatis reset saat catu daya dinyalakan.

LCD modul M1632 mempunyai 16 pin dengan fungsi sebagai berikut :

Pada LCD juga terdapat instruksi – instruksi sebagai berikut :



1. Display clear: membersihkan tampilan yang ada pada LCD serta menyimpan, sedangkan kursor kembali ke posisi semula.
2. Cursor home : hanya membersihkan tampilan dan kursor kembali ke semula.
3. Empty mode Set : layar beraksi sebagai tampilan tulis.

S : 1/0 = menggeser layar.

1/0 : 1 = kursor bergerak ke kanan dan layar bergerak ke kiri.

1/0 : 0 = kursor bergerak ke kiri dan layar bergerak ke kanan

4. Display On/Off kontrol.

D : 1 = layar on

D : 0 = layar off

C : 1 = kursor on

C : 0 = kursor off

B : 1 = kursor berkedip-kedip

B : 0 kursor tidak berkedip – kedip

5. Cursor Display Shift

S/C : 1 = LCD diidentifikasi sebagai layar

S/C : 0 = LCD diidentifikasi sebagai kursor

R/L : 1 = menggeser satu spasi ke kanan

R/L : 0 = menggeser satu spasi ke kiri



1. The first of these is the fact that the

second of these is the fact that the

third of these is the fact that the

fourth

fifth of these is the fact that the

sixth of these is the fact that the

seventh

eighth of these is the fact that the

ninth of these is the fact that the

tenth of these is the fact that the

eleventh

twelfth

thirteenth

fourteenth

fifteenth

sixteenth

seventeenth

eighteenth

nineteenth

twentieth

twenty-first

## 6. Fuction Set

DL : 1 = panjang data LCD pada 8 bit

DL : 0 = panjang data LCD pada 4 bit

Bit upper ditransfer terlebih dahulu kemudian diikuti dengan 4 bit lower.

N : 1/0 = LCD menggunakan 2 atau 1 baris karakter

P : 1/0 = LCD menggunakan 5 x 10 dot matrik

7. CG RAM address set : menulis alamat RAM ke karakter
8. DD RAM address set : menulis alamat RAM ke tampilan
9. BF/address set : BF = 1/0, LCD dalam keadaan sibuk atau tidak sibuk.
10. Data write to CG RAM or DD RAM : membaca byte dari alamat terakhir RAM yang dipilih.

## **BAB III**

### **PERENCANAAN DAN PEMBUATAN ALAT**

#### **3.1 Pendahuluan**

Dalam bab ini akan dibahas perancangan dan pembuatan alat. Pembahasan akan dilakukan pada setiap blok rangkaian, cara kerja masing-masing blok rangkaian, perhitungan dan fungsi masing-masing blok rangkaian tersebut. Secara garis besar terdapat dua bagian perangkat yang ada yaitu :

- Perancangan perangkat keras (Hardware).
- Perancangan perangkat lunak (Software).

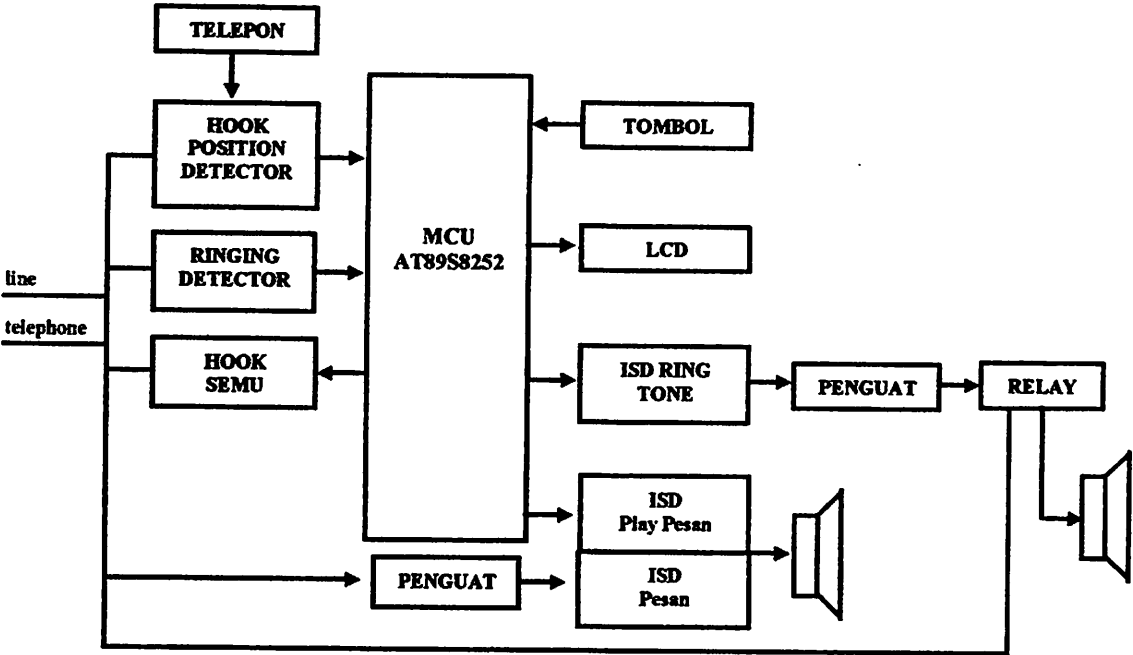
Pada perancangan perangkat keras akan meliputi seluruh *peripheral* yang digunakan pada sistem ini. Pada perancangan perangkat lunak akan meliputi diagram alir dan software secara umum. Akan tetapi kedua perangkat ini dalam kerjanya akan saling menunjang satu sama lain.

Secara umum kerja dari keseluruhan sistem ini adalah bila ada panggilan telepon akan terdengar nada dering. Nada dering disini akan digantikan dengan suara yang telah direkam pada ISD nada dering. Setelah ada panggilan 5 kali maka hal ini dianggap tidak ada orang atau tidak diangkat. Telepon kita secara otomatis akan memberitahukan kepada penelpon untuk meninggalkan pesan, sesaat setelah itu diberi tanda bahwa penyampaian pesan bisa dimulai. Penelpon akan meninggalkan pesan selama itu ISD mulai merekam pesan dengan dibatasi maksimal 30 detik tiap pesan. Jika Sudah ada pesan yang tersimpan, maka pada LCD akan menampilkan banyaknya pesan yang masuk dengan cara menekan

tombol. Untuk mendengar isi pesan, disediakan tombol *play*. Banyaknya isi pesan disini dibatasi hanya 3 pesan terakhir karena keterbatasan kapasitas dari ISD.

3.1.1 Diagram BlokKeseluruhan Sistem

Gambar 3.1 merupakan diagram blok keseluruhan sistem yang secara umum terdiri dari masukan-masukan dan keluaran-keluaran yang diproses oleh mikrokontroler. Secara umum sistem ini menyadap dari line telepon kemudian dideteksi oleh hook position detector untuk mengetahui gagang telepon diangkat atau tidak. Ringing detector sebagai masukan pada mikrokontroler untuk mendeteksi ada panggilan atau tidak. Masukan-masukan ini akan diproses dan dikendalikan oleh mikrokontroler dan informasi banyaknya pesan dapat ditampilkan pada LCD. Gambar 3.1 adalah gambar diagram blok keseluruhan sistem.



Gambar 3.1 Diagram Blok Sistem

### **Fungsi masing-masing diagram blok**

#### ➤ **Hook position Detektor**

Rangkaian ini berfungsi untuk mendeteksi gagang telepon dimana posisi gagang telepon ini ada dua kondisi ON-Hook position dan OFF-Hook position. Jadi rangkaian ini akan memberitahukan pada mikrokontroler mengenai posisi gagang telepon.

#### ➤ **Ringing Detektor**

Ring detector ini digunakan untuk mendeteksi ada tidaknya sinyal bel pada line telepon sehingga rangkaian ini akan memberikan informasi kepada mikrokontroler apabila terjadi panggilan terhadap pesawat telepon.

#### ➤ **Tombol**

Terdiri dari lima tombol (1 pemilih mode, 1 untuk menampilkan berapa pesan yang masuk dan 3 tombol play).

#### ➤ **Mikrokontroler AT89S8252**

Suatu mini prosesor keluarga MCS-51 bersifat *stand alone* yang bertugas memproses data-data masukan dan mengolahnya untuk dijadikan proses pada keluaran sesuai dengan perencanaan program untuk keseluruhan sistem ini.

#### ➤ **ISD Ring Tone**

Pada chip ini suara panggilan kita akan direkam. Chip ini merupakan sebuah media penyimpan suara dimana durasinya tergantung pada serinya. Durasi waktu keseluruhan dapat dibagi menjadi sub-sub bagian yang lebih kecil dengan menggunakan sistem pengalamatan/addresses. Nada dering telepon

yang berupa panggilan pada prinsipnya adalah hasil pemutaran ulang data voice atau suara yang telah diisikan sebelumnya. Start dan pengalamatan IC ISD ini akan ditangani oleh mikrokontroler.

➤ **Penguat Suara (Amplifier)**

Hasil pengeluaran dari ISD masih sangat rendah untuk menggerakkan sebuah speaker, oleh karena itulah rangkaian ini dilengkapi dengan sebuah amplifier sederhana. Dimana dengan begitu diharapkan nada panggilan akan terdengar keras atau untuk merekam pesan yang masuk diperlukan penguat agar hasil perekamannya jelas.

➤ **Relay**

Relay ini difungsikan sebagai saklar selektor output ISD 1420 dengan adanya relay maka output ISD bisa diaktifkan ke speaker atau line telepon.

➤ **Hook Semu**

Rangkaian *hook* semu disini difungsikan sebagai untuk mengangkat gagang telepon secara otomatis.

➤ **ISD Penyimpan Pesan**

Pada chip ini suara pesan penelpon akan direkam atau disimpan. Chip ini merupakan sebuah media penyimpan suara dimana durasinya tergantung pada serinya. Durasi waktu keseluruhan dapat dibagi menjadi sub-sub bagian yang lebih kecil dengan menggunakan sistem pengalamatan/addresses.

### ➤ LCD

Menampilkan data-data dari masukan untuk dibaca oleh *user/pengguna*, dalam sistem ini menampilkan informasi banyaknyab pesan yang masuk.

## 3.2 Perancangan Perangkat Keras

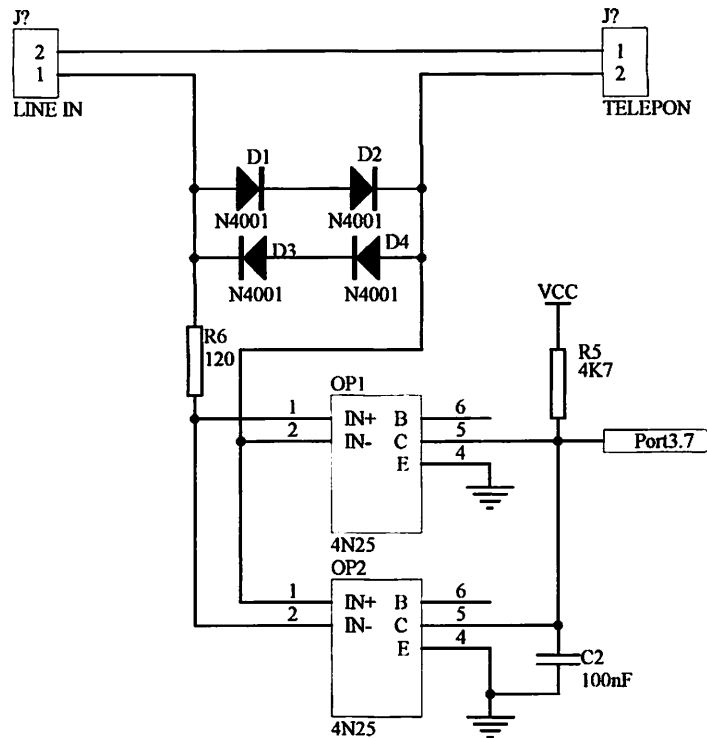
Perancangan perangkat keras terdiri dari beberapa bagian secara umum dapat dibagi menjadi 3 bagian utama yaitu :

- Bagian masukan yang terdiri dari line input telepon, hook position detektor, ringing detektor dan tombol-tombol pesan.
- Bagian pemroses data yaitu mikrokontroler.
- Bagian keluaran yang terdiri dari LCD dan ISD.

### 3.2.1 Perancangan Hook Position Detektor

Dalam perancangan rangkaian ini berfungsi untuk mengetahui apakah pesawat telepon dalam keadaan *on-hook* (handset diletakkan) atau dalam keadaan *off-hook* (handset diangkat).

Pendetesian keadaan tersebut didasarkan pada kondisi tegangan DC disaluran telepon. Apabila handset dalam keadaan diletakkan (*on-hook position*), maka pada saluran telepon adalah sekitar 48 volt DC tetapi tidak ada arus yang mengalir kepesawat telepon, sedangkan apabila handset dalam keadaan diangkat (*off-hook position*), maka tegangan pada saluran telepon menjadi sekitar 8 Volt DC dan ada arus sekitar 20 mA yang mengalir pada pesawat telepon. Perubahan tegangan dan arus DC ini akan dideteksi oleh *Detektor off-hook*. Gambar 3.2 adalah rangkaian Hokk Detektor



**Gambar 3.2** Rangkaian Hook Position Detektor

*Sumber : Perancangan*

Cara bekerja detektor handset (*detektor off-hook*) tersebut adalah sebagai berikut :

- Pada saat gagang telephone diletakkan maka antara sentral dengan pelanggan terjadi hubungan terbuka (open loop). Sehingga tidak ada arus yang mengalir. Led pada optocoupler (OP1 , OP2) mati, sehingga transistor optocoupler (OPTO1 , OPTO2) akan cut off, maka keluaran akan berlogika 1 (high).



- Saat gagang telephone diangkat pada line akan mengalir arus sebesar  $\pm 20$  mV. Dioda dalam arah yang sesuaikan terbias maju maka tegangan pada dioda adalah

$$\begin{aligned} V_{\text{total}} &= V_{D1} + V_{D2} \\ &= 0,7 + 0,7 \\ &= 1,4 \text{ V} \end{aligned}$$

Optocoupler dirancang untuk mengalirkan arus sebesar 10 mA maka nilai R (R6) dapat dihitung dengan persamaan :

$$\begin{aligned} I \times R - (V_{\text{total}}) &= 0 \\ 10 \text{ mA} \times R - (1,4) &= 0 \\ 10 \cdot 10^{-3} \times R &= 1,4 \\ R &= 140 \Omega \end{aligned}$$

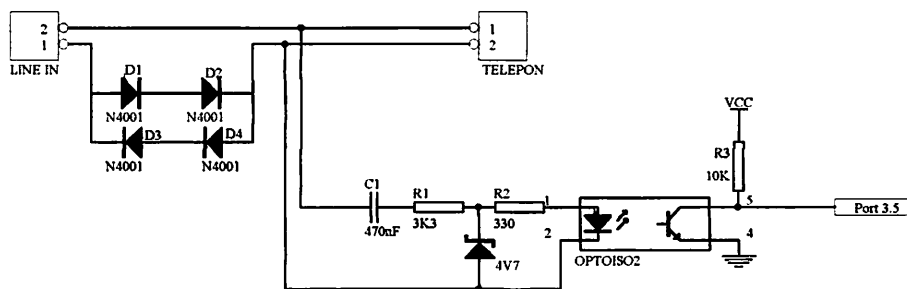
Karena keterbatasan nilai resistor di pasaran, maka dipilih nilai resistor yang mendekati nilai yang lebih kecil maka pada Gambar 3.2 digunakan resistor (R6) sebesar 120  $\Omega$ , karena optocoupler tealiri arus maka transistor akan ON.

Arus maju dari *photodiode* ( $I_F$ ) sebesar 10 mA dengan CTR 20 % dari *optocoupler* akan menghasilkan arus kolektor *optocoupler*,  $I_{C(\text{opto})}$  sebesar :

$$\begin{aligned} \text{CTR} &= I_C / I_F \times 100\% \\ I_{C(\text{opto})} &= I_F \times \text{CTR} \\ &= 10 \cdot 10^{-3} \times 20 \% \\ &= 2 \text{ mA.} \end{aligned}$$

### 3.2.2 Perancangan Rangkaian Detektor Bell

Detektor bell merupakan rangkaian yang digunakan untuk mendeteksi adanya sinyal bell pada saluan. Sinyal bel yang datang akan menggerakkan bel yang ada pada pesawat telepon. Sinyal bel ini mempunyai frekuensi sebesar 25 Hz dan mempunyai tegangan berkisar antara 79 –90 Vpp. Sinyal bel ini mempunyai periode 2 detik on dan 4 detik off. Gambar 3.3 dibawah ini adalah rangkaian detektor dering.



**Gambar 3.3 Rangkaian Detektor Bell**

Bagian ini terdiri atas rangkaian penyearah dan *optocoupler*. *Optocoupler* ini berfungsi untuk memisahkan saluran telepon dengan rangkaian agar tidak merusak rangkaian. Sebelum memnggerakkan *optocoupler*, tegangan bel disearahkan terlebih dahulu dengan menggunakan jembatan penyearah. *Optocoupler* yang disebut juga dengan optoisolator memanfaatkan prinsip optis (biasanya menggunakan infra merah) yang berfungsi menciptakan keadaan terpisah tetapi berhubungan antara input dan output.

Rangkaian detektor bel pada perencanaan ini berfungsi sebagai inputan bagi Mikrokontroler, sehingga nilai dari rangkaian dtektor bel pada saat ada atau

tidak ada sinyal bel harus memberikan respon yang sesuai dengan masukan yang diharapkan mikrokontroler.

Arus ( $I_s$ ) yang direncanakan adalah 35 mA. Sehingga resistansi ( $R_1$ ) dapat ditentukan dengan menggunakan persamaan (malvino, 2003:185) yaitu:

$$R_1 = \frac{V_s - V_z}{I_s}$$

Dengan ketentuan sebagai berikut:

$V_s$  : tegangan sumber (volt)

$I_s$  : arus yang mengalir (ampere)

$V_z$  : Tegangan zener (volt)

Batas kemampuan arus zener maksimum ditentukan dengan:

$$I_{zm} = P_{zm} / V_z$$

Dengan ketentuan sebagai berikut:

$P_{zm}$  : batas kemampuan daya zener malsimum (watt)

$V_z$  : tegangan zener (volt)

Diode zener yang digunakan adalah diode zener 1N4148 yang mempunya i tegangan 4,7 V dan daya maksimum 400 mW. Maka batas kemampuan arus maksimum dapat ditentukan denagn menggunakan persamaan:

$$\begin{aligned} I_{zM} &= 0,4W / 4,7 V \\ &= 85,1 \text{ mA} \end{aligned}$$

Dari pengukuran pada saluran telepon diketahui tegangan bel adalah 79 V sampai 90 V.

$$V_{MAX} = V_{EFEKTIF} \cdot \sqrt{2}$$

$$= 90V \cdot \sqrt{2}$$

$$= 127,28 V$$

Tegangan maksimal bel ini merupakan tegangan sumber ( $V_s$ ) bagi rangkaian.

Sehingga nilai resistansi ( $R_1$ ) dapat ditentukan dengan:

$$\begin{aligned} R_1 &= (127,28 - 4,7)V / (35 \cdot 10^{-3})A \\ &= 3502,29 \Omega \end{aligned}$$

Karena keterbatasan nilai komponen resistor yang ada dipasaran maka dipilih  $R_1$  ke nilai yang terdekat yaitu 3,3 K $\Omega$

Pada *optocoupler*, LED mempunyai arus maju (*forward Voltage*)  $I_F$  sebesar 10 mA. Pada arus sebesar ini, tegangan maju dioda cahaya ( $V_F$ ) yang diperoleh dari data sheet adalah 1,15 V. Nilai komponen  $R_2$  dapat ditentukan dengan (malvino, 2003:185):

$$\begin{aligned} R_2 &= V_Z - V_F / I_F \\ &= (4,7 - 1,15)V / 10 \cdot 10^{-3}A \\ &= 355 \Omega \end{aligned}$$

Resistansi  $R_2$  digunakan untuk membatasi arus yang masuk ke *optocoupler*, sehingga arus yang dibutuhkan sesuai dengan spesifikasi *optocoupler* karena keterbatasan nilai resistor yang ada dipasaran maka dipilih  $R_2$  ke nilai yang lebih kecil terdekat yaitu 330  $\Omega$ .

Arus maju dari *photodiode* ( $I_F$ ) sebesar 10 mA dengan CTR 20 % dari *optocoupler* akan menghasilkan arus kolektor *optocoupler*,  $I_{C(opto)}$  sebesar :

$$CTR = I_C / I_F \times 100\%$$

$$\begin{aligned} I_{C(\text{opto})} &= I_F \times CTR \\ &= 10 \cdot 10^{-3} \times 20\% \\ &= 2 \text{ mA} \end{aligned}$$

Pada saat dering, nilai  $V_{CE(\text{opto})}$  ditentukan sebesar 1 volt (aktif “low”), maka nilai  $R_C$  atau  $R_3$  pada Gambar 3.3 dapat ditentukan sebesar :

$$\begin{aligned} R_C &= V_{CC} - V_{CE(\text{opto})} / I_{C(\text{opto})} \\ &= (5-1)V / 2\text{mA} \\ &= 2000 \Omega \\ &= 2 \text{ K}\Omega \end{aligned}$$

Sedangkan pada saat tidak ada dering, nilai dari  $I_{C(\text{opto})}$  kita buat mendekati nol, misalnya 0,1 mA. Maka kita akan mendapatkan nilai  $V_{CE(\text{opto})}$  sebesar :

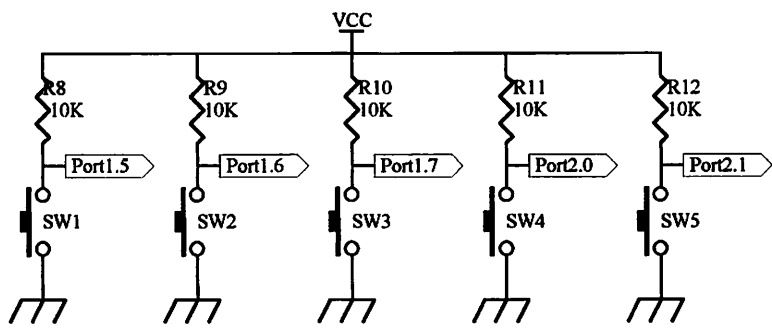
$$\begin{aligned} V_{CE(\text{opto})} &= V_{CC} - I_{C(\text{opto})} \times R_{C(\text{opto})} \\ &= 5 - (0,1 \text{ mA} \times 2000) \\ &= 5 - 0,2 \\ &= 4,8 \text{ volt} \end{aligned}$$

Jadi pada saat tidak ada dering, nilai dari  $V_{CE(\text{opto})}$  bernilai 4,8 volt atau dibaca logika *high* oleh mikrokontroler.

### 3.2.3 Perencanaan Tombol Menu

Rangkaian tombol ini berfungsi untuk memilih menu pesan yang terdiri dari 3 tombol (pesan 1,2 dan3) juga ada dua tombol yang akan digunakan sebagai satu tombol Mode utama dan satu lagi digunakan untuk melihat jumlah pesan yang masuk. Tombol-tombol ini menggunakan prinsip aktif *low* yang

dikondisikan untuk dapat diproses pada mikrokontroler. Berikut Gambar 3.3 adalah rangkaian tombol menu.



Gambar 3.4 Rangkaian Tombol Menu

Sumber : Perancangan

Dalam rangkaian tombol menu ini dipasang tahanan *pull up* yang dihubungkan ke masukan *port* 1.5 untuk pesan 1, *port* 1.6 untuk pesan 2 dan *port* 1.7 untuk pesan 3. Tahanan *pul up* ini juga dipasang pada tombol mode yang dihubungkan ke *port* 2.0 dan tombol tampilan banyaknya pesan pada *port* 2.1 yang dihubungkan ke mikrokontroler, untuk menjamin agar masukan *port* berada dalam logika tinggi ketika tombol terbuka. Gambar 3.3 memperlihatkan persamaan tahanan *pull up*. Dengan melihat lembar data pada IC mikrokontroler AT89S8252, maka tahanan *pull up* minimum dapat dihitung :

$$R_{pull\ up} = \frac{V_{CC} - V_{OL}}{I_{OL}} \dots\dots\dots (3-1)$$

$$R_{pull\ up} = \frac{5 - 0,45}{1,6 \cdot 10^{-3}} = 2843,75 \Omega$$

Dalam perancangan  $R_{pull\ up} = 10\ k\Omega$  sehingga arus yang mengalir ketika logika rendah dapat diketahui, yaitu :

$$I_{OL} = \frac{5 - 0,45}{10000} = 0,455\ mA$$

Jadi dengan nilai  $R_{pull\ up} = 10\ k\Omega$ , maka arus yang terserap ketika keluaran rendah tidak lebih besar dari batas arus  $I_{OL}$ nya (umumnya sebesar 1,6 mA).

### 3.2.4 Perancangan Minimum System Mikrokontroler AT89S8252

Mikrokontroler AT89S8252 pada rancang bangun alat berfungsi sebagai pengolahan data dan pusat pengendali dari seluruh sistem. Pin port pada mikrokontroler AT89S8252 dihubungkan dengan rangkaian pendukung membentuk satu minimum sistem.

#### Port 0

- Port 0.0 dihubungkan ke pin 7 pada LCD M1632 yang terintegrasi menjadi port DB0
- Port 0.1 dihubungkan ke pin 8 pada LCD M1632 yang terintegrasi menjadi port DB1
- Port 0.2 dihubungkan ke pin 9 pada LCD M1632 yang terintegrasi menjadi port DB2
- Port 0.3 dihubungkan ke pin 10 pada LCD M1632 yang terintegrasi menjadi port DB3
- Port 0.4 dihubungkan ke pin 11 pada LCD M1632 yang terintegrasi menjadi port DB4
- Port 0.5 dihubungkan ke pin 12 pada LCD M1632 yang terintegrasi menjadi port DB5
- Port 0.6 dihubungkan ke pin 13 pada LCD M1632 yang terintegrasi menjadi port DB6

- Port 0.7 dihubungkan ke pin 14 pada LCD M1632 yang terintegrasi menjadi port DB7

#### **Port 1**

- Port 1.0 dihubungkan ke port E (pin 6) pada LCD M1632
- Port 1.1 dihubungkan ke port RS (pin 4) pada LCD M1632
- Port 1.3 dihubungkan ke port EOM (pin 25) pada ISD 2590
- Port 1.4 dihubungkan ke port RECLED (pin 25) pada ISD 1420
- Port 1.5 dihubungkan ke tombol pesan 1
- Port 1.6 dihubungkan ke tombol pesan 2
- Port 1.7 dihubungkan ke tombol pesan 3

#### **Port 2**

- Port 2.0 dihubungkan ke tombol tampilan banyak pesan
- Port 2.1 dihubungkan ke tombol mode
- Port 2.4 dihubungkan ke port A7 (pin 10) pada ISD 1420
- Port 2.5 dihubungkan ke port PLAYE (pin 24) pada ISD 1420
- Port 2.6 dihubungkan ke port REC (pin 27) pada ISD 1420
- Port 2.7 dihubungkan ke kaki Colektor pada transistor sebagai saklar keluaran audio dari ISD 1420

#### **Port 3**

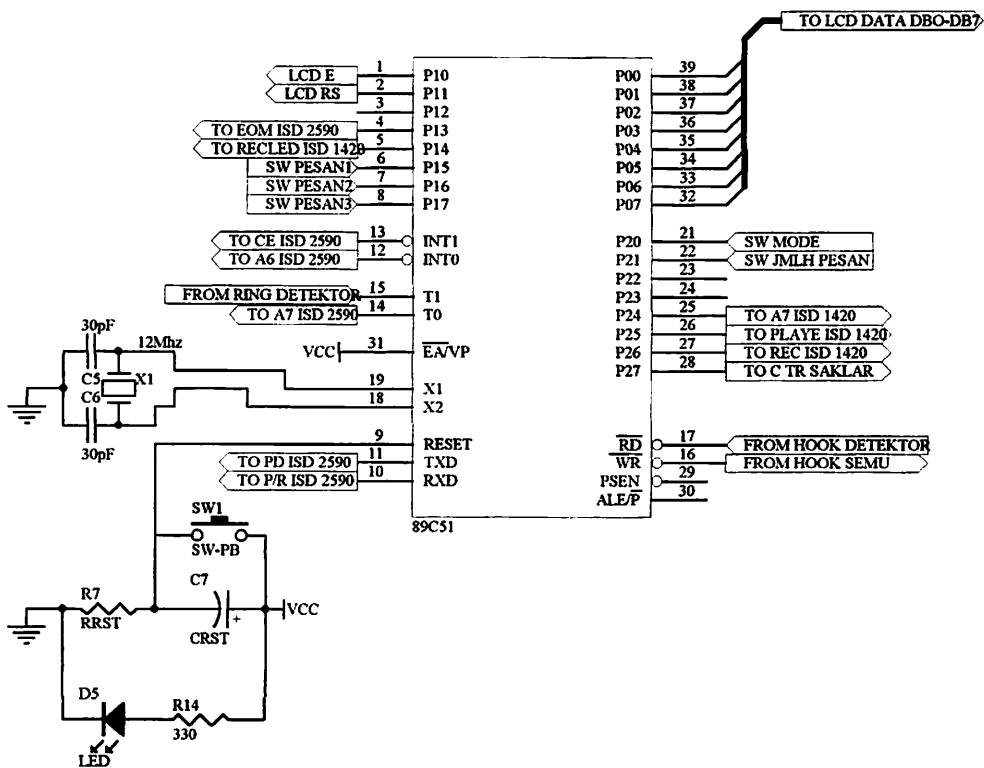
- Port 3.0 dihubungkan ke port P/R (pin 27) pada ISD 2590
- Port 3.1 dihubungkan ke port PD (pin 24) pada ISD 2590
- Port 3.2 dihubungkan ke port CE (pin 23) pada ISD 2590
- Port 3.3 dihubungkan ke port A6 (pin 7) pada ISD 2590



- Port 3.4 dihubungkan ke port A7 (pin 8) pada ISD 2590
- Port 3.5 dihubungkan ke ringing detektor
- Port 3.6 dihubungkan ke hook semu
- Port 3.7 dihubungkan ke hook position detektor

$X_1$  dan  $X_2$  sebagai masukan dari rangkaian osilator kristal. Rangkaian osilator kristal terdiri atas osilator 11,0592 MHZ, kapasitor  $C_1$  dan  $C_2$  yang masing-masing bernilai 30 pF yang akan membangkitkan pulsa *clock* yang digunakan sebagai penggerak bagi sejumlah operasi internal CPU.

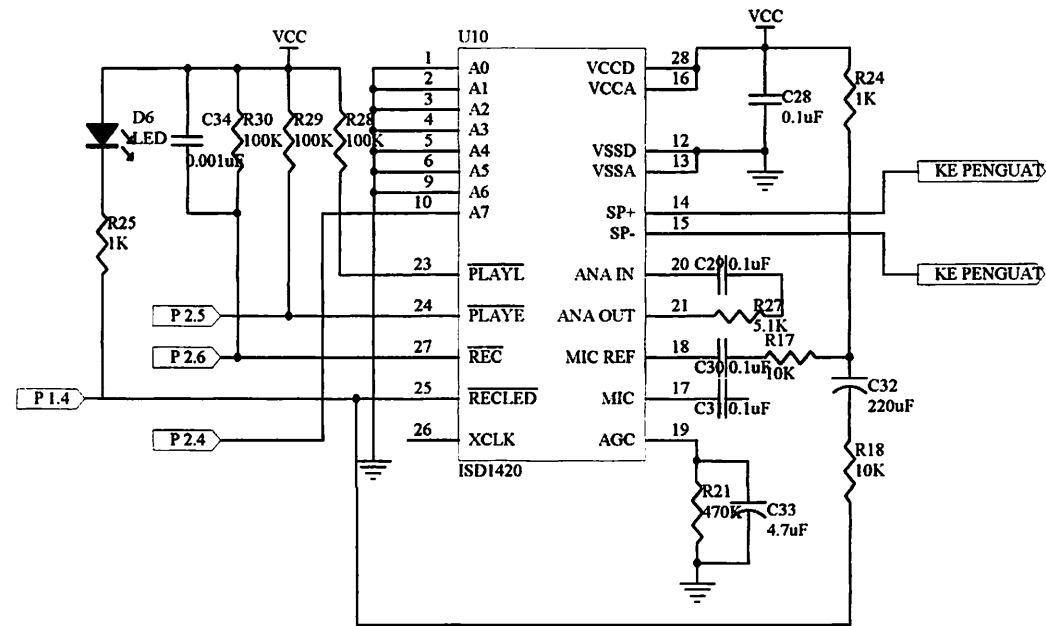
Rangkaian kontrol dapat dilihat pada Gambar 3.4.



**Ganbar 3.5** Rangkaian Minimum Sistem AT89S8252

3.2.5 Perancangan Rangkaian *Information Storage Device* (ISD 1420) Sebagai Ring Tone

Pada rangkaian ini suara yang di rekam menggunakan *Information Storage Device* ISD 1420 yang disimpan dalam *EEPROM*. Berdasarkan data sheet, ISD 1420 ini mampu merekam suara dengan lama perekaman 20 detik dengan alamat yang berbeda. Pada perancangan ini *ISD 1420* digunakan sebagai pengganti nada dering pada pesawat telepon rumah yang telah kita rekam sebelumnya, ISD ini juga digunakan sebagai mesin penjawab agar penelepon meninggalkan pesan, yang mana pesan ini nantinya akan di simpan pada *ISD 1420* yang dikontrol oleh mikrokontroler. Bagian ini akan aktif bilamana telepon rumah tidak dalam keadaan diletakkan (*On-Hook*) setelah lima kali suara panggil tidak diangkat. Gambar 3.5 adalah rangkaian ISD 1420.



Gambar 3.6 Rangkaian ISD 1420

Untuk nada panggil dan pesan supaya meninggalkan pesan pada perancangan ini menggunakan IC ISD 1420. Sinyal suara merupakan bentuk sinyal analog kemudian diubah menjadi bentuk digital untuk disimpan ke dalam *memory*. Data-data digital yang sudah tersimpan yang berasal dari data analog (suara) dapat dipanggil kembali dengan memanggil alamat penyimpanan datanya. Proses perekaman pada ISD 1420 adalah sebagai berikut :

- Merekam pesan dengan mengaktifkan pin Record (*rec*) Pin 27

Input sinyal REC akan aktif dalam kondisi *low*, jika Pin REC mendapat logika *low* maka ISD akan mulai merekam suara panggil dan pesan. Jika REC tetap *low* perekaman akan berlanjut sampai memory terisi. Proses perekaman akan berhenti secara otomatis setelah REC berada pada kondisi *high*.

- Mengaktifkan *playback* (pemutaran suara kembali) Pin 24

Ketika sinyal akan berpindah menuju *low* (*low-going transition*) terdeteksi di input ini, maka PLAY E akan berjalan. Playback berjalan sampai tanda akhir dari pesan tercapai (Akhir dari ruang memori tercapai). Setelah menyelesaikan playback, ISD secara otomatis akan kembali ke mode *stanby*, menekan PLAY E ke *high* pada waktu playback berjalan tidak akan menghentikan playback. Jadi playback akan berhenti bila mencapai akhir dari pesan atau ruang memori habis.

- Tingkatan *Playback* (PLAY L) Pin 23

Ketika sinyal ini berpindah dari *high* ke *low*, maka PLAY L akan berjalan. *Playback* akan berjalan sampai input ini tertekan *high*, tanda akhir dari

pesan tercapai atau ruang memori sudah habis. ISD akan kembali ke mode stanby setelah playback ini berhenti.

➤ **Record LED Output (*RECLE*D) Pin 25**

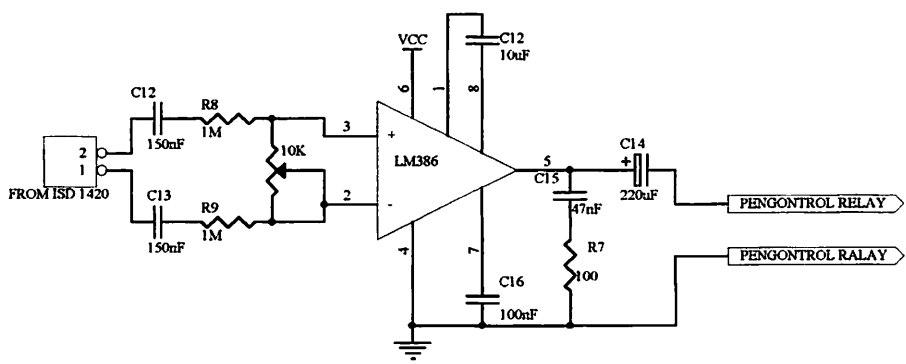
Selama proses perekaman output *RECLE*D akan *low*. Maka output ini bisa digunakan untuk menjalankan sebuah led bergunanya untuk mengetahui bahwa terjadi proses perekaman. *RECLE*D akan kembali pada posisi *high* ketika pin REC pada posisi *high* atau ketika proses perekaman berhenti.

### **3.2.6 Perancangan Rangkaian Penguat Suara (*Amplifier*)**

Pada rangkaian penguat ini digunakan IC LM 386 untuk menguatkan sinyal audio yang dihasilkan oleh keluaran ISD agar dapat didengar jelas pada sebuah speaker.

Penguatan yang digunakan yaitu sebesar 200 kali (46 dB) dengan menambahkan sebuah kapasitor senilai 10 uF antara pin 1 dan pin 8. untuk mengatur volume suara ditambahkan sebuah variabel resistor senilai 10k $\Omega$ . Antara pin 2 (IN-) dan pin 3 (IN+) kapasitor yang dipasang pada masing-masing input (IN- dan IN+) berfungsi sebagai kapasitor kopling yaitu menahan arus DC dan melewatkan sinyal AC. Sedangkan masing-masing resistor berfungsi untuk mengurangi level sinyal yang masuk ke penguat agar tidak terjadi distorsi pada output penguat.

Berikut pada gambar 3.6 adalah rangkaian penguat suara.



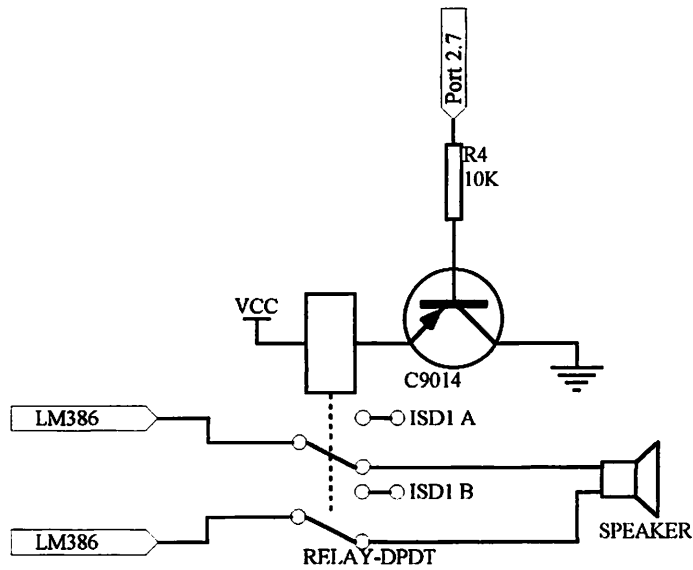
**Gambar 3.7** Rangkaian Penguat Suara

*Sumber : Perancangan*

**3.2.7 Pengontrol Relay**

Pengontrol *relay* ini difungsikan sebagai saklar selektor output ISD 1420 dengan adanya relay maka output ISD bisa diaktifkan ke speaker atau line telepon. Masukan rangkaian pengontrol *relay* merupakan keluaran kaki mikrokontroler dengan tegangan 2,7 V dan arus 10 mA.

*Relay* akan aktif apabila keluaran dari kaki *port* mikrokontroler berlogika *high* transistor pada gambar 3.4 berfungsi sebagai pengontrol relay DPDT, apabila pada keluaran port mikrokontroler berlogika *high* maka transistor akan mengaktifkan relay DPDT. Untuk perancangan pengontrol *relay* ini ditunjukkan pada Gambar 3.7 dibawah ini.



**Gambar 3.8 Rangkaian Pengontrol Relay**

*Sumber : Perancangan*

Untuk mencari harga dari resistansi basis transistor C9014, sehingga akan bekerja sebagai transistor saklar, maka dengan data-data pengukuran Hfe Transistor didapat :

$$H_{fe} \text{ Transistor C9014} = \beta_{dc} = 105$$

$$R_c = R \text{ Relay} = 98 \, \Omega$$

$$I_c = \frac{V_{cc}}{R_c}$$

$$I_c = \frac{5}{98}$$

$$= 0,0510 \text{ A}$$

$$I_b = \frac{I_c}{H_{fe}}$$

$$I_b = \frac{0,0510}{105}$$

$$= 0,000485 \text{ A}$$

$$R_b = \frac{V_{in} - V_{be}}{I_b}$$

$$= \frac{5 - 0,7}{0,000485}$$

$$= 8865,97 \text{ } \Omega$$

$$= 8,8 \text{ K}\Omega$$

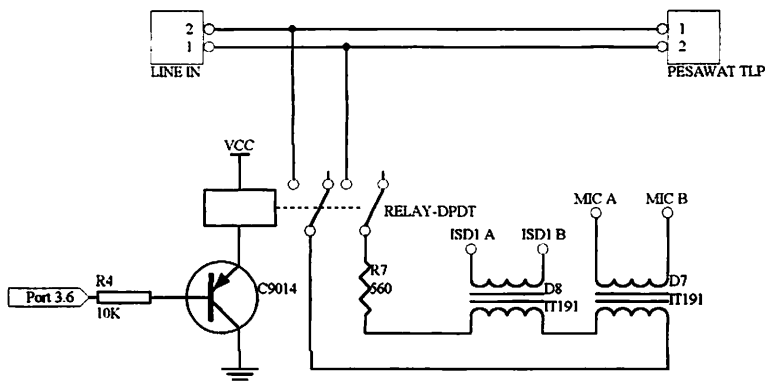
Karena yang ada dipasaran yang mendekati 8,8 K $\Omega$  maka dipakai resistor (R4) 10 K $\Omega$ .

### 3.2.8 Rangkaian Hook Semu

Rangkaian *hook* semu berupa resistor sebesar 560 ohm. Resistor ini dianalogikan sebagai pengganti rangkaian telepon karena besarnya impedansi pesawat telepon kurang lebih 600 Ohm. Pada Gambar 3.8 ditunjukkan oleh R7

Pada saat relay *on* rangkaian akan tersambung dengan line sentral sedangkan pada saat relay *off* rangkaian akan tersambung dengan *hook* semu. Pada perencanaan ini dipilih resistor sebesar 560 Ohm. Rangkaian ini berfungsi untuk menentukan apakah gagang telepon sedang diangkat atau ditutup rangkaian ini dirancang secara *portable* dengan maksud tidak memodifikasi pesawat telepon. Inti dari rangkaian ini adalah terdapat resistor 560 ohm yang menghubungkan ke line telepon yang berarti gagang telepon diangkat ini merupakan tanda bahwa pesawat telepon sudah diangkat, resistor ini dikendalikan oleh relay dan transistor sebagai saklar yang dipicu oleh mikrokontroler yang memberikan pulsa bila nada

dering sudah lima kali. Pulsa high dari mikrokontroler akan mensaturasikan transistor, kemudian memberikan tegangan pada relay dan menarik kontak pada resistor 560 ohm. Jalur resistor 560 ohm ini juga terkoneksi dengan transformator OT 240 untuk mengkopel sinyal suara dan dimasukkan pada ISD perekam, juga untuk merekam ISD pada nada dering dan untuk menyampaikan pesan kepada penelepon supaya meninggalkan pesan. Gambar 3.8 adalah rangkaian Hook Semu.



**Gambar 3.9 Rangkaian Hook Semu**

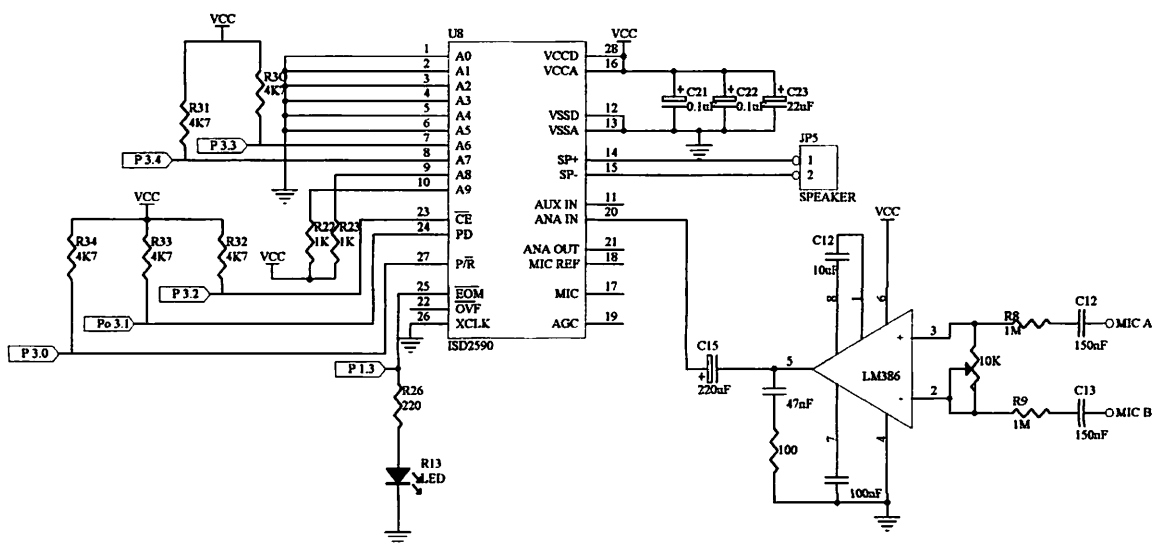
*Sumber : Perancangan*

### 3.2.9 Perancangan Rangkaian *Information Storage Device* (ISD 2590) Sebagai Penyimpan Pesan

Media penyimpan suara (pesan si penelpon) yang digunakan dalam skripsi ini adalah IC ISD 2590. Berdasarkan data sheet, ISD 2590 ini mampu merekam suara dengan lama perekaman 90 detik dengan alamat yang berbeda. Rangkaian ISD ini ditunjukkan pada Gambar 3.8 Pin *address* data menerima masukan 2 bit dari mikrokontroler pada *port 3.3* dan *port 3.4*. Kemudian untuk pin *Chip Enable*



(CE) berfungsi sebagai pengaktifan (*Enabled*), secara aktif *low* yang terkoneksi dengan *Port 3.2*. Pada pin 25 *End Of Massage* (EOM) merupakan pulsa bahwa akhir dari data suara yang ditandai dengan aktif *low* sebentar, ini terhubung dengan *Port 1.3* dan indikator sebuah Led. Untuk *Play/Record* (P/R) pin 27 berfungsi untuk merekam dan memainkan lagi dengan memberikan aktif *low*, pin ini terhubung dengan mikrokontroler pada *Port 3.0*.



**Gambar 3.10 Rangkaian ISD 2590**

Sistem penyimpanan data ISD 2590 disini digunakan untuk penyimpanan pesan sebanyak 3 pesan, yang dialamati pada mikrokontroler dengan 2 bit data saja yang terhubung pada  $A_6 - A_7$ . Hal ini disebabkan pada alamat  $A_0 - A_5$  masih alamat rendah. Untuk merekam pesan pada paket 1 maka  $A_6 - A_7$  mendapat logika low semua, kemudian pada paket 2 maka  $A_6 - A_7$  mendapat logika 10 dan untuk paket 3 mendapat logika 11. Karena alamat  $A_0 - A_5$  tidak pernah berubah

dan selalu pada logika low, untuk menghemat port maka  $A_0 - A_5$  di groundkan sehingga mendapatkan logika low semua

Untuk mendengarkan pesan yang masuk kita tinggal menekan tombol 1 (untuk pesan 1), tombol 2 (untuk pesan 2) dan tombol 3 (untuk pesan 3). Yang mana banyaknya pesan dapat dilihat pada tampilan LCD dengan cara menekan tombol menu banyaknya pesan.

### 3.2.10 Perancangan Rangkaian LCD

*LCD Display Module M1632* buatan Seiko Instrument Inc. terdiri dari dua bagian, yang pertama merupakan panel LCD sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka.

Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel LCD, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi L1632 dengan mikrokontroler yang memakai tampilan LCD itu. Dengan demikian pemakaian M1632 menjadi sederhana, sistem lain yang M1632 cukup mengirimkan kode-kode ASCII dari informasi yang ditampilkan seperti layaknya memakai sebuah printer.

Untuk berhubungan dengan mikrokontroler pemakai, M1632 dilengkapi dengan 8 jalur data (**DB0..DB7**) yang dipakai untuk menyalurkan kode ASCII maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W\*** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor.

Kombinasi lainya **E** dan **R/W\*** merupakan sinyal standar pada komponen buatan Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas Intel dengan kombinasi sinyal **WR\*** dan **RD\***.

**RS**, singkatan dari Register Select, dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode ASCII yang ditampilkan.

Demikian pula saat pengambilan data, saat **RS=0** data yang diambil dari M1632 merupakan data status yang mewakili aktivitas M1632, dan saat **RS=1** maka data yang diambil merupakan kode ASCII dari data yang ditampilkan.

Proses mengirim/mengambil data ke/dari M1632 bisa dijabarkan sebagai berikut :

- **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
- **R/W\*** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.
- Untuk mengambil data dari M1632 sinyal **R/W\*** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada saat **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali cursor pada baris huruf pertama baris pertama, menghidup/matikan tampilan dan lain sebagainya, semua itu dibahas secara terperinci dalam Lembar Data M1632.

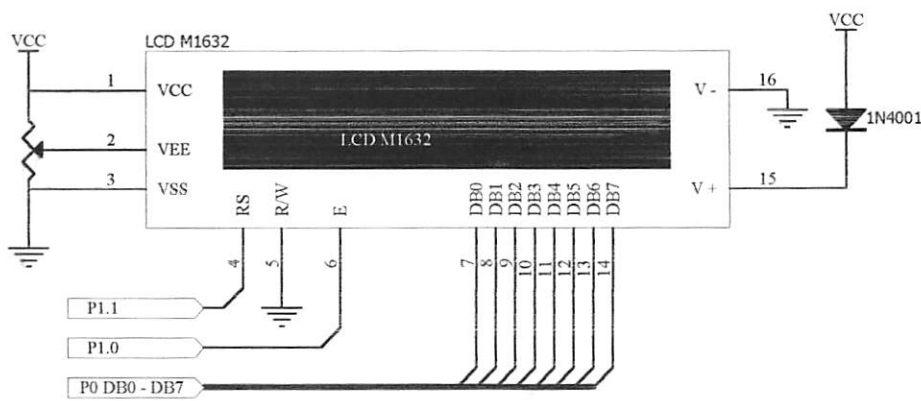
Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah:

- Tunggu dulu selama 15 mili-detik atau lebih.
- Kirimkan perintah 30h, artinya transfer data antar M1632 dan mikrokontroler dilakukan dengan mode 8 bit
- Tunggu selama 4.1 mili-detik
- Kirimkan sekali lagi perintah 30h
- Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di Lembar Data.

Untuk tampilan dipergunakan LCD Dot Matrik 2 x 16 karakter. Sinyal-sinyal yang diperlukan oleh LCD adalah RS dan Enable, sinyal RS dan Enable dipergunakan sebagai input yang outputnya dipakai untuk mengaktifkan LCD. LCD akan aktif apabila mikrokontroler memberikan instruksi tulis pada LCD. Saat kondisi RS don't care dan Enable 0 maka LCD tetap pada kondisi semula,

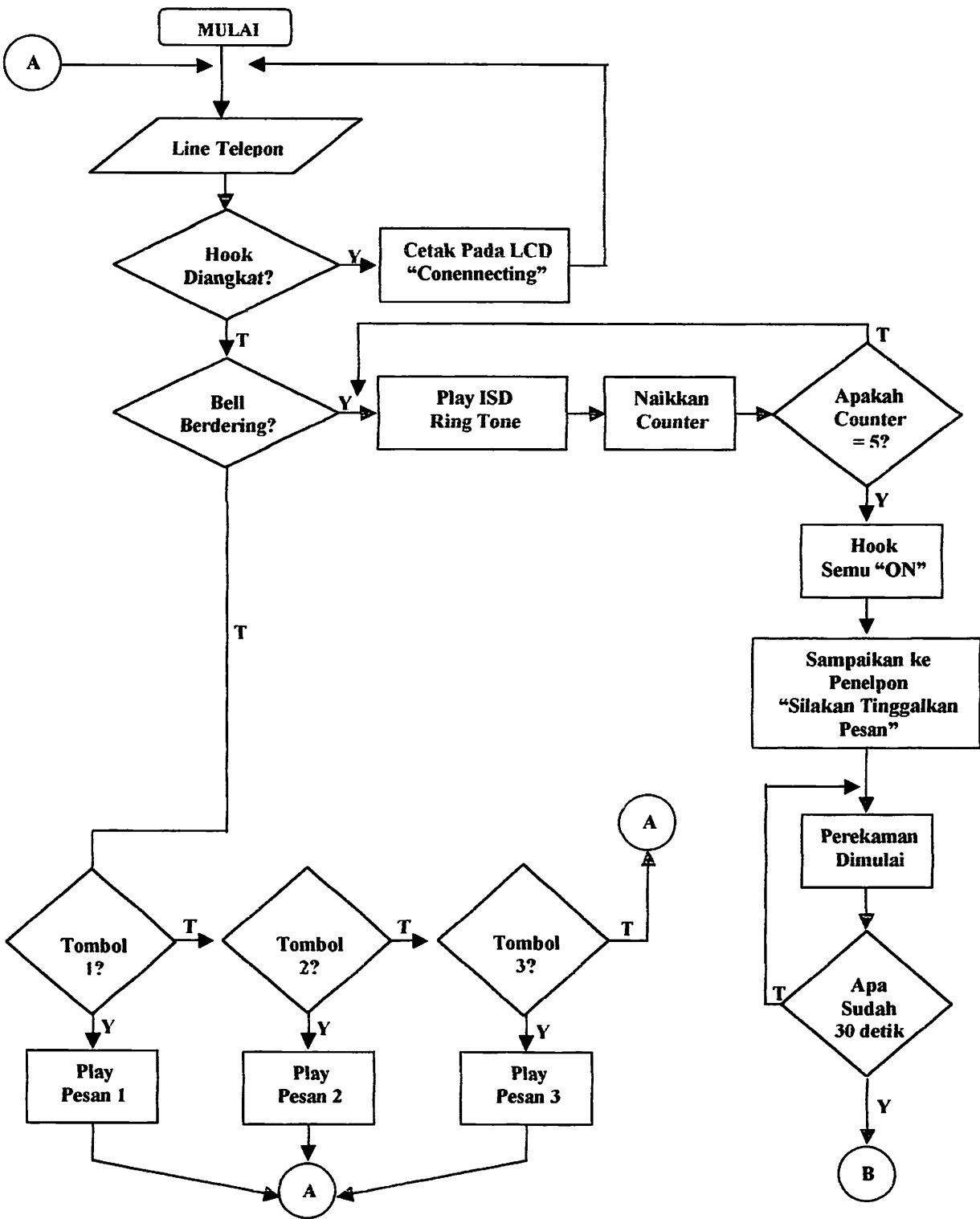
pengiriman data ke LCD dilakukan saat RS berlogika 0 dan enable berlogika 1. Instruksi dikirim pada LCD bila keadaan RS 1 dan Enable 1. Pin LCD ini untuk data terkoneksi pada *Port 0* mikrokontoler. Kemudian untuk RS dihubungkan pada *Port 1.1*, tulis/baca (*Read/Write*) diberikan logika *low* karena disini LCD bersifat menulis data, dan yang terakhir *Enable* (E) dikendalikan dengan *Port 1.0*. Gambar rangkaian LCD ditunjukkan pada gambar 3.9.

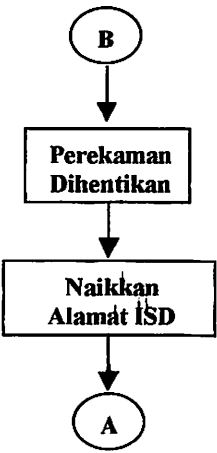


**Gambar 3.11** Perancangan Rangkaian Liquid Crystal Display ( LCD )

*Sumber : Perancangan.*

3.2.11 Diagram Alir (Flow Chart) Keseluruhan Sistem





**Gambar 3.12** Diagram Alir (*Flow Chart*) Keseluruhan Sistem

## **BAB IV**

### **PENGUJIAN ALAT**

#### **4.1. Tujuan**

Tahapan yang paling penting dalam perancangan alat ini adalah pengujian. Dari pengujian alat dapat diketahui apakah alat yang dibuat sudah bekerja dengan baik atau masih kurang sempurna.

Pada bab ini akan dibahas tentang pengujian alat yang telah dirancang dengan tujuan agar antara perancangan dan pembuatan alat terdapat kesesuaian dengan kondisi yang diinginkan, dipandang dari segi perancangan *hardware*. Dengan diadakan pengujian alat, maka tugas akhir ini dapat membuktikan bahwa alat yang dirancang dapat berjalan sesuai dengan kondisi masukan yang ada, sehingga memberikan keluaran yang sesuai pula.

Pengujian alat ini dilakukan meliputi pengujian beberapa rangkaian, yaitu: rangkaian hook position detector, rangkaian detector bell, dan rangkaian ISD.

#### **4.2 Pengujian Hook position Detector**

##### **4.2.1 Tujuan :**

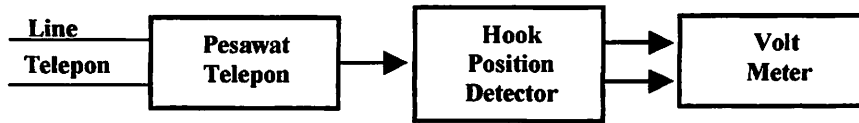
Pengujian ini bertujuan untuk mengetahui bekerja tidaknya rangkaian Hook Position Detector

##### **4.2.2 Peralatan yang digunakan :**

- Volt meter.
- Line telephone.
- Pesawat telephone.
- Rangkaian hook position detector.



Diagram blok pengujian Hook Position Detector dapat dilihat pada gambar 4.1.

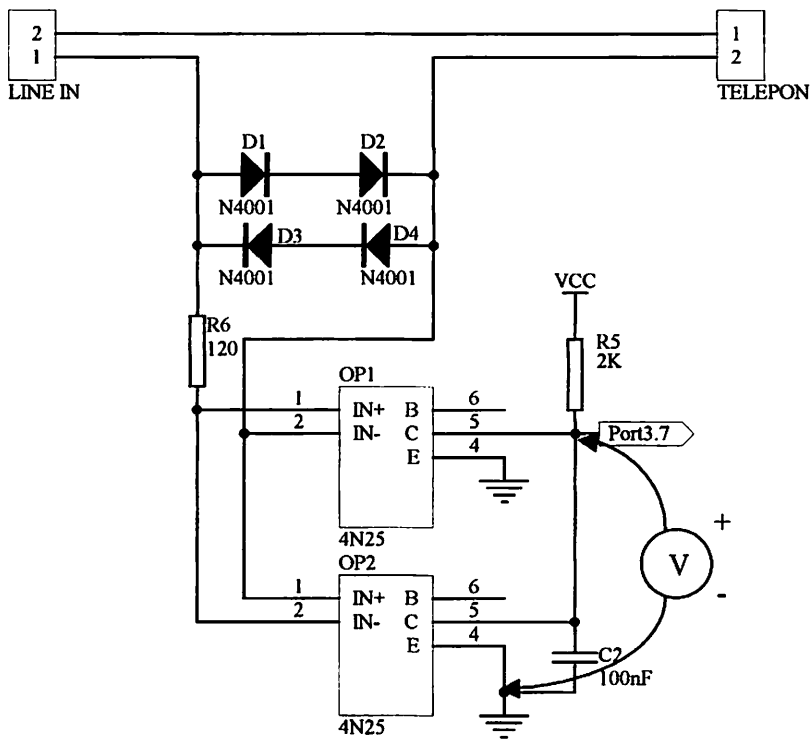


**Gambar 4.1** Diagram blok Pengujian Hook Position Detector.

#### 4.2.3 Langkah pengujian :

- Blok rangkaian detector hook dirangkai seperti pada gambar 4.1, line sentral telepon dari sentral telepon dihubungkan dengan pesawat telepon.
- Pesawat telepon dihubungkan dengan blok rangkaian detector hook.
- Keluaran dari blok rangkaian detector hook dihubungkan dengan Volt meter DC.
- Mencatat perubahan logika atau keluaran keluaran rangkaian detector hook untuk kondisi *on-hook* dan kondisi *off-hook*.

Rangkaian pengujian Hook position detector dapat dilihat pada gambar 4.2.



Gambar 4.2 Pengujian rangkaian Hook Position Detector.

4.2.4 Hasil Pengujian

Dari hasil pengukuran output atau keluaran hook position detector, hook position detector akan berlogika satu (4,26 V) pada saat ON-Hook, sedangkan hook position detector akan berlogika nol (0,43 V) pada saat OFF-Hook. Hasil pengujian Rangkaian hook position detector ditunjukkan pada table 4.1.

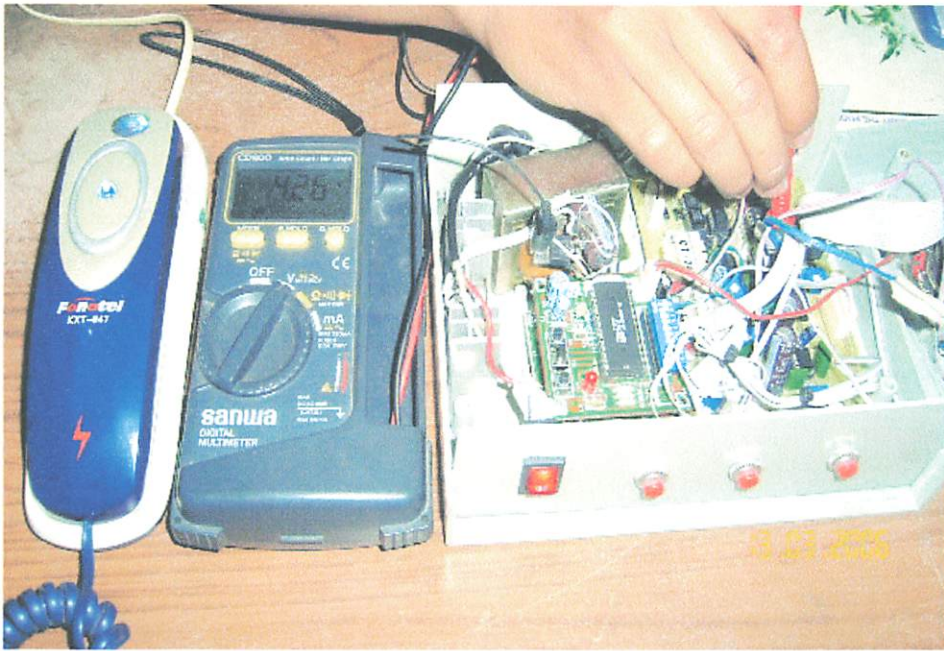
Tabel 4.1 Hasil Pengukuran Rangkaian Hook Position Detector

Kondisi	Output
Off-Hook	0,43 mV
On-Hook	4,26 V

Dari tabel 4.1 memperlihatkan keluaran hook position detector berdasarkan keadaan tegangan saluran telepon. Respon keluaran dari hook position detector pada saat gagang diangkat atau diletakkan memberikan respon yang sesuai dengan yang diharapkan dalam perancangan yang merupakan masukan bagi mikrokontroler. Hasil pengukuran tegangan keluaran dari hook position detektor pada saat gagang telepon diangkat atau diletakkan dapat dilihat pada gambar 4.3 dan gambar 4.4.



**Gambar 4.3** Foto Pengujian Rangkaian Hook Position Detektor pada sat *off-hook*.



**Gambar 4.4** Foto Pengujian Rangkaian Hook Position Detektor pada sat *on-hook*.

### 4.3 Pengujian Detector Bell

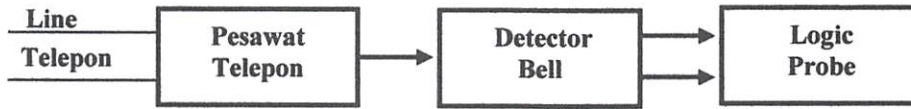
#### 4.3.1 Tujuan

Pengujian ini bertujuan untuk mengetahui bekerja tidaknya rangkaian Detector Bell.

#### 4.3.2 Peralatan yang digunakan.

- Logic Probe Model LP-35000
- Rangkaian Detektor Bell
- Saluran Telepon
- Pesawat Telepon

Diagram blok pengujian Hook Position Detector dapat dilihat pada gambar 4.5.

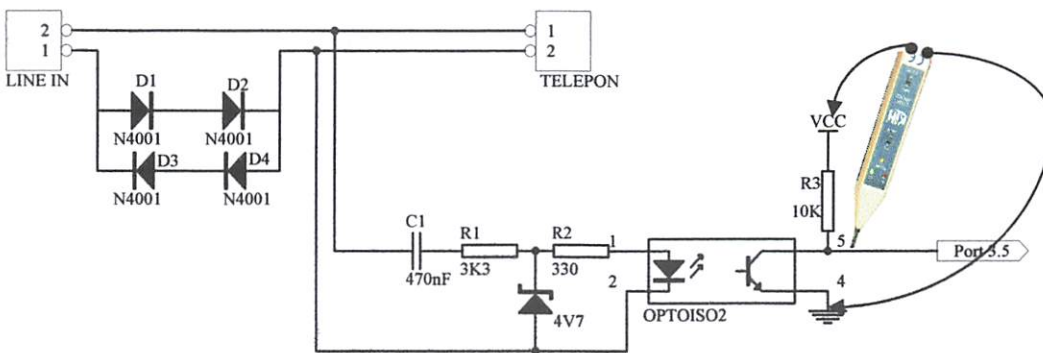


**Gambar 4.5** Diagram blok Pengujian Detector bell.

### 4.3.3 Langkah Pengujian

- Menghubungkan secara seri rangkaian Detektor Bell dengan line dari sentral telepon dalam gambar 4.6.
- Mengaktifkan catu daya.
- Keluaran detektor bell diuji dengan *logic probe* dan mengamati perubahan indikatornya pada saat telepon ada dering atau tidak ada dering.

Rangkaian pengujian detektor bell dapat dilihat pada gambar 4.6.



**Gambar 4.6** Pengujian Rangkaian Detector Bell.

### 4.3.4 Hasil Pengujian

Dari hasil pengujian output atau keluaran detektor bell, akan berlogika satu (*high*) pada saat telepon ada dering, sedangkan detektor bell akan berlogika nol (*low*) pada saat telepon tidak ada dering. Hasil pengujian rangkaian detektor bell ditunjukkan pada table 4.2.

**Tabel 4.2** Hasil Pengukuran Rangkaian Detector Bell

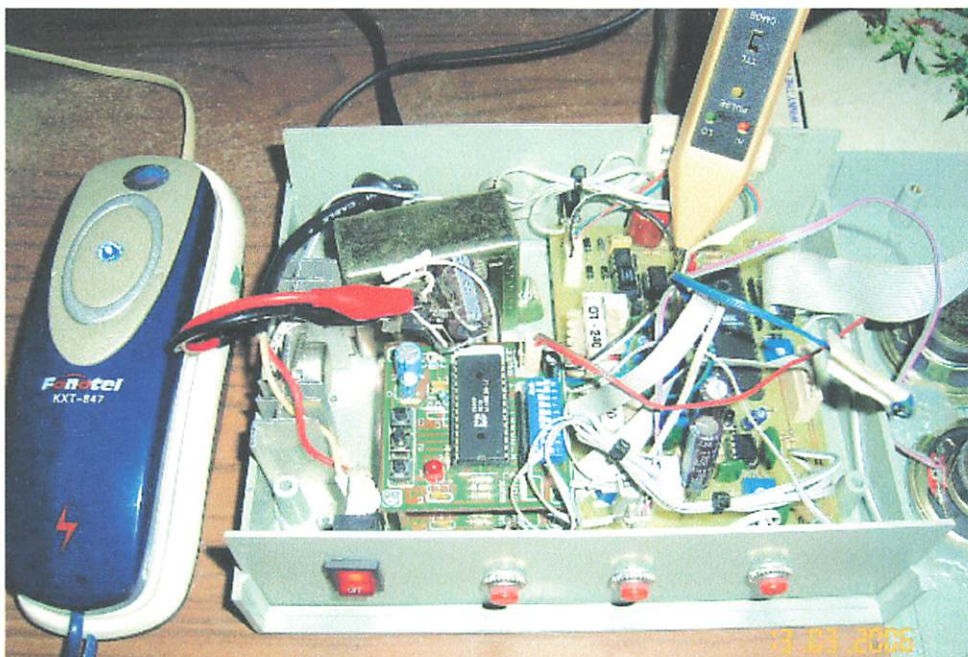
Kondisi Telepon <i>On-hook</i>	Indikator <i>logic probe</i>
Tidak ada dering	LED hijau menyala ( <i>low</i> )
Ada dering	LED merah menyala ( <i>high</i> )

Tabel 4.2 diatas memperlihatkan keluaran rangkaian detektor bell berdasarkan keadaan tegangan saluran telepon yang diamati pada perubahan indikator *logic probe*. Respon keluaran dari detektor bell pada saat ada atau tidak ada dering (dalam kondisi *on-hook*), memberikan respon yang sesuai dengan yang diharapkan dalam perancangan yang merupakan masukan bagi mikrokontroler. Hasil pengujian keluaran rangkaian detektor bell berdasarkan keadaan tegangan saluran telepon yang diamati pada perubahan indikator *logic probe* dapat dilihat pada gambar 4.7 dan 4.8.





**Gambar 4.7** Foto Pengujian Rangkaian Detektor bell pada saat tidak ada dering.



**Gambar 4.8** Foto Pengujian Rangkaian Detektor bell pada saat ada dering.

## 4.4 Pengujian Rangkaian ISD 1420

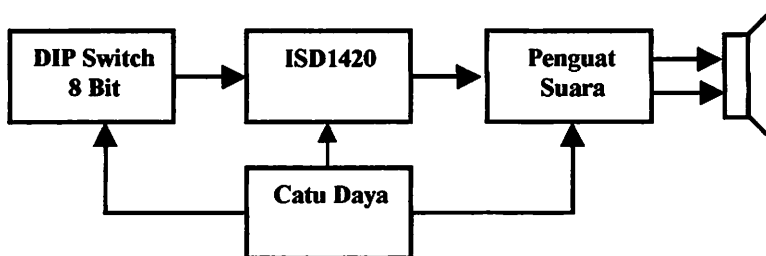
### 4.4.1 Tujuan :

Tujuan dari pengujian IC ISD adalah untuk mengetahui apakah ISD 1420 bisa melakukan perekaman suara dengan baik atau tidak.

### 4.4.2 Peralatan yang digunakan:

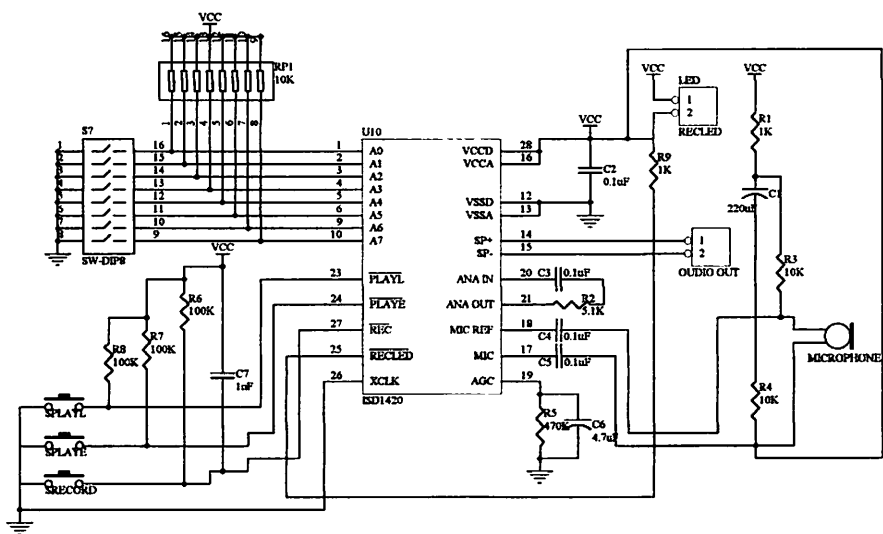
- DIP Switch 8 bit.
- Rangkaian ISD 1420.
- Catu Daya 5 volt.
- Penguat suara (*Amplifier*).
- Loudspeaker.

Berikut Diagram Blok pengujian ISD 1420 dapat dilihat pada gambar 4.3



**Gambar 4.9** Diagram Blok Pengujian ISD 1420.





Gambar 4.10 Rangkaian Pengujian ISD 1420.

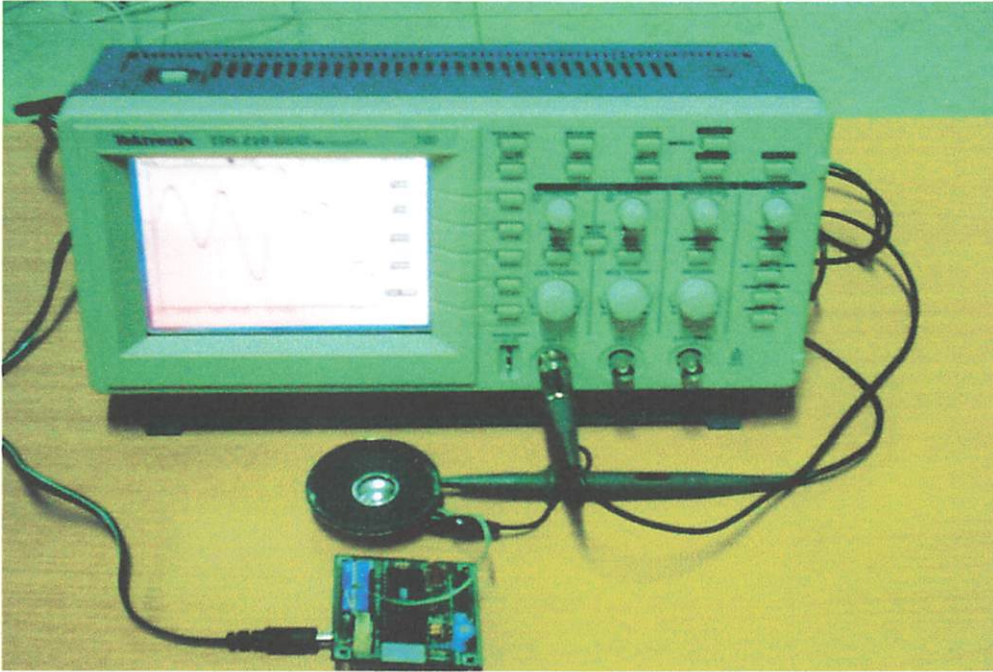
4.4.3 Langkah Pengujian

- Memberikan alamat dengan memasukkan data pada DIP-Switch.
- Menekan tombol record, untuk memulai merekam melalui *microphone*.
- Mencatat alamat awal dan alamat akhirnya dan ditabelkan.
- Memanggil alamat yang sudah direkam.
- Menekan tombol play dan mendengarkan hasil suaranya.

4.4.4 Hasil Pengujian

Tabel 4.3 Hasil Pengujian ISD 1420 dengan pemanggilan alamat.

Hasil Suara	Alamat Data Suara 8 Bit
“Ada Telepon masuk Silakan Diangkat”	0011 0111
“Sorry men aku ga ada di rumah tinggalin pesan aja ya”	0101 0101



**Gambar 4.11** Foto rangkaian ISD 1420 pada tampilan osiloskop.

## **BAB V**

### **PENUTUP**

#### **5.1 Kesimpulan**

Sesuai dengan perencanaan dan pengujian alat yang telah dilakukan maka dapat di tarik kesimpulan sebagai berikut :

1. Menggunakan IC perekam (ISD 2590) sangatlah tepat karena pesan dapat disimpan berulang-ulang.
2. Penggunaan mikrokontroler AT89S8252 dapat mengatasi sistem kontrol ini dengan baik sesuai dengan perencanaan.
3. Dari hasil pengujian detektor bell berdasarkan keadaan tegangan saluran telepon yang diamati pada perubahan indikator *logic probe*, keluaran detector bell akan berlogika satu (*high*) pada saat telepon ada dering, sedangkan detector bell akan berlogika nol (*low*) pada saat telepon tidak ada dering.
4. Dari hasil pengujian output hook position detector akan berlogika *high* (4,8 V) pada saat *ON-Hook*, sedangkan hook position detector akan berlogika *low* (0,3 V) pada saat *OFF-Hook*.

#### **5.2. Saran**

1. Untuk menambah jumlah pesan yang masuk sebaiknya memory IC ISD diperbesar.
2. Alat yang telah dibuat akan lebih presisi lagi jika menggunakan komponen yang memiliki fungsi lebih spesifik dan memiliki kualitas yang lebih bagus.

## DAFTAR PUSTAKA

1. WWW.ATMEL.COM, Dowload file AT89S8252.
2. LA TT, M. Rendra & Nugroho M, Pembatasan Waktu Interlokal Menggunakan MCU, 1998.
3. ELEKTRONIKA PRAKTIS, Barry Woolard.
4. Malvino, *Prinsip-Prinsip Elektronika*, Terjemahan : Hanafi Gunawan, Erlangga, Jakarta 1999.
5. *Datasheet* LCD M1632, [www.seiko.com](http://www.seiko.com).



INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1

---

### LEMBAR BIMBINGAN SKRIPSI

Nama : Fernando Gabraile Gae Riwu  
NIM : 04.12.291/P  
Jurusan : Teknik Elektro  
Konsentrasi : Teknik Elektronika S1  
Judul Skripsi : Perencanaan Dan Pembuatan Ring Tone Telephone  
Rumah Dengan Aplikasi IC ISD Yang Dilengkapi Perekam Pesan Berbasis  
Mikrokontroler AT89S8252

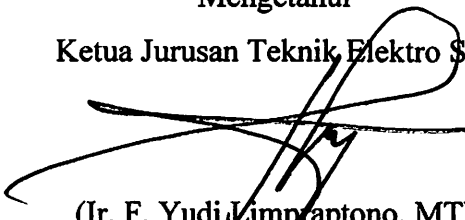
Tanggal Pengajuan Skripsi : 06 Januari 2006

Selesai Penulisan Skripsi : 16 Maret 2006

Telah Dievaluasi dengan nilai 80 (A) *sm*


Mengetahui

Ketua Jurusan Teknik Elektro S-1


  
(Ir. F. Yudi Limpraptono, MT)  
NIP. Y. 1039500274

Diperiksa dan Disetujui

Dosen Pembimbing I

  
(Ir. H. Erfan A Dahlan)  
NIP. 131124663

Dosen Pembimbing II

  
(Ir. Mimien Mustikawati)  
NIP. Y. 1030000352



### FORMULIR BIMBINGAN SKRIPSI

Nama : Fernando Gabraile Gae Riwu  
NIM : 04.12.291/P  
Masa Bimbingan : 06 Januari – 06 Juni 2006  
Judul Skripsi : Perencanaan Dan Pembuatan Ring Tone Telephone Rumah  
Dengan Aplikasi IC Chipcorder ISD Yang Dilengkapi Perekam  
Pesan Berbasis Mikrokontroler AT89S8252

No	Tanggal	Uraian	Paraf Pembimbing
1.	25/02/06	- pengantar akhir = final - penulisan penulisan bantu.	
2.		- lihat pedoman penulisan buku skripsi	
3.		- perencanaan /	
4.		- aplikasi mikrokontroler	
5.		- aplikasi mikrokontroler dengan aplikasi	
6.		- konsep perancangan 12 bit - proses = output	
7.	9/03/06	OK final skripsi	
8.		Revisi skripsi = DA	
9.		Kerangka makalah rumah rumah	
10.			

Malang,

Dosen Pembimbing I

Ir. H. Erfan A. Dahlan



### FORMULIR BIMBINGAN SKRIPSI

Nama : Fernando Gabraile Gae Riwu  
NIM : 04.12.291/P  
Masa Bimbingan : 06 Januari – 06 Juni 2006  
Judul Skripsi : Perencanaan Dan Pembuatan Ring Tone Telephone Rumah Dengan Aplikasi IC Chipcorder ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler AT89S8252

No	Tanggal	Uraian	Paraf Pembimbing
1.		Bab III disempurnakan	
2.		Bab II OK.	
3.		Bab I disempurnakan	
4.		Demo alat OK	
5.		Bab IV disempurnakan	
6.		Bab V revisi	
7.		Seminar hasil	
8.		Kompre	
9.			
10.			

Malang,

Dosen Pembimbing II


Ir. Mimien Mustikawati



INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1

### FORMULIR PERBAIKAN SKRIPSI

Nama : Fernando G.G Riwu  
NIM : 04.12.291/P  
Judul : Perencanaan Dan Pembuatan Ring Tone Telephone Rumah  
Dengan Aplikasi IC ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler  
AT89S8252

No	Tanggal	Uraian	Paraf
1		Batasan Masalah pada komunikasi	

Penguji I



(Ir. Usman Djuanda, MM)

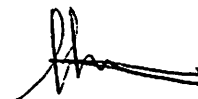
Mengetahui

Dosen Pembimbing I



(Ir. H. Erlan A Dahlan)  
NIP. 131 24663

Dosen Pembimbing II



(Ir. Mimien Mustikawati)  
NIP. Y. 1030000352






INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1

### FORMULIR PERBAIKAN SKRIPSI

Nama : Fernando G.G Riwu  
NIM : 04.12.291/P  
Judul : Perencanaan Dan Pembuatan Ring Tone Telephone Rumah  
Dengan Aplikasi IC ISD Yang Dilengkapi Perekam Pesan Berbasis Mikrokontroler  
AT89S8252


No	Tanggal	Uraian	Paraf
1		Blok Sistem	Adl.
2		Flowchart Sistem	Adl.
3		Kesimpulan	Adh.
4		Gambar Pengujian (lampiran)	Adh.
5		Noise	Adl.

Penguji II

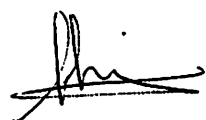
  
(M. Ashar, ST, MT)

Mengetahui

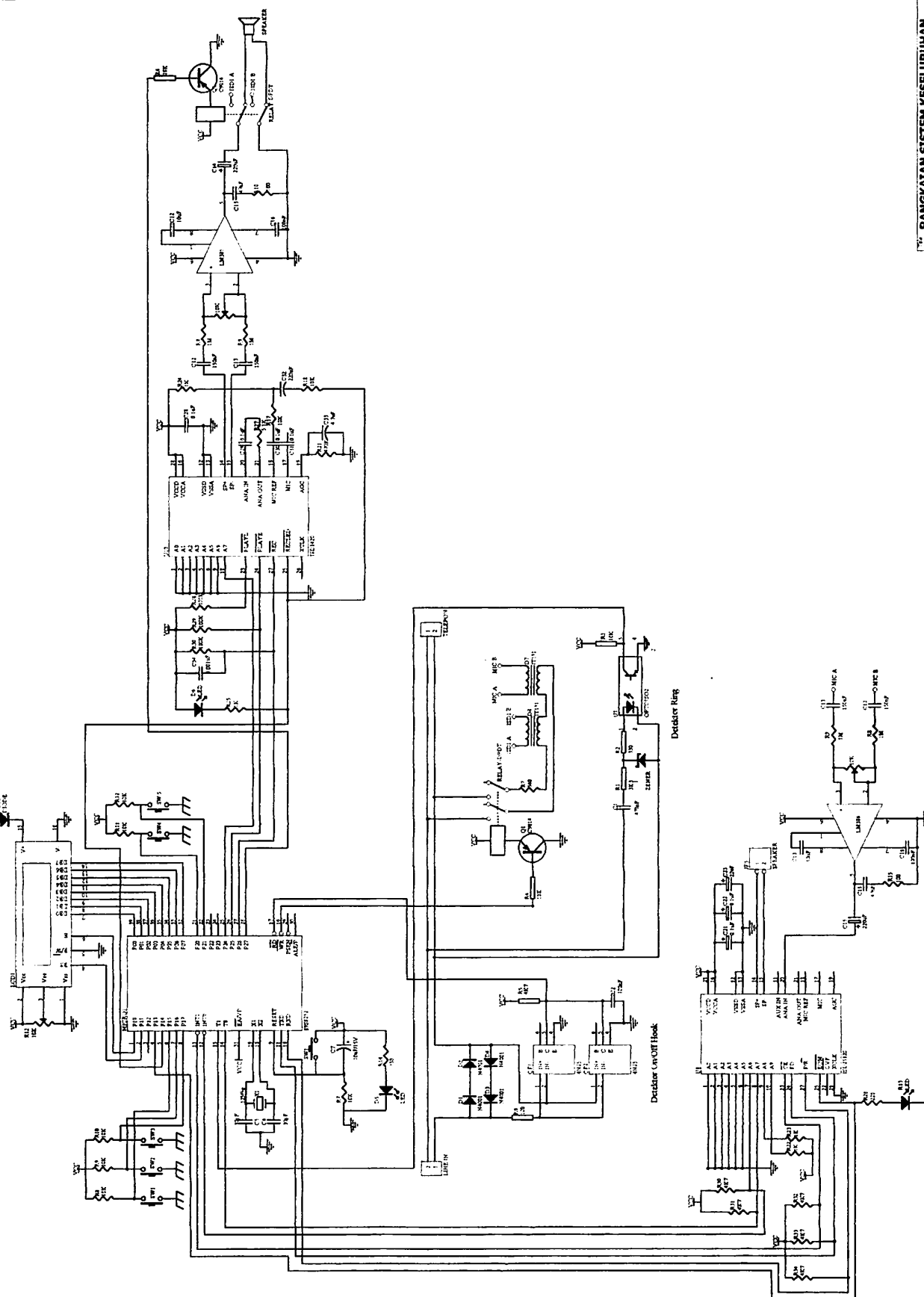
Dosen Pembimbing I

  
(Ir. H. Erfan A Dahlan)  
NIP. 131124663

Dosen Pembimbing II

  
(Ir. Mimien Mustikawati)  
NIP. Y. 1030000352

LAMP IRAN



"Fernando Gabraile Gae Riwu"

"Elektronika S.1 ITN Malang"

---

```
#include <c:\Gaza04X\FileH\reg51.h>
```

```
#include <c:\Gaza04X\FileH\DelayW.h>
```

```
#include <c:\Gaza04X\FileH\LcdiW.h>
```

```
sbit tone = P1^2;
```

```
sbit led = P1^3;
```

```
sbit dspk = P1^4;
```

```
sbit sb1 = P1^5;
```

```
sbit sb2 = P1^6;
```

```
sbit sd1 = P2^0;
```

```
sbit sd2 = P2^1;
```

```
sbit sd3 = P2^2;
```

```
sbit eom1 = P2^4;
```

```
sbit add1 = P2^5;
```

```
sbit rec1 = P2^6;
```

```
sbit play1 = P2^7;
```

```
sbit pr = P3^0;
```

```
sbit pd = P3^1;
```

```
sbit add2a = P3^2;
```

```

sbit eom2 = P3^3;

sbit add2 = P3^4;

sbit dbell = P3^5;

sbit dummy = P3^6;

sbit dhook = P3^7;

unsigned long int WaitTime;

unsigned char JumlahBell,jpesan;

unsigned char playrec,NoPesan;

unsigned int i;

rectone(){

    dspk = 1;

    add1 = 0;

    rec1 = 0;

    play1 = 0;

    while(sd3==0);

    rec1 = 1;

    play1 = 1;

    dspk = 1;

}

recvoice(){

    delayMSEC(300);

```

```
    dspk = 1;
    add1 = 1;
    rec1 = 0;
    play1 = 0;
    while(sd2==0);
    rec1 = 1;
    play1 = 1;
    dspk = 1;
}
```

```
playvoice(){
    dspk = 0;
    add1 = 1;
    play1 = 0;
    while(eom1);
    play1 = 1;
    delayMSEC(100);
    dspk = 1;
}
```

```
playvoiceline(){
    dspk = 1;
    dummy = 1;
```

```
    add1 = 1;

    play1 = 0;

    while(eom1);

    play1 = 1;

    delayMSEC(100);

    dspk = 1;

}
```

```
playringtone(){

    dspk = 0;

    add1 = 0;

    play1 = 0;

    while(eom1);

    play1 = 1;

    dspk = 1;

}
```

```
recmsg(unsigned char a){

    dspk = 0;

    if ( a == 1){

        add2 = 0;

        add2a = 0;
```

```
pr = 0;

delayMSEC(60);

pd = 0;

delaySEC(15);

pd = 1;

pr = 1;

}

if ( a == 2){

    add2 = 0;

    add2a = 1;

    pr = 0;

    delayMSEC(60);

    pd = 0;

    delaySEC(15);

    pd = 1;

    pr = 1;

}

if ( a == 3){

    add2 = 1;

    add2a = 0;

    pr = 0;
```



```

        delayMSEC(60);

        pd = 0;

        delaySEC(15);

        pd = 1;

        pr = 1;

    }

    dspk = 1;

}

playmsg(unsigned char a){

    if ( a == 1){

        add2 = 0;

        add2a = 0;

        pd = 0;

        while(eom2);

        pd = 1;

        delayMSEC(500);

    }

    if ( a == 2){

        add2 = 0;

        add2a = 1;

        pd = 0;

```

```

        while(eom2);

        pd = 1;

        delayMSEC(500);

    }

    if ( a == 3){

        add2 = 1;

        add2a = 0;

        pd = 0;

        while(eom2);

        pd = 1;

        delayMSEC(500);

    }

}

main(){

    unsigned int a , b;

    inisialisasi_lcd();

    hapus_layar();

    P0 = 0xff;

    P1 = 0xff;

    P2 = 0xff;

    P3 = 0xff;

```

```
JumlahBell = 0;

WaitTime = 0;

playrec = 0;

dummy = 0;

NoPesan = 0;

jpesan = 0;

tulis(1,1,"Fernando Gabriel");

tulis(1,2," ITN Malang ");

delayMSEC(5000);

hapus_layar();

tulis(1,1," Stand by ");

tulis(1,2,"Play Msg ");

tulis_int(14,2,JumlahBell);

tulis(12,2,"Bel:");

while(1){

    WaitTime++;

    if (WaitTime >= 85000){

        WaitTime =0;

        JumlahBell = 0;

        tulis_int(14,2,JumlahBell);
```

```

    tulis(12,2,"Bel:");

    playrec = 0;

    tulis(1,2,"Play Msg ");
}

if (dbell==0){

    WaitTime = 0;

    if (dhook==0) {

        for (i=0;i<=400;i++) if (dhook==1) goto adabell;

        // telepon sedang diangkat

        JumlahBell = 0;

        tulis(1,1," Connecting!! ");

        while(dhook==0)dummy = 0;

        delayMSEC(400);

        WaitTime = 0;

        tulis(1,1," Stand by ");

    } else {

adabell:

        JumlahBell++;

        if (JumlahBell >= 5) {

            tulis(1,1,"Playing Pesan ");

            dummy = 1;

```

```

delayMSEC(500);

playvoiceline();

NoPesant++;

if (NoPesant > 3) NoPesant = 1;

tulis_int(13,1,NoPesant);

tulis(1,1,"Merekam Pesan ");

delayMSEC(500);

recmsg(NoPesant);

tulis(1,1," Stand by ");

dummy = 0;

delayMSEC(800);

WaitTime = 0;

JumlahBell = 0;

tulis_int(14,2,JumlahBell);

tulis(12,2,"Bel:");

playrec = 0;

tulis(1,2,"Play Msg ");

if (jpesan < 3) jpesan++;

} else {

tulis(1,1,"Ada Bell !!! ");

tulis_int(14,2,JumlahBell);

```

```

        tulis(12,2,"Bel:");

        playringtone();

        WaitTime = 0;

        tulis(1,1," Stand by  ");

    }

}

}

if (dhook==0) {

    for (i=0;i<=800;i++) if (dhook==1) goto adabell;

    // telepon sedang diangkat

    JumlahBell = 0;

    tulis(1,1," Connecting.! ");

    while(dhook==0) dummy = 0;

    delayMSEC(400);

    WaitTime = 0;

    tulis(1,1," Stand by  ");

}

if (playrec==1){

    if (sd3 == 0) {

        tulis(1,1,"Playing Ringtone");

        playringtone();
    }
}

```

```

        tulis(1,1," Stand by ");
    }

    if (sd2 == 0) {
        tulis(1,1,"Playing Pesan ");
        playvoice();
        tulis(1,1," Stand by ");
    }
}

if (playrec==0) {
    if (sd3 == 0) {
        tulis(1,1,"Playing Msg #1 ");
        playmsg(1);
        tulis(1,1," Stand by ");
    }

    if (sd2 == 0) {
        tulis(1,1,"Playing Msg #2 ");
        playmsg(2);
        tulis(1,1," Stand by ");
    }

    if (sd1 == 0) {
        tulis(1,1,"Playing Msg #3 ");
    }
}

```

```

        playmsg(3);

        tulis(1,1," Stand by ");
    }
}

if (playrec==2) {
    if (sd3 == 0) {
        tulis(1,1,"Merekam Ringtone");
        rectone();
        tulis(1,1," Stand by ");
    }

    if (sd2 == 0) {
        tulis(1,1,"Merekam Pesan ");
        recvoice();
        tulis(1,1," Stand by ");
    }
}

if (sb1 == 0) {
    playrec++;

    if (playrec>2) playrec = 0;

    if (playrec==0) tulis(1,2,"Play Msg ");
}

```



```

        if (playrec==1) tulis(1,2,"Play Tone");
        if (playrec==2) tulis(1,2,"Rec Tone ");
        delayMSEC(500);
    }
    if (sb2 == 0) {
        tulis(1,1,"Jumlah pesan:");
        tulis_int(14,1,jpesan);
        delayMSEC(500);
        while(sb2==0);
        hapus_layar();
        tulis(1,1," Stand by ");
        tulis(1,2,"Play Msg ");
        tulis_int(14,2,JumlahBell);
        tulis(12,2,"Bel:");
    }
}
}

```

```

/*
LCD.H
Berisi rutin-rutin display LCD

Windstrich Engineering Services
April 2004
Malang

Keterangan:
Deklarasikan:
- sfr PORTDATA = <alamat port data LCD>
- sbit LCD_RS = <bit port RS LCD>
- sbit LCD_E = <bit port E LCD>
di program utama.
*/

```

```

sbit LCD_RS = P1^1; // LCD
sbit LCD_E = P1^0; // LCD
sfr PORTDATA = 0x80; // LCD DATA P0

```

```

/*****/
/*  RUTIN DELAY LCD  */
/*****/

```

```

void lcddelay()

```

```

{
    char i;

    for (i=1;i<=50;i++);
}

```

```

void writetolcd(char n, unsigned char dt)
{
    LCD_RS = n;
    PORTDATA = dt;
    LCD_E = 1;
    lcddelay();
    LCD_E = 0;
    lcddelay();
}

```

```

void inisialisasi_lcd()
{
    writetolcd(0, 0x38);
    lcddelay();
    writetolcd(0, 0xC);
    lcddelay();
    writetolcd(0, 6);
    lcddelay();
    writetolcd(0, 1);
    lcddelay();
}

```

```

void hapus_layar()
{
    writetolcd(0, 0xC);
    lcddelay();
    writetolcd(0, 6);
    lcddelay();
    writetolcd(0, 1);
    lcddelay();
}

```

```

void blink(char i)
{
    if (i==0)
        writetolcd(0, 0xC);
    else
        writetolcd(0, 0xD);
    lcddelay();
}

```

```

void gotoxy(char x, char y)
{
    if (y==1)
        writetolcd(0, 0x80 + x - 1);
    else if (y==2)
        writetolcd(0, 0xC0 + x - 1);
}

```

```

void tulis_huruf(char x, char y, char ch)
{
    gotoxy(x, y);

```

```

    lcddelay();
    writetolcd(1, ch);
    lcddelay();
}

```

```

void tulis(char x, char y, char* s)
{
    char i = 0;

    while(s[i] != 0)
    {
        tulis_huruf(x+i, y, s[i]);
        i++;
    }
}

```

```

void tulis_byte(char x, char y, unsigned char s){
    gotoxy(x,y);
    writetolcd(1, (s / 100) | 0x30);
    writetolcd(1, ((s % 100)/10) | 0x30);
    writetolcd(1, (s % 10) | 0x30);
}

```

```

void tulis_hex(char x, char y, unsigned char s){
    unsigned char d;
    gotoxy(x,y);
    d = s >> 4;

    if (d >= 10) {
        d = d - 10 + 'A';
        writetolcd(1, d);
    } else {
        writetolcd(1, d | 0x30);
    }

    d = s & 0x0f;
    if(d>=10) {
        d=d-10 + 'A';
        writetolcd(1, d);
    } else {
        writetolcd(1, d | 0x30);
    }
}

```

```

}

void tulis_waktu(char x, char y, unsigned char s, unsigned char t, unsigned char u, char
v){
    gotoxy(x,y);
    writetolcd(1, (s >> 4 ) | 0x30);
    writetolcd(1, (s & 0x0f) | 0x30);

    writetolcd(1, v);

    writetolcd(1, (t >> 4 ) | 0x30);
    writetolcd(1, (t & 0x0f) | 0x30);

    writetolcd(1, v);

    writetolcd(1, (u >> 4 ) | 0x30);
    writetolcd(1, (u & 0x0f) | 0x30);
}

```

```

void tulis_int(char x, char y, unsigned long int s){
    unsigned long int t;
    unsigned char l;
    gotoxy(x,y);

    t = (s / 100);    l = t; writetolcd(1, l | 0x30);
    t = (s % 100) / 10; l = t; writetolcd(1, l | 0x30);
    t = (s % 10) / 1; l = t; writetolcd(1, l | 0x30);
}

```

```

void tulis_int5(char x, char y, unsigned long int s){
    unsigned long int t;
    unsigned char l;
    gotoxy(x,y);

    t = (s / 10000);    l = t; writetolcd(1, l | 0x30);
    t = (s % 10000) / 1000; l = t; writetolcd(1, l | 0x30);
    t = (s % 1000) / 100; l = t; writetolcd(1, l | 0x30);
    t = (s % 100) / 10; l = t; writetolcd(1, l | 0x30);
    t = (s % 10) / 1; l = t; writetolcd(1, l | 0x30);
}

```

```

void tulis_int5l(char x, char y, unsigned long int s){
    unsigned long int t;
    unsigned char l;
    gotoxy(x,y);

    t = (s / 10000);    l = t; writetolcd(1, l | 0x30);
    t = (s % 10000) / 1000; l = t; writetolcd(1, l | 0x30);
    t = (s % 1000) / 100; l = t; writetolcd(1, l | 0x30);
    writetolcd(1, '.');
    t = (s % 100) / 10; l = t; writetolcd(1, l | 0x30);
    t = (s % 10) / 1; l = t; writetolcd(1, l | 0x30);
}

```

```

/* End Of File */

```

## Features

Compatible with MCS-51™ Products  
Bytes of In-System Reprogrammable Downloadable Flash Memory  
SPI Serial Interface for Program Downloading  
Endurance: 1,000 Write/Erase Cycles  
Bytes EEPROM  
Endurance: 100,000 Write/Erase Cycles  
to 6V Operating Range  
Fully Static Operation: 0 Hz to 24 MHz  
Byte-level Program Memory Lock  
16 x 8-bit Internal RAM  
Programmable I/O Lines  
Three 16-bit Timer/Counters  
Multiple Interrupt Sources  
Programmable UART Serial Channel  
Serial Interface  
Low-power Idle and Power-down Modes  
Interrupt Recovery From Power-down  
Programmable Watchdog Timer  
16-bit Data Pointer  
Power-off Flag

## Description

AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with bytes of downloadable Flash programmable and erasable read only memory and bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode puts the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but stops the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

Downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from as long as Lock Bit 2 has been activated.



## 8-bit Microcontroller with 8K Bytes Flash

**AT89S8252**

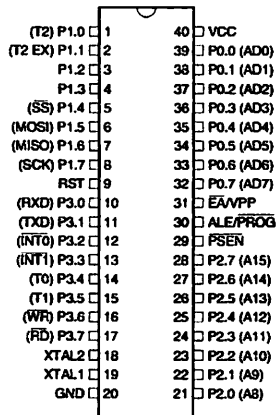
Rev. 0401E-02/00



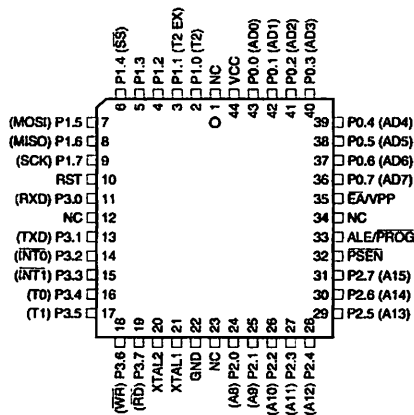


## Configurations

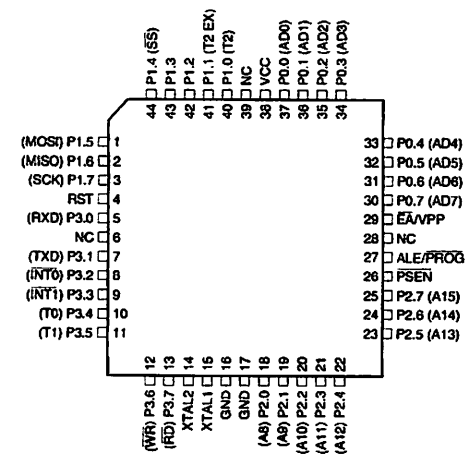
PDIP



PLCC



PQFP/TQFP



## Description

y voltage.

nd.

is an 8-bit open drain bbi-didirectional I/O port. As an t port, each pin can sink eight TTL inputs. When 1s ritten to port 0 pins, the pins can be used as high-lance inputs.

) can also be configured to be the multiplexed low- address/data bus during accesses to external

program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash program- ming and outputs the code bytes during program verification. External pullups are required during program verification.

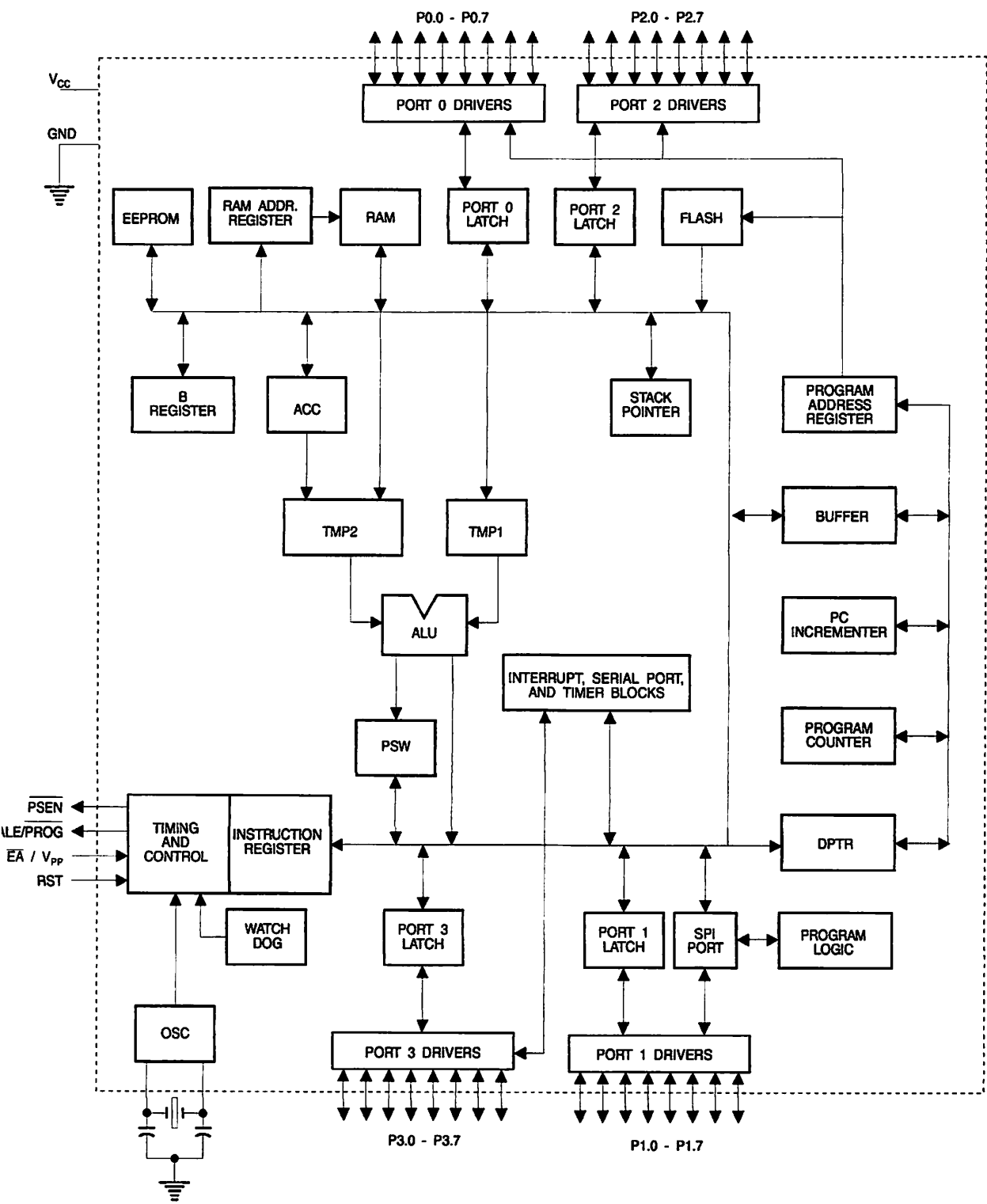
### Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

**AT89S8252**



Block Diagram





Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

## Description

Moreover, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Pin	Alternate Functions
P1.2	T2 (external count input to Timer/Counter 2), clock-out
P1.3	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	$\overline{SS}$ (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 2 also receives the low-order address bytes during Flash programming and verification.

Port 2 is an 8-bit bi-directional I/O port with internal pullups.

When 1s are written to Port 2 pins, they are pulled high by internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 outputs the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 is an 8 bit bi-directional I/O port with internal pullups.

When 1s are written to Port 3 pins, they are pulled high by internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

## RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

## ALE/PROG

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ( $\overline{PROG}$ ) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

## PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory,  $\overline{PSEN}$  is activated twice each machine cycle, except that two  $\overline{PSEN}$  activations are skipped during each access to external data memory.

## $\overline{EA}/VPP$

External Access Enable.  $\overline{EA}$  must be strapped to GND in order to enable the device to fetch code from external pro-

memory locations starting at 0000H up to FFFFH. However, that if lock bit 1 is programmed,  $\overline{EA}$  will be permanently latched on reset.

should be strapped to  $V_{CC}$  for internal program execution. This pin also receives the 12-volt programming pulse voltage ( $V_{PP}$ ) during Flash programming when 12-volt programming is selected.

**XTAL1**  
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

**XTAL2**  
Output from the inverting oscillator amplifier.

Table 1. AT89S8252 SFR Map and Reset Values

0FFH							
0F7H	B 00000000						
0EFH							
0E7H	ACC 00000000						
0DFH							
0D7H	PSW 00000000				SPCR 000001XX		
0CFH	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000	
0C7H							
0BFH	IP XX000000						
0B7H	P3 11111111						
0AFH	IE 0X000000		SPSR 00XXXXXX				
0A7H	P2 11111111						
9FH	SCON 00000000	SBUF XXXXXXXX					
97H	P1 11111111					WMCON 00000010	
8FH	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	
87H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX PCON 0XXX0000





## Special Function Registers

part of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Accesses to these addresses will in general return undefined data, and write accesses will have an indeterminate result.

software should not write 1s to these unlisted

locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

**Timer 2 Registers** Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

### Table 2. T2CON—Timer/Counter 2 Control Register

ON Address = 0C8H

Reset Value = 0000 0000B

Writetable

Addressable

TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
7	6	5	4	3	2	1	0

Bit	Function
7	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
6	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
5	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
4	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
3	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
1	Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered).
0	Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

**Watchdog and Memory Control Register** The WMCON register contains control bits for the Watchdog Timer (shown in Table 3). The EEMEN and EEMWE bits are used

to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

3. WMCON—Watchdog and Memory Control Register

WMCON Address = 96H				Reset Value = 0000 0010B			
PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
7	6	5	4	3	2	1	0

Bit	Function
PS2, PS1, PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.
EEMWE	EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed.
EEMEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1
WDTRST, RDY/BSY	Watchdog Timer Reset and EEPROM Ready/Busy Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/BSY flag in a Read-Only mode during EEPROM write. RDY/BSY = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/BSY bit equals "0" and is automatically reset to "1" when programming is completed.
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.

**Serial Peripheral Interface Registers** Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision Flag, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by the CPU.

**Interrupt Registers** The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In the IP register, the individual interrupt enable bit for the SPI is in IP4. Two priorities can be set for each of the interrupt sources in the IP register.

**Dual Data Pointer Registers** To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

**Power Off Flag** The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.





#### 4. SPCR—SPI Control Register

R Address = D5H

Reset Value = 0000 01XXB

SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
7	6	5	4	3	2	1	0

bit	Function
7	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.
6	SPI Enable. SPI = 1 enables the SPI channel and connects $\overline{SS}$ , MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.
5	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.
4	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.
3	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.
2	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.
1:0	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, $F_{OSC}$ , is as follows: SPR1SPR0 SCK = $F_{OSC}$ , divided by 0 0 4 0 1 16 1 0 64 1 1 128

#### 5. SPDR – SPI Status Register

R Address = AAH

Reset Value = 00XX XXXXB

SPIF	WCOL	—	—	—	—	—	—
7	6	5	4	3	2	1	0

bit	Function
7	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
6	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

#### 6. SPDR – SPI Data Register

R Address = 86H

Reset Value = unchanged

SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
7	6	5	4	3	2	1	0

AT89S8252

Memory – EEPROM and RAM

AT89S8252 implements 2K bytes of on-chip EEPROM data storage and 256 bytes of RAM. The upper 128 of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction defines whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction uses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

On-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address 96H. The EEPROM address range is from 000H to 0FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. After programming, software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the programming mode are self-timed and typically take 100 μs. The progress of EEPROM write can be monitored by reading the RDY/BSY bit (read-only) in SFR WMCON. BSY = 0 means programming is still in progress and BSY = 1 means EEPROM write cycle is completed and no further write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

Programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1, PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the

actual timer periods (at V<sub>CC</sub> = 5V) are within ±30% of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			Period (nominal)
PS2	PS1	PS0	
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T<sub>2</sub> in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which



transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

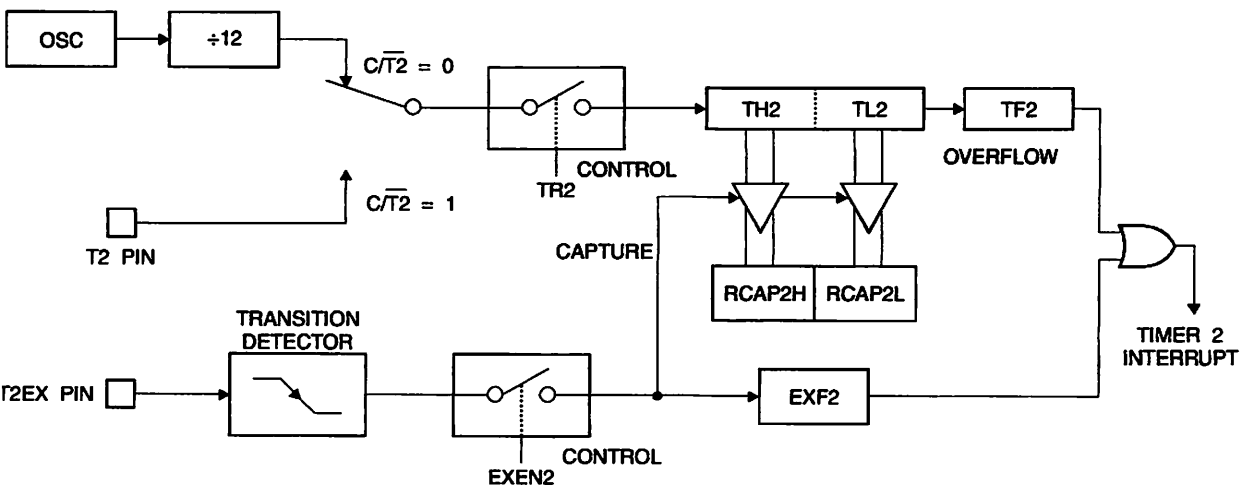
#### 8. Timer 2 Operating Modes

CLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

#### Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode





Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is enabled by the DCEN (Down Counter Enable) bit located in the T2MOD register (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively. If EXEN2 = 1, the timer registers are reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 0, the 16 bit reload can be triggered either by an overflow or

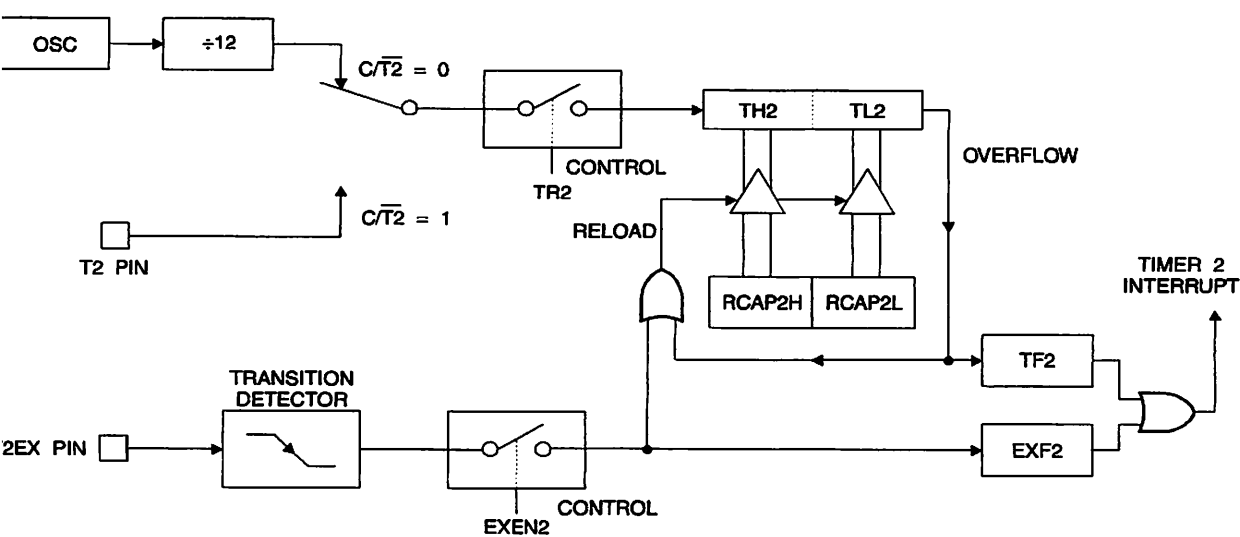
by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

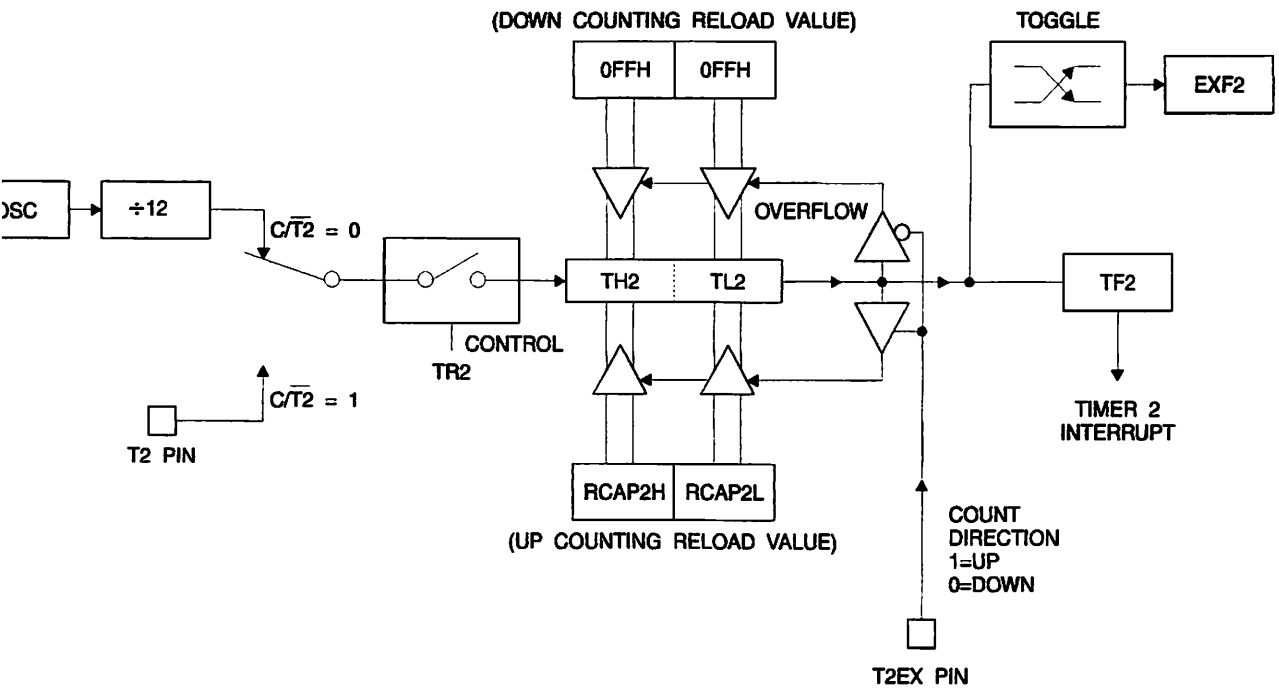


9. T2MOD – Timer 2 Mode Control Register

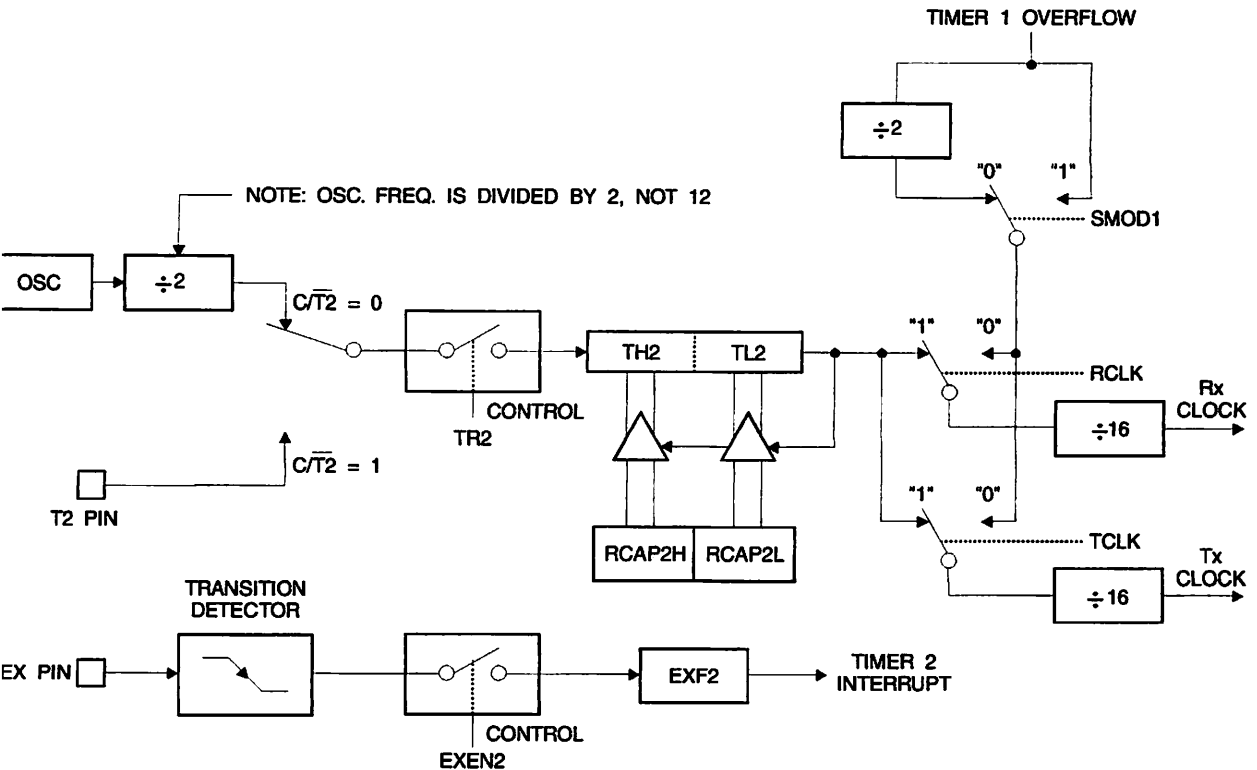
I/O Address = 0C9H							
Reset Value = XXXX XX00B							
Bit Addressable							
7	6	5	4	3	2	T2OE	DCEN
1	1	1	1	1	1	1	0

Bit	Function
7	Not implemented, reserved for future use.
6	Timer 2 Output Enable bit.
5	When set, this bit allows Timer 2 to be configured as an up/down counter.

### e 3. Timer 2 Auto Reload Mode (DCEN = 1)



### e 4. Timer 2 in Baud Rate Generator Mode



## Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting RCLK and/or TCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

Baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16 bit value in registers RCAP2H and RCAP2L, which are preset by software.

Baud rates in Modes 1 and 3 are determined by Timer 2 overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

Timer 2 can be configured for either timer or counter operation. In most applications, it is configured for timer operation ( $CP/\overline{T2} = 0$ ). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\text{Modes 1 and 3 Baud Rate} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (RCAP2H, RCAP2L)]}$$

(RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16 bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload of RCAP2H, RCAP2L to (TH2, TL2). Thus when Timer

2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ( $TR2 = 1$ ) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

## Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit  $C/\overline{T2}$  (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (RCAP2H, RCAP2L)]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

Figure 5. Timer 2 in Clock-out Mode

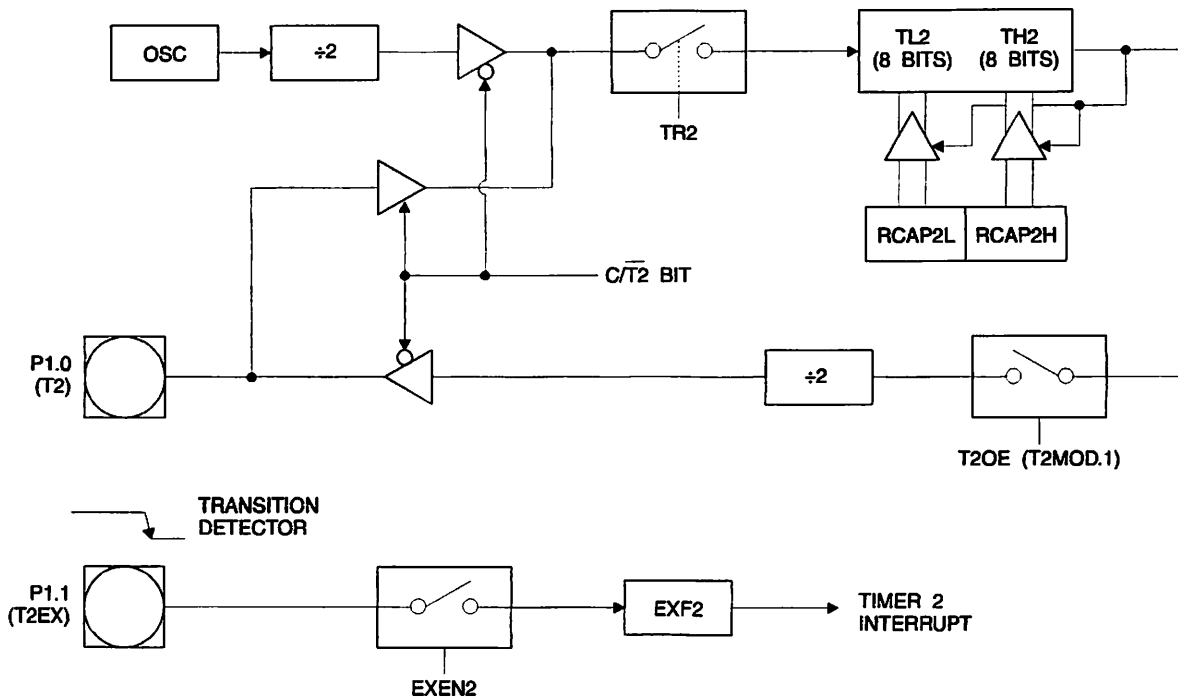
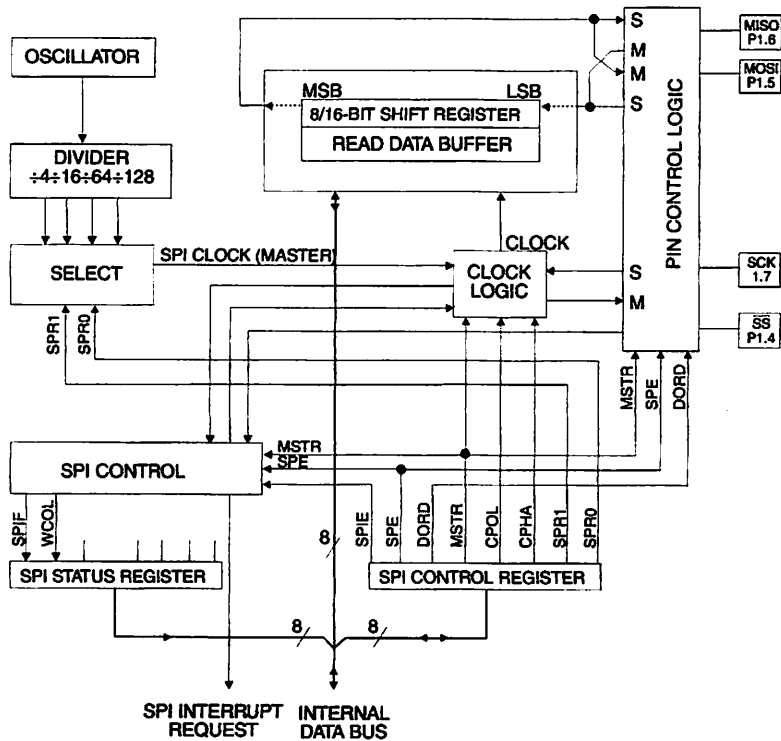


Figure 6. SPI Block Diagram



IT

IART in the AT89S8252 operates the same way as IART in the AT89C51, AT89C52 and AT89C55. For more information, see the October 1995 Microcontroller Handbook, page 2-49, section titled, "Serial Interface."

Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and other peripheral devices or between several AT89S8252s. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 10 MHz Bit Frequency (max.)
- 8 or 16 First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag

- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input,  $\overline{SS}/P1.4$ , is set low to select an individual SPI device as a slave. When  $\overline{SS}/P1.4$  is set high, the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figure 8 and Figure 9.

Figure 7. SPI Master-slave Interconnection

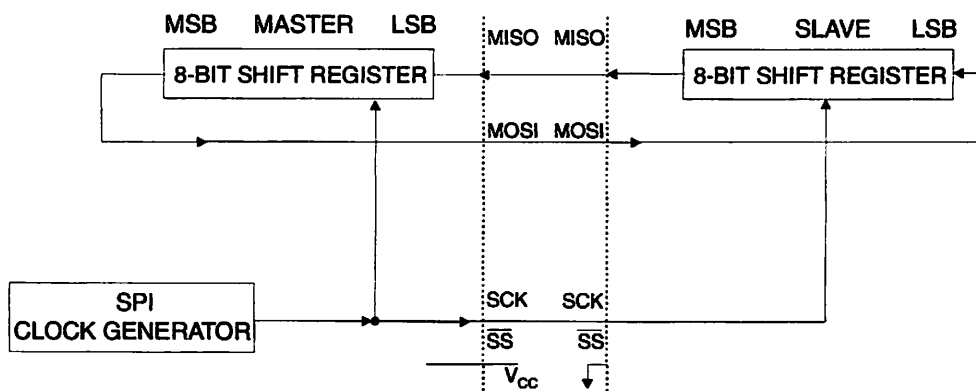
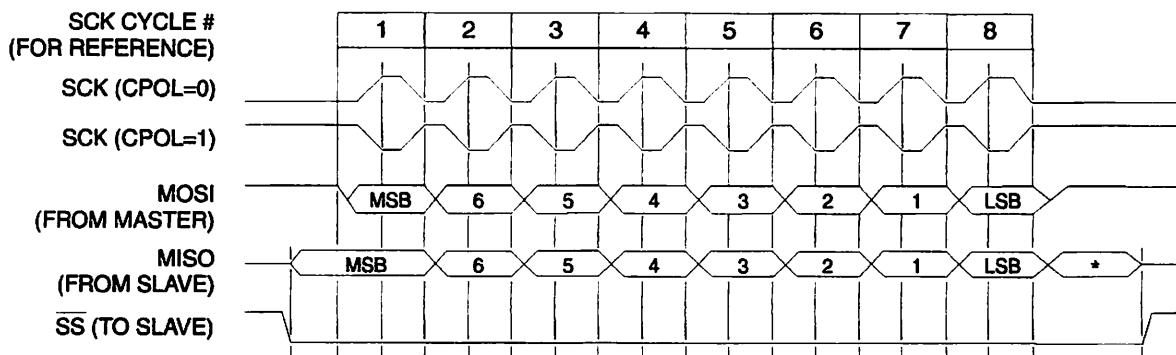


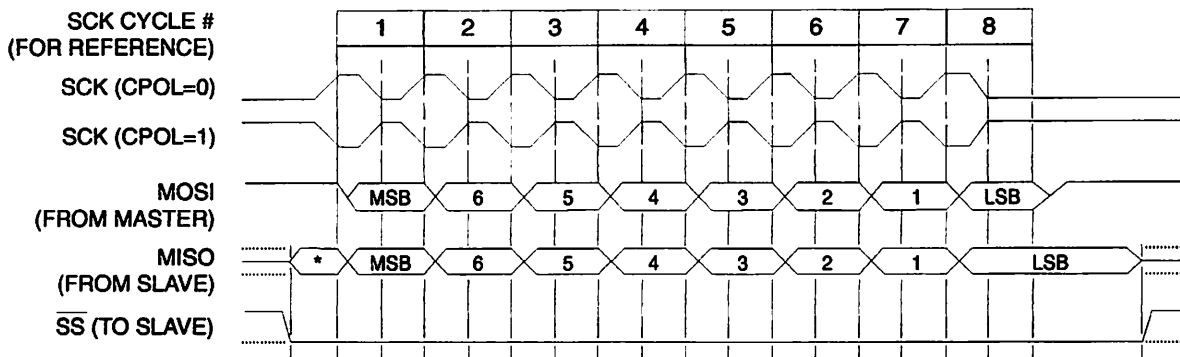
Figure 8. SPI transfer Format with CPHA = 0



defined but normally MSB of character just received



Figure 9. SPI Transfer Format with CPHA = 1



defined but normally LSB of previously transmitted character

## Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts (INT0 and INT1), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

As Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is set by hardware when the service routine is vectored to the interrupt. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

Timer 0 and Timer 1 flags, TF0 and TF1, are set at the end of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the cycle in which the timer overflows.

Table 10. Interrupt Enable (IE) Register

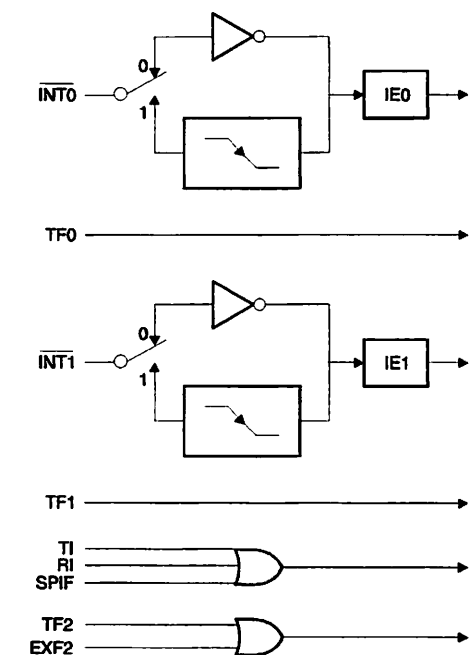
(MSB)(LSB)							
EA	—	ET2	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
—	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

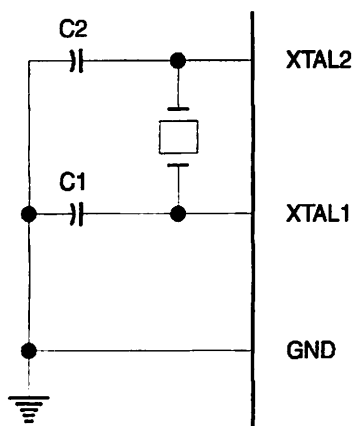
Figure 10. Interrupt Sources



## Oscillator Characteristics

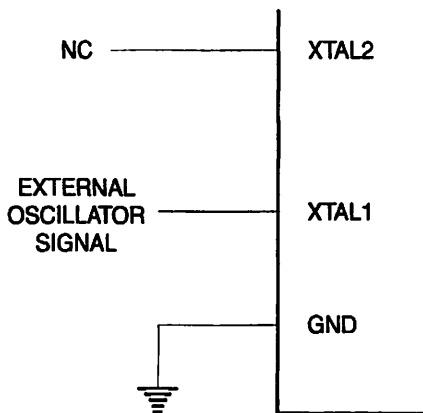
XTAL1 and XTAL2 are the input and output, respectively, of an on-chip inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the oscillator from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 11. Oscillator Connections



Note: Note: C1, C2 = 30 pF  $\pm$  10 pF for Crystals  
= 40 pF  $\pm$  10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration





## Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by the  $\overline{\text{EA}}$  pin. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

When idle mode is terminated by a hardware reset, the device normally resumes program execution

from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

## States of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

## Power-down Mode

In power-down mode, the oscillator is stopped and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. Exit from power-down can be initiated either by a hardware reset or by an enabled external interrupt. Reset resets the SFRs but does not change the on-chip RAM. Reset should not be activated before  $V_{CC}$  is restored to normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

When power-down is invoked via an interrupt, the external interrupt can be enabled as level sensitive before entering power-down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

## Program Memory Lock Bits

The AT89S8252 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the  $\overline{\text{EA}}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of  $\overline{\text{EA}}$  must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

## Flash Bit Protection Modes<sup>(1)(2)</sup>

Program Lock Bits			Protection Type
LB1	LB2	LB3	
U	U	U	No internal memory lock feature.
P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory. $\overline{\text{EA}}$ is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
P	P	U	Same as Mode 2, but parallel or serial verify are also disabled.
P	P	P	Same as Mode 3, but external execution is also disabled.

1. U = Unprogrammed

2. P = Programmed

# AT89S8252



## Programming the Flash and EEPROM

The AT89S8252 Flash Microcontroller offers 8K bytes of system reprogrammable Flash Code memory and 2K of EEPROM Data memory.

The AT89S8252 is normally shipped with the on-chip Flash and EEPROM Data memory arrays in the erased (i.e. contents = FFH) and ready to be programmed. The device supports a High-voltage (12V) Parallel programming mode and a Low-voltage (5V) Serial programming mode. The serial programming mode provides a convenient way to download the AT89S8252 into the user's system. The parallel programming mode is compatible with conventional third party Flash or EEPROM programmers.

Code and Data memory arrays are mapped via separate address spaces in the serial programming mode. In parallel programming mode, the two arrays occupy one continuous address space: 0000H to 1FFFH for the Code array and 2000H to 27FFH for the Data array.

Code and Data memory arrays on the AT89S8252 are programmed byte-by-byte in either programming mode. An erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram memory locations in the serial programming mode as long as any of the lock bits have been programmed.

In parallel programming mode, there is no auto-erase. To reprogram any non-blank byte, the user needs to perform the Chip Erase operation first to erase both arrays.

**Parallel Programming Algorithm:** To program and verify the AT89S8252 in the parallel programming mode, the following sequence is recommended:

**Power-up sequence:**

1. Apply power between  $V_{CC}$  and GND pins.

2. Set RST pin to "H".

3. Apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.

4. Set  $\overline{PSEN}$  pin to "L".

5. Set  $\overline{EA}$  pin to "H".

6. Set  $\overline{A}$  pin to "H" and all other pins to "H".

7. Apply the appropriate combination of "H" or "L" logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the Flash Programming Modes table.

8. Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.

9. Apply data to pins P0.0 to P0.7 for Write Code operation.

5. Raise  $\overline{EA}/V_{PP}$  to 12V to enable Flash programming, erase or verification.
6. Pulse ALE/ $\overline{PROG}$  once to program a byte in the Code memory array, the Data memory array or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.
7. To verify the byte just programmed, bring pin P2.7 to "L" and read the programmed data at pins P0.0 to P0.7.
8. Repeat steps 3 through 7 changing the address and data for the entire 2K or 8K bytes array or until the end of the object file is reached.
9. Power-off sequence:
  - Set XTAL1 to "L".
  - Set RST and  $\overline{EA}$  pins to "L".
  - Turn  $V_{CC}$  power off.

In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

**Data Polling:** The AT89S8252 features  $\overline{DATA}$  Polling to indicate the end of a write cycle. During a write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7 (parallel mode), and on the MSB of the serial output byte on MISO (serial mode). Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin.  $\overline{DATA}$  Polling may begin any time after a write cycle has been initiated.

**Ready/Busy:** The progress of byte programming in the parallel programming mode can also be monitored by the RDY/ $\overline{BSY}$  output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate  $\overline{BUSY}$ . P3.4 is pulled High again when programming is done to indicate READY.

**Program Verify:** If lock bits LB1 and LB2 have not been programmed, the programmed Code or Data byte can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

**Chip Erase:** Both Flash and EEPROM arrays are erased electrically at the same time. In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/ $\overline{PROG}$  low for 10 ms. The Code and Data arrays are written with all "1"s in the Chip Erase operation.



serial programming mode, a chip erase operation is performed by issuing the Chip Erase instruction. In this mode, the erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location returns 00H at the data outputs.

**Programming Fuse:** A programmable fuse is available to disable Serial Programming if the user needs to ensure system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

*AT89S8252 is shipped with the Serial Programming enabled.*

**Verifying the Signature Bytes:** The signature bytes are verified by the same procedure as a normal verification of memory locations 030H and 031H, except that P3.6 and P3.7 must be tied to a logic low. The values returned are as follows:

030H) = 1EH indicates manufactured by Atmel  
031H) = 72H indicates 89S8252

## Serial Programming Interface

Each code byte in the Flash and EEPROM arrays can be programmed, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

Major programming vendors offer worldwide support for Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

## Serial Downloading

Both the Code and Data memory arrays can be programmed using the serial SPI bus while RST is pulled to the serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before program-erase operations can be executed.

The program-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to execute the Chip Erase instruction unless any of the memory locations have been programmed. The Chip Erase operation erases the content of every memory location in both the Code and Data arrays into FFH.

Code and Data memory arrays have separate address spaces:

0000H to 1FFFFH for Code memory and 0000H to 7FFFH for Data memory.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a 24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.

## Serial Programming Algorithm

To program and verify the AT89S8252 in the serial programming mode, the following sequence is recommended:

### 1. Power-up sequence:

Apply power between VCC and GND pins.

Set RST pin to "H".

If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.

### 2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.

### 3. The Code or Data array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is written. The write cycle is self-timed and typically takes less than 2.5 ms at 5V.

### 4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.

### 5. At the end of a programming session, RST can be set low to commence normal operation.

Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn VCC power off.

## Serial Programming Instruction

The Instruction Set for Serial Programming follows a 3-byte protocol and is shown in the following table:






## Instruction Set

Instruction	Input Format			Operation
	Byte 1	Byte 2	Byte 3	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	Enable serial programming interface after RST goes high.
Erase	1010 1100	xxxx x100	xxxx xxxx	Chip erase both 8K & 2K memory arrays.
Read Code Memory	aaaa a001	low addr	xxxx xxxx	Read data from Code memory array at the selected address. The 5 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory	aaaa a010	low addr	data in	Write data to Code memory location at selected address. The address bits are the 5 MSBs of the first byte together with the second byte.
Read Data Memory	00aa a101	low addr	xxxx xxxx	Read data from Data memory array at selected address. Data are available at pin MISO during the third byte.
Write Data Memory	00aa a110	low addr	data in	Write data to Data memory location at selected address.
Write Lock Bits	1010 1100	x x111	xxxx xxxx	Write lock bits. Set LB1, LB2 or LB3 = "0" to program lock bits.

1. DATA polling is used to indicate the end of a write cycle which typically takes less than 2.5 ms at 5V.
2. "aaaaaa" = high order address.
3. "x" = don't care.



## Flash and EEPROM Parallel Programming Modes

	RST	PSEN	ALE/PROG	EA/V <sub>pp</sub>	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Prog. Modes	H	h <sup>(1)</sup>	h <sup>(1)</sup>	x						
Erase	H	L	 (2)	12V	H	L	L	L	X	X
(10K bytes) Memory	H	L		12V	L	H	H	H	DIN	ADDR
(10K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Lock Bits:	H	L		12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									@P0.2	X
Bit - 2									@P0.1	X
Bit - 3									@P0.0	X
Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Prog. Enable	H	L	 (2)	12V	L	H	L	H	P0.0 = 0	X
Prog. Disable	H	L	 (2)	12V	L	H	L	H	P0.0 = 1	X
Serial Prog. Fuse	H	L	H	12V	H	H	L	H	@P0.0	X

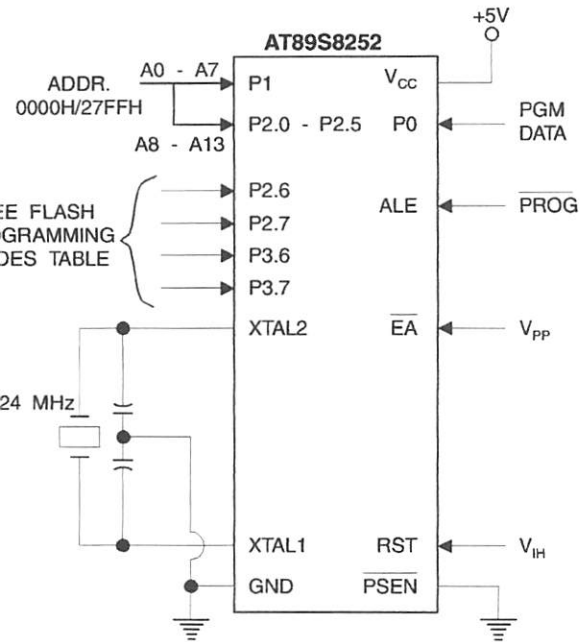
1. "h" = weakly pulled "High" internally.

2. Chip Erase and Serial Programming Fuse require a 10 ms  $\overline{\text{PROG}}$  pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.

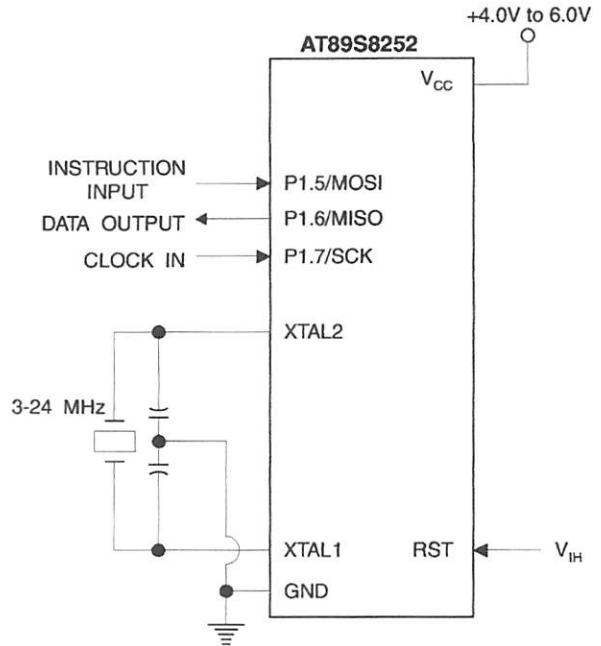
3. P3.4 is pulled Low during programming to indicate  $\overline{\text{RDY/BSY}}$ .

4. "X" = don't care

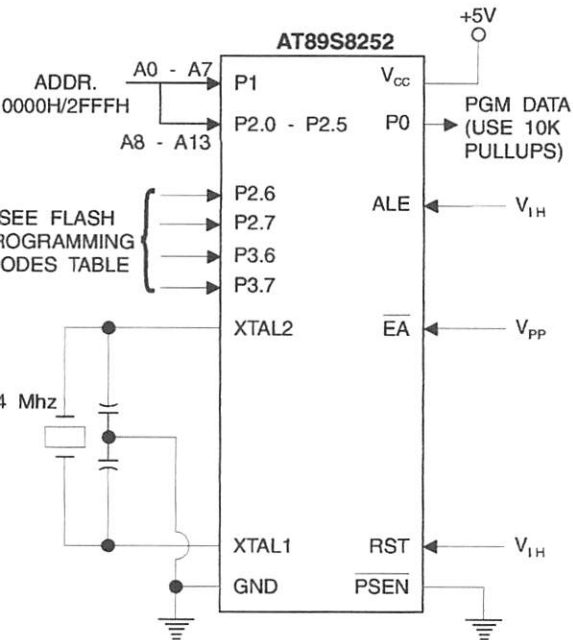
### Example 13. Programming the Flash/EEPROM Memory



**Figure 15. Flash/EEPROM Serial Downloading**



#### Example 14. Verifying the Flash/EEPROM Memory



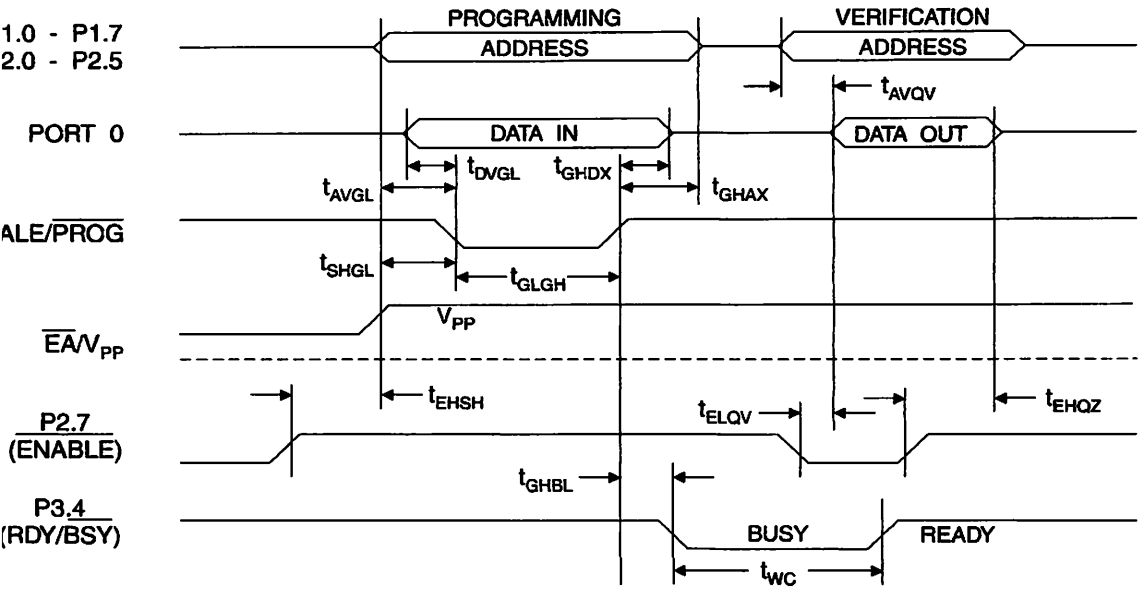


## Programming and Verification Characteristics – Parallel Mode

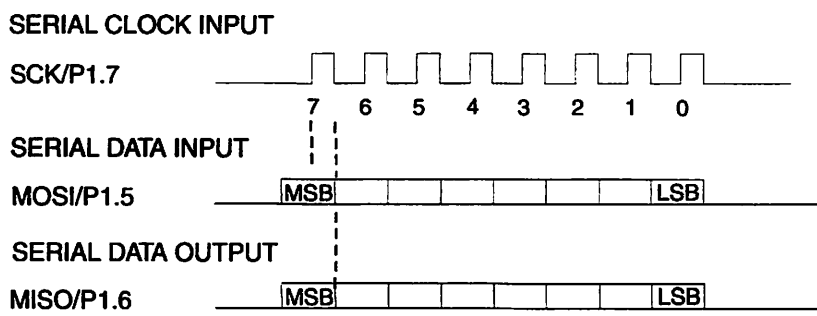
–40°C to 70°C, V<sub>CC</sub> = 5.0V ± 10%

Symbol	Parameter	Min	Max	Units
	Programming Enable Voltage	11.5	12.5	V
	Programming Enable Current		1.0	mA
f <sub>CLK</sub>	Oscillator Frequency	3	24	MHz
	Address Setup to $\overline{\text{PROG}}$ Low	48t <sub>CLCL</sub>		
	Address Hold after $\overline{\text{PROG}}$	48t <sub>CLCL</sub>		
	Data Setup to $\overline{\text{PROG}}$ Low	48t <sub>CLCL</sub>		
	Data Hold after $\overline{\text{PROG}}$	48t <sub>CLCL</sub>		
	P2.7 ( $\overline{\text{ENABLE}}$ ) High to V <sub>pp</sub>	48t <sub>CLCL</sub>		
	V <sub>pp</sub> Setup to $\overline{\text{PROG}}$ Low	10		μs
	$\overline{\text{PROG}}$ Width	1	110	μs
	Address to Data Valid		48t <sub>CLCL</sub>	
	$\overline{\text{ENABLE}}$ Low to Data Valid		48t <sub>CLCL</sub>	
	Data Float after $\overline{\text{ENABLE}}$	0	48t <sub>CLCL</sub>	
	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
	Byte Write Cycle Time		2.0	ms

Flash/EEPROM Programming and Verification Waveforms – Parallel Mode



Serial Downloading Waveforms





## Absolute Maximum Ratings\*

Operating Temperature.....	-55°C to +125°C
Storage Temperature .....	-65°C to +150°C
Voltage on Any Pin With Respect to Ground .....	-1.0V to +7.0V
Maximum Operating Voltage .....	6.6V
Maximum Output Current.....	15.0 mA

**\*NOTICE:** Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and does not imply functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## Characteristics

Values shown in this table are valid for  $T_A = -40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$  and  $V_{CC} = 5.0\text{V} \pm 20\%$ , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low-voltage	(Except $\overline{\text{EA}}$ )	-0.5	$0.2 V_{CC} - 0.1$	V
	Input Low-voltage ( $\overline{\text{EA}}$ )		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low-voltage <sup>(1)</sup> (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.5	V
	Output Low-voltage <sup>(1)</sup> (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.5	V
	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	$\mu\text{A}$
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	$\mu\text{A}$
	Input Leakage Current (Port 0, $\overline{\text{EA}}$ )	$0.45 < V_{IN} < V_{CC}$		$\pm 10$	$\mu\text{A}$
Typical	Reset Pull-down Resistor		50	300	$\text{k}\Omega$
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^{\circ}\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode <sup>(2)</sup>	$V_{CC} = 6\text{V}$		100	$\mu\text{A}$
		$V_{CC} = 3\text{V}$		40	$\mu\text{A}$

- Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:  
Maximum  $I_{OL}$  per port pin: 10 mA  
Maximum  $I_{OL}$  per 8-bit port:  
Port 0: 26 mA  
Ports 1, 2, 3: 15 mA

Maximum total  $I_{OL}$  for all output pins: 71 mA  
If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

- Minimum  $V_{CC}$  for Power-down is 2V

**AT89S8252**



Characteristics

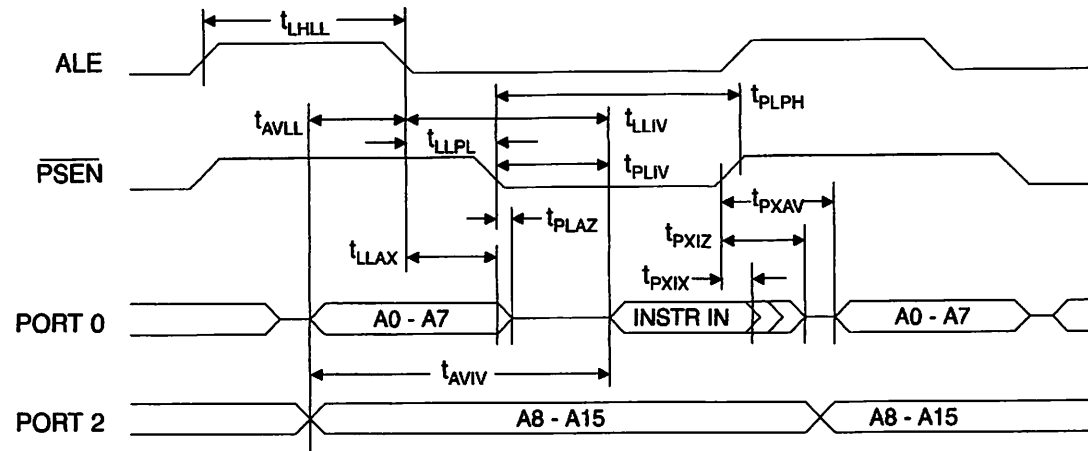
operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$ , and  $\overline{\text{PSEN}}$  = 100 pF; load capacitance for all other pins = 80 pF.

Internal Program and Data Memory Characteristics

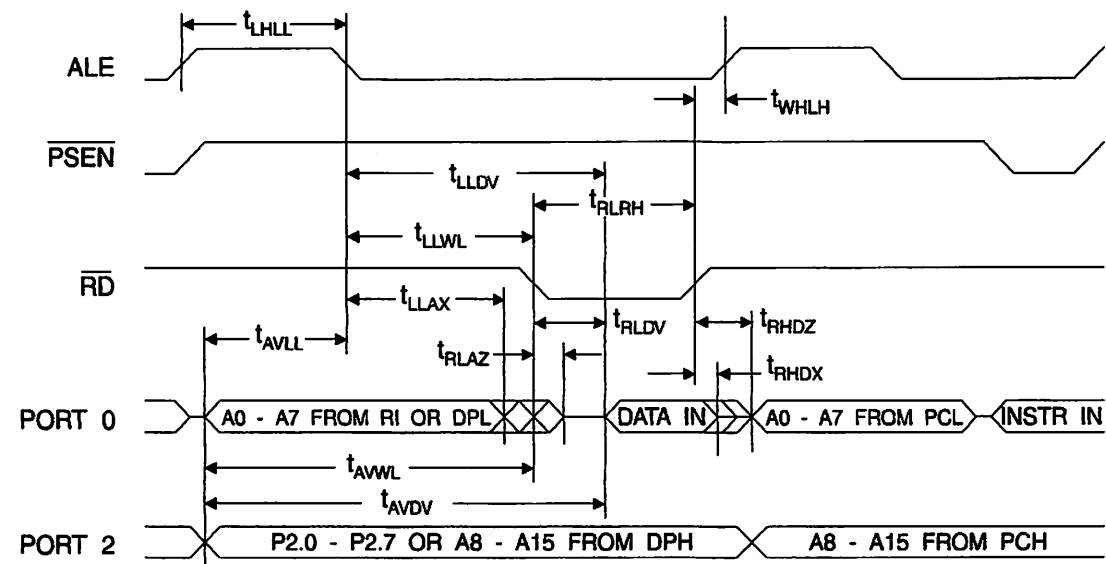
Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
	Oscillator Frequency	0	24	MHz
	ALE Pulse Width	$2t_{\text{CLCL}} - 40$		ns
	Address Valid to ALE Low	$t_{\text{CLCL}} - 13$		ns
	Address Hold after ALE Low	$t_{\text{CLCL}} - 20$		ns
	ALE Low to Valid Instruction In		$4t_{\text{CLCL}} - 65$	ns
	ALE Low to $\overline{\text{PSEN}}$ Low	$t_{\text{CLCL}} - 13$		ns
	$\overline{\text{PSEN}}$ Pulse Width	$3t_{\text{CLCL}} - 20$		ns
	$\overline{\text{PSEN}}$ Low to Valid Instruction In		$3t_{\text{CLCL}} - 45$	ns
	Input Instruction Hold after $\overline{\text{PSEN}}$	0		ns
	Input Instruction Float after $\overline{\text{PSEN}}$		$t_{\text{CLCL}} - 10$	ns
	$\overline{\text{PSEN}}$ to Address Valid	$t_{\text{CLCL}} - 8$		ns
	Address to Valid Instruction In		$5t_{\text{CLCL}} - 55$	ns
	$\overline{\text{PSEN}}$ Low to Address Float		10	ns
	$\overline{\text{RD}}$ Pulse Width	$6t_{\text{CLCL}} - 100$		ns
	$\overline{\text{WR}}$ Pulse Width	$6t_{\text{CLCL}} - 100$		ns
	$\overline{\text{RD}}$ Low to Valid Data In		$5t_{\text{CLCL}} - 90$	ns
	Data Hold after $\overline{\text{RD}}$	0		ns
	Data Float after $\overline{\text{RD}}$		$2t_{\text{CLCL}} - 28$	ns
	ALE Low to Valid Data In		$8t_{\text{CLCL}} - 150$	ns
	Address to Valid Data In		$9t_{\text{CLCL}} - 165$	ns
	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	$3t_{\text{CLCL}} - 50$	$3t_{\text{CLCL}} + 50$	ns
	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	$4t_{\text{CLCL}} - 75$		ns
	Data Valid to $\overline{\text{WR}}$ Transition	$t_{\text{CLCL}} - 20$		ns
	Data Valid to $\overline{\text{WR}}$ High	$7t_{\text{CLCL}} - 120$		ns
	Data Hold after $\overline{\text{WR}}$	$t_{\text{CLCL}} - 20$		ns
	$\overline{\text{RD}}$ Low to Address Float		0	ns
	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	$t_{\text{CLCL}} - 20$	$t_{\text{CLCL}} + 25$	ns



## Internal Program Memory Read Cycle

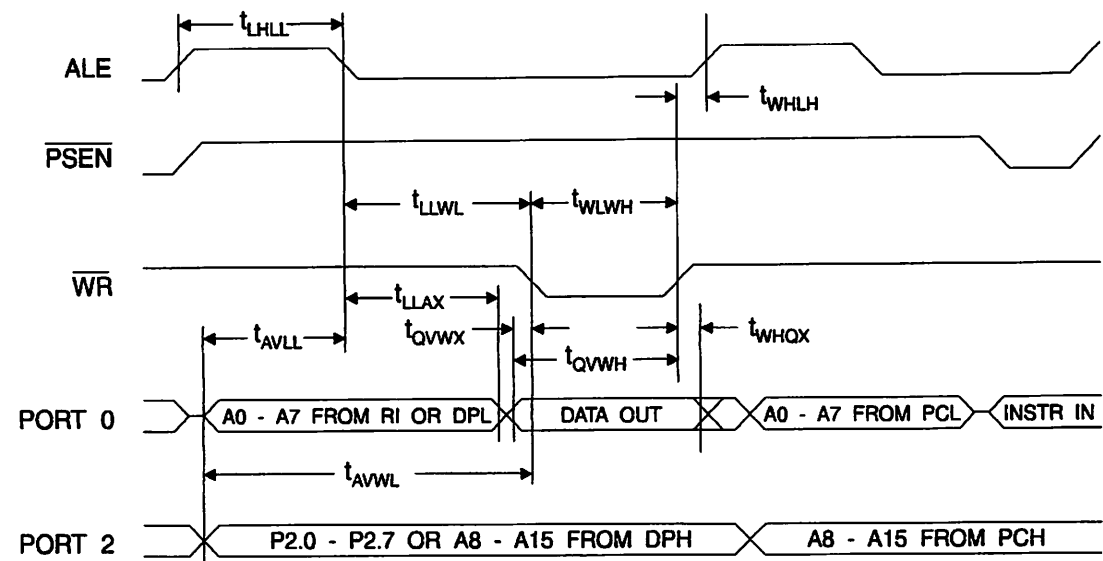


## Internal Data Memory Read Cycle

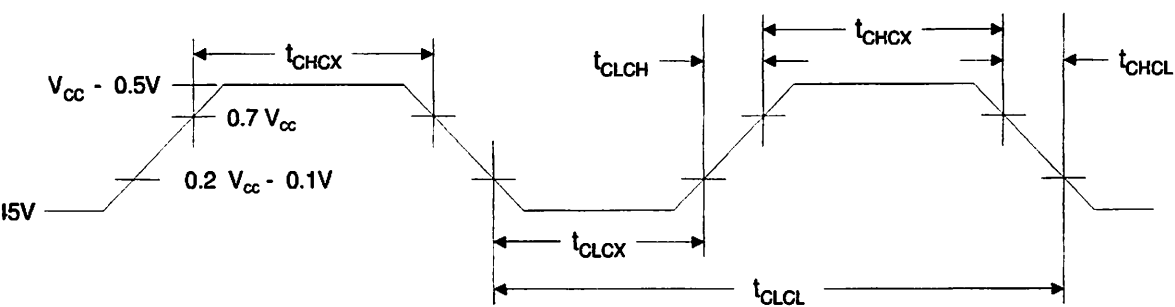


AT89S8252

Internal Data Memory Write Cycle



Internal Clock Drive Waveforms



Internal Clock Drive

Parameter	$V_{CC} = 4.0V$ to $6.0V$		Units
	Min	Max	
Oscillator Frequency	0	24	MHz
Clock Period	41.6		ns
High Time	15		ns
Low Time	15		ns
Rise Time		20	ns
Fall Time		20	ns

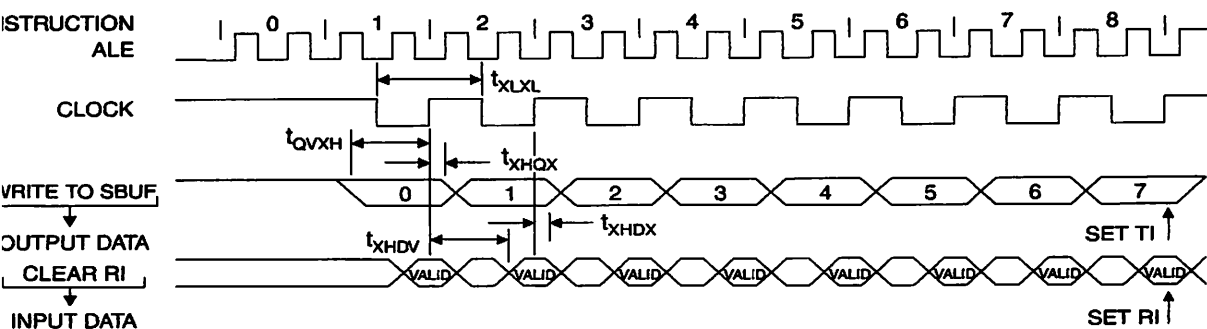


## Serial Port Timing: Shift Register Mode Test Conditions

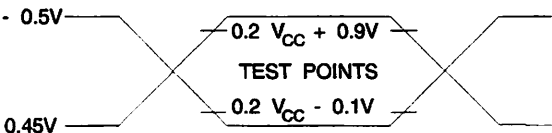
Values in this table are valid for  $V_{CC} = 4.0V$  to  $6V$  and Load Capacitance =  $80\text{ pF}$ .

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
	Serial Port Clock Cycle Time	$12t_{CLCL}$		$\mu s$
	Output Data Setup to Clock Rising Edge	$10t_{CLCL} - 133$		ns
	Output Data Hold after Clock Rising Edge	$2t_{CLCL} - 117$		ns
	Input Data Hold after Clock Rising Edge	0		ns
	Clock Rising Edge to Input Data Valid		$10t_{CLCL} - 133$	ns

## Shift Register Mode Timing Waveforms

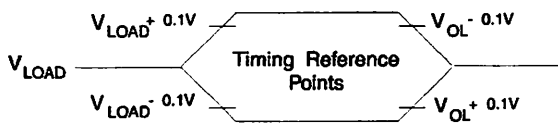


## Testing Input/Output Waveforms<sup>(1)</sup>

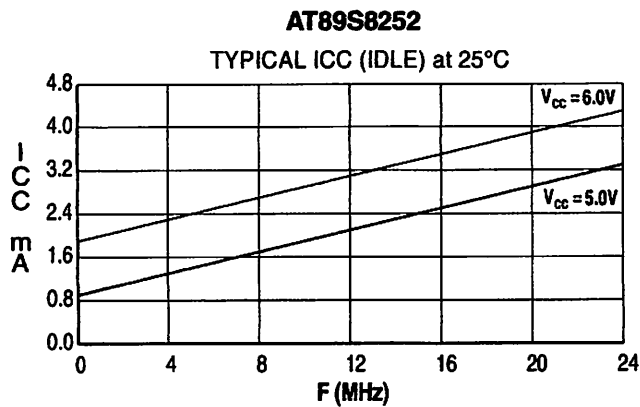
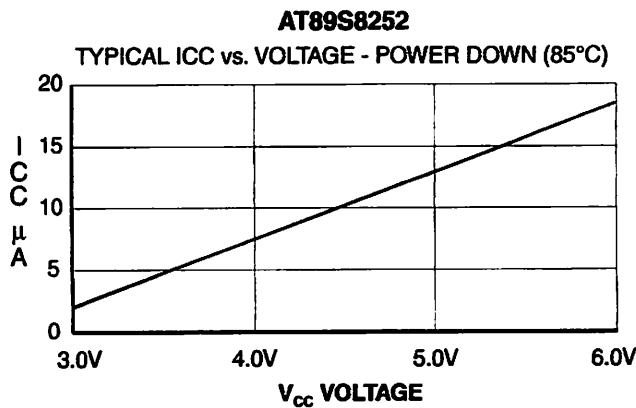
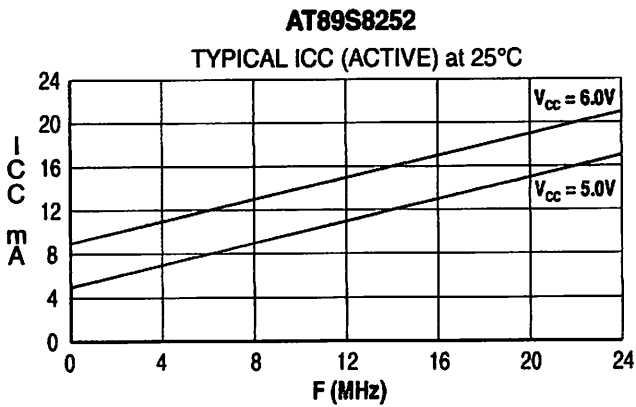


1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

## Float Waveforms<sup>(1)</sup>



- Notes:
1. For timing purposes, a port pin is no longer floating when a  $100\text{ mV}$  change from load voltage occurs. A port pin begins to float when a  $100\text{ mV}$  change from the loaded  $V_{OH}/V_{OL}$  level occurs.



- Notes:
- 1. XTAL1 tied to GND for Icc (power-down)
  - 2. Lock bits programmed



Operating Information

Operating Frequency (Hz)	Power Supply	Ordering Code	Package	Operation Range
4	4.0V to 6.0V	AT89S8252-24AC AT89S8252-24JC AT89S8252-24PC AT89S8252-24QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
	4.0V to 6.0V	AT89S8252-24AI AT89S8252-24JI AT89S8252-24PI AT89S8252-24QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
3	4.5V to 5.5V	AT89S8252-33AC AT89S8252-33JC AT89S8252-33PC AT89S8252-33QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)

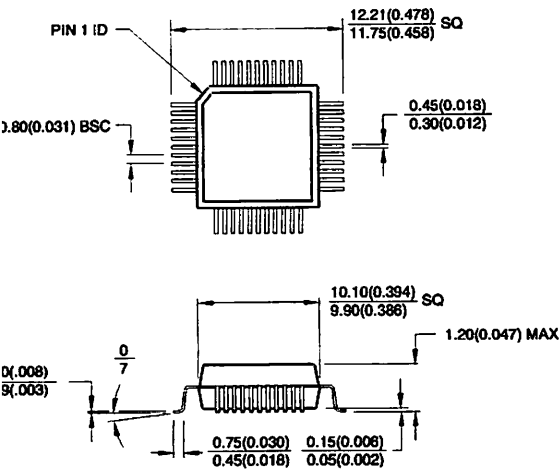
 = Preliminary Information

Package Type	
	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
	44-lead, Plastic J-leaded Chip Carrier (PLCC)
	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

AT89S8252

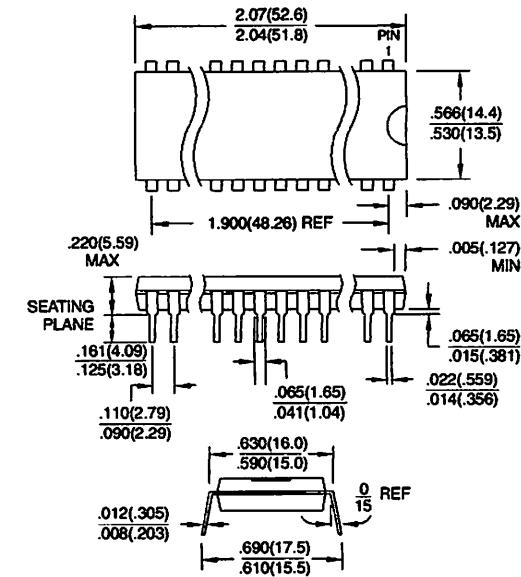
# aging Information

**44P, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Outpack (TQFP)**  
**Dimensions in Millimeters and (Inches)\***  
**JEDEC STANDARD MS-026 ACB**

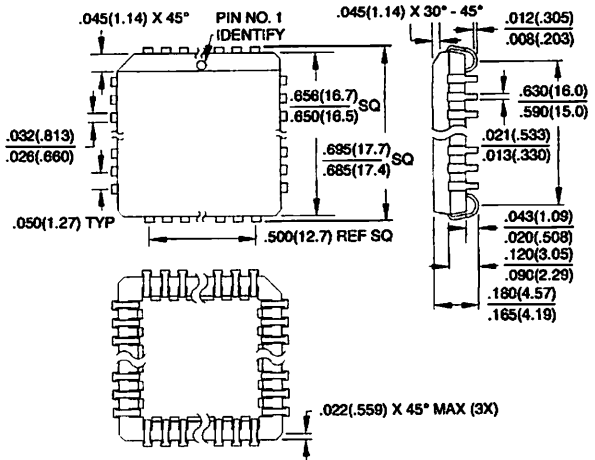


Controlling dimension: millimeters

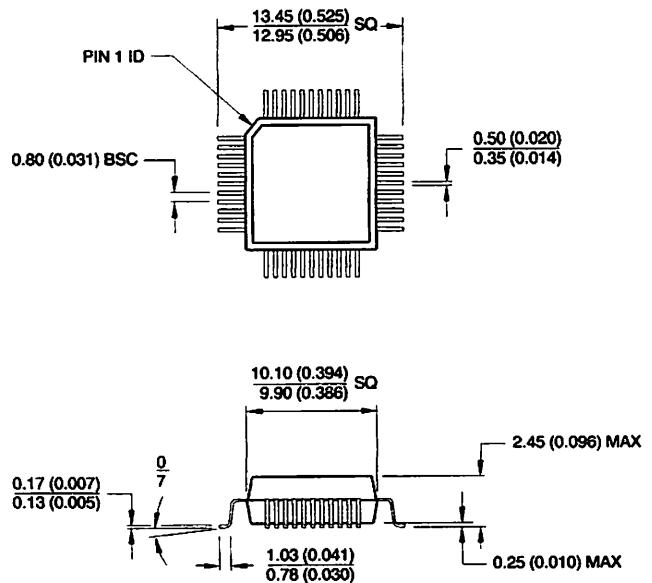
**PDIP6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)**  
**Dimensions in Inches and (Millimeters)**



**44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)**  
**Dimensions in Inches and (Millimeters)**  
**JEDEC STANDARD MS-018 AC**



**44Q, 44-lead, Plastic Quad Flat Package (PQFP)**  
**Dimensions in Millimeters and (Inches)\***  
**JEDEC STANDARD MS-022 AB**



Controlling dimension: millimeters



## **Atmel Headquarters**

### **Corporate Headquarters**

25 Orchard Parkway  
San Jose, CA 95131  
TEL (408) 441-0311  
FAX (408) 487-2600

Atmel U.K., Ltd.  
Silicon Business Centre  
The Ridgeway  
Surrey GU15 3YL  
UK  
TEL (44) 1276-686-677  
FAX (44) 1276-686-697

Atmel Asia, Ltd.  
Room 1219  
Inachem Golden Plaza  
Mody Road Tsimhatsui  
Kowloon  
Hong Kong  
TEL (852) 2721-9778  
FAX (852) 2722-1369

Atmel Japan K.K.  
1-4-8 Shinkawa  
Chuo-ku, Tokyo 104-0033  
Japan  
TEL (81) 3-3523-3551  
FAX (81) 3-3523-7581

## **Atmel Operations**

### **Atmel Colorado Springs**

1150 E. Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906  
TEL (719) 576-3300  
FAX (719) 540-1759

### **Atmel Rousset**

Zone Industrielle  
13106 Rousset Cedex  
France  
TEL (33) 4-4253-6000  
FAX (33) 4-4253-6001

---

### ***Fax-on-Demand***

North America:  
1-(800) 292-8635

International:  
1-(408) 441-0732

***e-mail***  
literature@atmel.com

***Web Site***  
<http://www.atmel.com>

***BBS***  
1-(408) 436-4309

### **Atmel Corporation 2000.**

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty, which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Atmel, the Atmel logo, and/or "A" are registered trademarks and trademarks of Atmel Corporation.

Other names and product names in this document may be trademarks of others.



Printed on recycled paper.

0401E-02/00/xM



# Table of Contents

---

## ISD2560/75/90/120 Products

Single-Chip Voice Record/Playback Devices  
60-, 75-, 90-, and 120-Second Durations

DETAILED DESCRIPTION .....	1
Speech/Sound Quality .....	1
Duration .....	1
EEPROM Storage .....	1
Microcontroller Interface .....	1
Programming .....	1
PIN DESCRIPTIONS .....	2
Voltage Inputs ( $V_{CCA}$ , $V_{CCD}$ ) .....	2
Ground Inputs ( $V_{SSA}$ , $V_{SSD}$ ) .....	2
Power Down Input (PD) .....	2
Chip Enable Input ( $\overline{CE}$ ) .....	2
Playback/Record Input (P/ $\overline{R}$ ) .....	3
End-Of-Message / RUN Output ( $\overline{EOM}$ ) .....	3
Overflow Output ( $\overline{OVF}$ ) .....	3
Microphone Input (MIC) .....	3
Microphone Reference Input (MIC REF) .....	3
Automatic Gain Control Input (AGC) .....	3
Analog Output (ANA OUT) .....	3
Analog Input (ANA IN) .....	4
External Clock Input (XCLK) .....	4
Speaker Outputs (SP+/SP-) .....	4
Auxiliary Input (AUX IN) .....	4
Address/Mode Inputs (Ax/Mx) .....	5
OPERATIONAL MODES .....	5
OPERATIONAL MODES DESCRIPTION .....	6
M0 — Message Cueing .....	6
M1 — Delete EOM Markers .....	6
M2 — Unused .....	6
M3 — Message Looping .....	6
M4 — Consecutive Addressing .....	6
M5 — $\overline{CE}$ -Level Activated .....	6
M6 — Push-Button Mode .....	6
$\overline{CE}$ Pin (START/PAUSE) .....	7
PD Pin (STOP/RESET) .....	7
EOM Pin (RUN) .....	7
Good Audio Design Practices .....	8
ISD1000A COMPATIBILITY .....	8
Addressing .....	8
Overflow .....	8

Push-Button Mode .....	8
Looping Mode .....	8
WAVEFORM DIAGRAMS .....	9
AC ELECTRICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (PACKAGED PARTS) .....	13
AC ELECTRICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (DIE) .....	17
FUNCTIONAL DESCRIPTION .....	19
4-BUTTON TIMING DIAGRAMS .....	22
PACKAGE PHYSICAL DIMENSIONS .....	23
ORDERING INFORMATION .....	30

**FIGURES, CHARTS, AND TABLES IN THE ISD2560/75/90/120 PRODUCTS DATASHEET**

Figure 1:	ISD2560/75/90/120 Device Pinouts	2
Figure 2:	Record	9
Figure 3:	Playback	9
Figure 4:	ISD2560/75/90/120 Application Example—Design Schematic	18
Figure 5:	ISD2560/75/90/120 Application Example—Microcontroller/ISD2500 Interface	20
Figure 6:	ISD2500 Application Example—Push-Button	20
Figure 7:	Push-Button Mode Record	22
Figure 8:	Push-Button Mode Playback	22
Figure 9:	28-Lead 8x13.4mm Plastic Thin Small Outline Package (TSOP) Type I (E)	23
Figure 10:	28-Lead 0.600-Inch Plastic Dual Inline Package (PDIP) (P)	24
Figure 11:	32-Lead 8x20mm Plastic Thin Small Outline Package (TSOP) Type I (T)	26
Figure 12:	ISD2560/75/90/120 Products <i>Current</i> Bonding Physical Layout (Unpackaged Die)	27
Figure 13:	ISD2560/75/90/120 Products <i>Future</i> Bonding Physical Layout (Unpackaged Die)	29
Chart 1:	Record Mode Operating Current ( $I_{CC}$ )	13
Chart 2:	Total Harmonic Distortion	13
Chart 3:	Standby Current ( $I_{SB}$ )	13
Chart 4:	Oscillator Stability	13
Chart 5:	Record Mode Operating Current ( $I_{CC}$ )	17
Chart 6:	Total Harmonic Distortion	17
Chart 7:	Standby Current ( $I_{SB}$ )	17
Chart 8:	Oscillator Stability	17
Table 1:	External Clock Sample Rates	4
Table 2:	Operational Modes Table	5
Table 3:	Alternate Functionality in Pins	6
Table 4:	Absolute Maximum Ratings (Packaged Parts)	10
Table 5:	Operating Conditions (Packaged Parts)	10
Table 6:	DC Parameters (Packaged Parts)	10
Table 7:	AC Parameters (Packaged Parts)	11
Table 8:	Absolute Maximum Ratings (Die)	14
Table 9:	Operating Conditions (Die)	14
Table 10:	DC Parameters (Die)	14
Table 11:	AC Parameters (Die)	15
Table 12:	Application Example—Basic Device Control	18
Table 13:	Application Example—Passive Component Functions	19
Table 14:	Application Example—Push-Button Control	21
Table 15:	Application Example—Passive Component Functions	21
Table 16:	Push-Button Parameters	21
Table 17:	Plastic Thin Small Outline Package (TSOP) Type I (E) Dimensions	23
Table 18:	Plastic Dual Inline Package (PDIP) (P) Dimensions	24
Table 19:	Plastic Thin Small Outline Package (TSOP) Type I (T) Dimensions	26
Table 20:	ISD2560/75/90/120 Products <i>Current</i> PIN/PAD Designations	28
Table 21:	ISD2560/75/90/120 Products <i>Future</i> PIN/PAD Designations	30

# ISD2560/75/90/120 Products

## Single-Chip Voice Record/Playback Devices

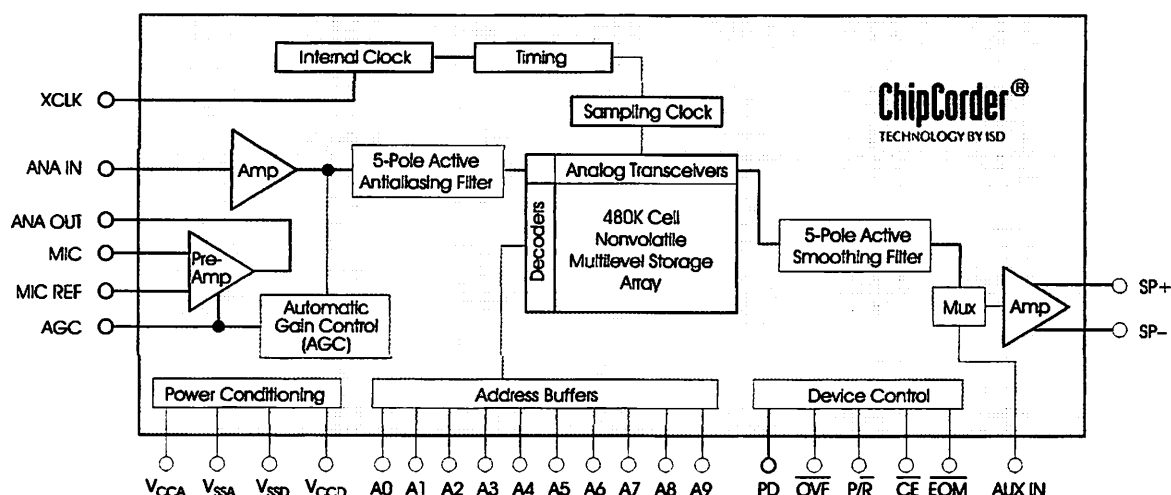
### 60-, 75-, 90-, and 120-Second Durations

#### GENERAL DESCRIPTION

Information Storage Devices' ISD2500 ChipCorder® Series provides high-quality, single-chip record/playback solutions for 60- to 120-second messaging applications. The CMOS devices include an on-chip oscillator, microphone preamplifier, automatic gain control, antialiasing filter, smoothing filter, speaker amplifier, and high density multilevel storage array. In addition, the ISD2500 is microcontroller compatible, allowing complex messaging and addressing to be achieved.

Recordings are stored in on-chip nonvolatile memory cells, providing zero-power message storage. This unique, single-chip solution is made possible through ISD's patented multilevel storage technology. Voice and audio signals are stored directly into memory in their natural form, providing high-quality, solid-state voice reproduction.

**Figure i: ISD2560/75/90/120 Device Block Diagram**



FEATURES

- Easy-to-use single-chip voice record/playback solution

High-quality, natural voice/audio reproduction

Manual switch or microcontroller compatible playback can be edge- or level-activated

Single-chip durations of 60, 75, 90, and 120 seconds

Directly cascadable for longer durations

Automatic Power-Down (Push-Button Mode)

  - Standby current 1  $\mu$ A (typical)

Zero-power message storage

  - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
  - 100-year message retention (typical)
  - 100,000 record cycles (typical)
  - On-chip clock source
  - Programmer support for play-only applications
  - Single +5 volt power supply
  - Available in die form, DIP, SOIC, and TSOP packaging

Table i: ISD2560/75/90/120 Product Summary

Part Number	Duration (Seconds)	Input Sample Rate (KHz)	Typical Filter Pass Band (KHz)
ISD2560	60	8.0	3.4
ISD2575	75	6.4	2.7
ISD2590	90	5.3	2.3
ISD25120	120	4.0	1.7

## **TAILED DESCRIPTION**

### **CH/SOUND QUALITY**

ISD2500 series includes devices offered at 4.0, 6.4, and 8.0 KHz sampling frequencies, allowing the user a choice of speech quality options. Increasing the duration within a product series decreases the sampling frequency and bandwidth, which affects sound quality. Please refer to the ISD560/75/90/120 Product Summary table on page *ii* to compare filter pass band and product options.

Speech samples are stored directly into on-chip nonvolatile memory without the digitization and compression associated with other solutions. Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solid-state digital solutions.

### **DURATION**

To meet end system requirements, the ISD2500 series offers single-chip solutions at 60, 75, 90, and 120 seconds. Parts may also be cascaded together for longer durations.

### **EEPROM STORAGE**

One of the benefits of ISD's ChipCorder technology is the use of on-chip nonvolatile memory, providing zero-power message storage. The message is retained for up to 100 years typically without power. In addition, the device can be re-recorded typically over 100,000 times.

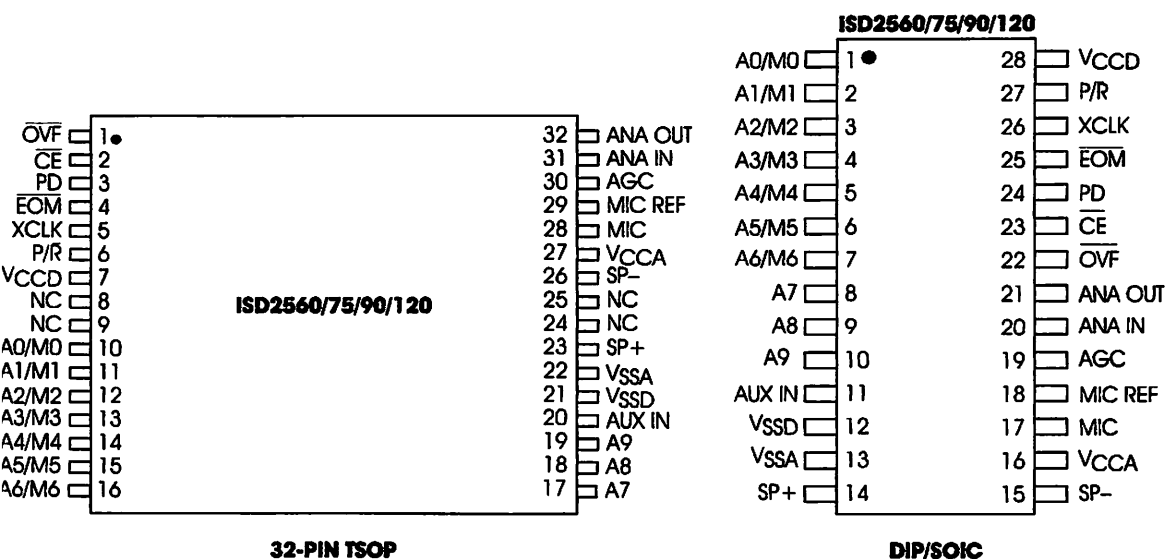
### **MICROCONTROLLER INTERFACE**

In addition to its simplicity and ease of use, the ISD2500 series includes all the interfaces necessary for microcontroller-driven applications. The address and control lines can be interfaced to a microcontroller and manipulated to perform a variety of tasks, including message assembly, message concatenation, predefined fixed message segmentation, and message management.

### **PROGRAMMING**

The ISD2500 series is also ideal for playback-only applications, where single or multiple messages are referenced through buttons, switches, or a microcontroller. Once the desired message configuration is created, duplicates can easily be generated via an ISD programmer.

Figure 1: ISD2560/75/90/120 Device Pinouts



## DESCRIPTIONS

### VOLTAGE INPUTS ( $V_{CCA}$ , $V_{CCD}$ )

To minimize noise, the analog and digital circuits of the ISD2500 series devices use separate power supplies. These voltage busses are brought out to separate pins and should be tied together as close to the supply as possible. In addition, these busses should be decoupled as close to the package as possible.

### GROUND INPUTS ( $V_{SSA}$ , $V_{SSD}$ )

The ISD2500 series of devices utilizes separate analog and digital ground busses. These pins should be connected separately through a low-impedance path to power supply ground.

### POWER DOWN INPUT (PD)

When not recording or playing back, the PD pin should be pulled HIGH to place the part in a very low power mode (see  $I_{SB}$  specification). When an overflow ( $\overline{OVF}$ ) pulses LOW for an overflow condition, PD should be brought HIGH to reset the address pointer back to the beginning of the record/playback space. The PD pin has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

### CHIP ENABLE INPUT ( $\overline{CE}$ )

The  $\overline{CE}$  pin is taken LOW to enable all playback and record operations. The address inputs and playback/record input ( $P/\overline{R}$ ) are latched by the falling edge of  $\overline{CE}$ .  $\overline{CE}$  has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

**PLAYBACK/RECORD INPUT (P/R)**

The P/R input is latched by the falling edge of the  $\overline{CE}$  pin. A HIGH level selects a playback cycle while a LOW level selects a record cycle. For a record cycle, the address inputs provide the starting address and recording continues until PD or  $\overline{CE}$  is pulled HIGH or an overflow is detected (i.e. the chip is full). When a record cycle is terminated by pulling PD or  $\overline{CE}$  HIGH, an End-Of-Message (EOM) marker is stored at the current address in memory. For a playback cycle, the address inputs provide the starting address and the device will play until an EOM marker is encountered. The device can continue past an EOM marker in an Operational Mode, or if  $\overline{CE}$  is held LOW in address mode. (See page 5 for more Operational Modes).

**END-OF-MESSAGE / RUN OUTPUT (EOM)**

A nonvolatile marker is automatically inserted at the end of each recorded message. It remains there until the message is recorded over. The EOM output pulses LOW for a period of  $T_{EOM}$  at the end of each message.

In addition, the ISD2500 series has an internal  $V_{CC}$  detect circuit to maintain message integrity should  $V_{CC}$  fall below 3.5 V. In this case, EOM goes LOW and the device is fixed in playback-only mode.

When the device is configured in Operational Mode M6 (Push-Button Mode), this pin provides an active-HIGH RUN signal, indicating the device is currently recording or playing. This signal can conveniently drive an LED for a visual indicator of a record or playback operation in process.

**OVERFLOW OUTPUT (OVF)**

This signal pulses LOW at the end of memory space, indicating the device has been filled and the message has overflowed. The  $\overline{OVF}$  output then follows the  $\overline{CE}$  input until a PD pulse has reset the device. This pin can be used to cascade several ISD2500 devices together to increase record/playback durations.

**MICROPHONE INPUT (MIC)**

The microphone input transfers its signal to the on-chip preamplifier. An on-chip Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24 dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 K $\Omega$  resistance on this pin, determines the low-frequency cutoff for the ISD2500 series passband. See Application Information for additional information on low-frequency cutoff calculation.

**MICROPHONE REFERENCE INPUT (MIC REF)**

The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected to a differential microphone.

**AUTOMATIC GAIN CONTROL INPUT (AGC)**

The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of whispers to loud sounds to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 K $\Omega$  internal resistance and an external capacitor (C2 on the schematic on page 18) connected from the AGC pin to  $V_{SSA}$  analog ground. The "release" time is determined by the time constant of an external resistor (R2) and an external capacitor (C2) connected in parallel between the AGC Pin and  $V_{SSA}$  analog ground. Nominal values of 470 K $\Omega$  and 4.7  $\mu$ F give satisfactory results in most cases.

**ANALOG OUTPUT (ANA OUT)**

This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.



**LOG INPUT (ANA IN)**

analog input pin transfers its signal to the chip according. For microphone inputs, the ANA OUT should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 K $\Omega$  input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired signal is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.

**EXTERNAL CLOCK INPUT (XCLK)**

external clock input for the ISD2500 devices and an internal pull-down device. These devices are configured at the factory with an internal sampling clock frequency centered to  $\pm 1$  percent of nominal. The frequency is then maintained to a variation of  $\pm 2.25$  percent over the entire commercial temperature and operating voltage range. The internal clock has a  $\pm 5$  percent tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature range parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:

**Table 1: External Clock Sample Rates**

Part Number	Sample Rate	Required Clock
ISD2560	8.0 KHz	1024 KHz
ISD2575	6.4 KHz	819.2 KHz
ISD2590	5.3 KHz	682.7 KHz
ISD25120	4.0 KHz	512 KHz

These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recommended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two. **If the XCLK is not used, this input must be connected to ground.**

**SPEAKER OUTPUTS (SP+ /SP-)**

All devices in the ISD2500 series include an on-chip differential speaker driver, capable of driving 50 mW into 16  $\Omega$  from AUX IN (12.2 mW from memory).

The speaker outputs are held at  $V_{SSA}$  levels during record and power down. It is therefore not possible to parallel speaker outputs of multiple ISD2500 devices or the outputs of other speaker drivers.

---

**NOTE** Connection of speaker outputs in parallel may cause damage to the device.

---

A single output may be used alone (including a coupling capacitor between the SP pin and the speaker). These outputs may be used individually with the output signal taken from either pin. Using the differential outputs results in a 4 to 1 improvement in output power.

---

**NOTE** Never ground or drive an unused speaker output.

---

**AUXILIARY INPUT (AUX IN)**

The Auxiliary Input is multiplexed through to the output amplifier and speaker output pins when  $\overline{CE}$  is HIGH,  $P/\overline{R}$  is HIGH, and playback is currently not active or if the device is in playback overflow. When cascading multiple ISD2500 devices, the AUX IN pin is used to connect a playback signal from a following device to the previous output speaker drivers. For noise considerations, it is suggested that the auxiliary input not be driven when the storage array is active.

ADDRESS/MODE INPUTS (AX/MX)

The Address/Mode Inputs have two functions depending on the level of the two Most Significant Bits (MSB) of the address (A8 and A9).

If either or both of the two MSBs are LOW, the inputs are all interpreted as address bits and are used as the start address for the current record or playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of  $\overline{CE}$ .

If both MSBs are HIGH, the Address/Mode Inputs are interpreted as Mode bits according to the Operational Mode table. There are six Operational Modes (M0..M6) available as indicated in the table. It is possible to use multiple Operational Modes simultaneously. Operational Modes are sampled on each falling edge of  $\overline{CE}$ , and thus Operational Modes and direct addressing are mutually exclusive.

OPERATIONAL MODES

The ISD2500 series is designed with several built-in Operational Modes that provide maximum functionality with minimum additional components. These are described in detail below. The Operational Modes use the address pins on the ISD2500 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH (A8 and A9), the remaining address signals are interpreted as mode bits and not as address bits. Therefore, Operational Modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using Operational Modes. First, all operations begin initially at address 0, which is the beginning of the ISD2500 address space. Later operations can begin at other address locations, depending on the Operational Mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from record to playback, playback to record (except M6 mode), or when a Power-Down cycle is executed.

Second, Operational Modes are executed when  $\overline{CE}$  goes LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going  $\overline{CE}$  signal, at which point the current address/mode levels are sampled and executed.

Table 2: Operational Modes Table

Mode Control	Function	Typical Use	Jointly Compatible <sup>1</sup>
M0	Message cueing	Fast-forward through messages	M4, M5, M6
M1	Delete EOM markers	Position EOM marker at the end of the last message	M3, M4, M5, M6
M2	Not applicable	Reserved	N/A
M3	Looping	Continuous playback from Address 0	M1, M5, M6
M4	Consecutive addressing	Record/play multiple consecutive messages	M0, M1, M5
M5	$\overline{CE}$ level-activated	Allows message pausing	M0, M1, M3, M4
M6	Push-button control	Simplified device interface	M0, M1, M3

1. Additional Operational Modes can be used simultaneously with the given mode.

## OPERATIONAL MODES DESCRIPTION

Operational Modes can be used in conjunction with a microcontroller, or they can be hard-coded to provide the desired system operation.

### — MESSAGE CUEING

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each  $\overline{CE}$  LOW pulse resets the internal address pointer to skip to the next message. This mode should be used for playback only, and is typically used with the M4 Operational Mode.

### — DELETE EOM MARKERS

M1 Operational Mode allows sequentially recorded messages to be combined into a single message with only one EOM marker set at the end of the final message. When this Operational Mode is configured, messages recorded sequentially are played back as one continuous message.

### — UNUSED

When Operational Modes are selected, the M2 pin should be LOW.

### — MESSAGE LOOPING

M3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address cycle. A message can completely fill the ISD2500 device and will loop from beginning to end without  $\overline{OVF}$  going LOW.

### — CONSECUTIVE ADDRESSING

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The M4 Operational Mode inhibits address pointer reset on EOM, allowing messages to be played back consecutively.

### M5 — $\overline{CE}$ -LEVEL ACTIVATED

The default mode for ISD2500 devices is for  $\overline{CE}$  to be edge-activated on playback and level-activated on record. The M5 Operational Mode causes the  $\overline{CE}$  pin to be interpreted as level-activated as opposed to edge-activated during playback. This is specifically useful for terminating playback operations using the  $\overline{CE}$  signal.

In this mode,  $\overline{CE}$  LOW begins a playback cycle, at the beginning of the device memory. The playback cycle continues as long as  $\overline{CE}$  is held LOW. When  $\overline{CE}$  goes HIGH, playback will immediately end. A new  $\overline{CE}$  LOW will restart the message from the beginning unless M4 is also HIGH.

### M6 — PUSH-BUTTON MODE

The ISD2500 series of devices contain a Push-Button Operational Mode. The Push-Button mode is used primarily in very low-cost applications and is designed to minimize external circuitry and components, thereby reducing system cost. In order to configure the device in Push-Button Operational Mode, the two most significant address bits must be HIGH, and the M6 mode pin must also be HIGH. A device in this mode always powers down at the end of each playback or record cycle after  $\overline{CE}$  goes HIGH.

When this Operational Mode is implemented, several of the pins on the device have alternate functionality:

**Table 3: Alternate Functionality in Pins**

Pin Name	Alternate Functionality in Push-Button Mode
$\overline{CE}$	Start/Pause Push-Button (LOW pulse-activated)
PD	Stop/Reset Push-Button (HIGH pulse activated)
EOM	Active-HIGH Run Indicator

**CE PIN (START/PAUSE)**

In Push-Button Operational Mode,  $\overline{\text{CE}}$  acts as a LOW-going pulse-activated START/PAUSE signal. If no operation is currently in progress, a LOW-going pulse on this signal will initiate a playback or a record cycle according to the level on the  $\text{P}/\overline{\text{R}}$  pin. A subsequent pulse on the  $\overline{\text{CE}}$  pin, before an End-Of-Message is reached in playback or an overflow condition occurs, will cause the device to pause. The address counter is not reset, and another  $\overline{\text{CE}}$  pulse will cause the device to continue the operation from the place where it was paused.

**PD PIN (STOP/RESET)**

In push-button Operational Mode, PD acts as a HIGH-going pulse-activated STOP/RESET signal. When a playback or record cycle is in progress and a HIGH-going pulse is observed on PD, the current cycle is terminated and the address pointer is reset to address 0, the beginning of the message space.

**EOM PIN (RUN)**

In Push-Button Operational Mode,  $\overline{\text{EOM}}$  becomes an active-HIGH RUN signal which can be used to drive an LED or other external device. It is HIGH whenever a record or playback operation is in progress.

**Recording in Push-Button Mode**

1. The PD pin should be LOW, usually using a pull-down resistor.
2. The  $\text{P}/\overline{\text{R}}$  pin is taken LOW.
3. The  $\overline{\text{CE}}$  pin is pulsed LOW. Recording starts,  $\overline{\text{EOM}}$  goes HIGH to indicate an operation in progress.
4. The  $\overline{\text{CE}}$  pin is pulsed LOW. Recording pauses,  $\overline{\text{EOM}}$  goes back LOW. The internal address pointers are not cleared, but an EOM marker is stored in memory to point to the message end. The  $\text{P}/\overline{\text{R}}$  pin may be taken HIGH at this time. Any subsequent  $\overline{\text{CE}}$  would start a playback at address 0.

5. The  $\overline{\text{CE}}$  pin is pulsed LOW. Recording starts at the next address after the previous set EOM marker.  $\overline{\text{EOM}}$  goes back HIGH.

---

**NOTE** *If the M1 Operational Mode pin is also HIGH, the just previously written EOM bit is erased, and recording starts at that address.)*

---

6. When the recording sequences are finished, the final  $\overline{\text{CE}}$  pulse LOW will end the last record cycle, leaving a set  $\overline{\text{EOM}}$  marker at the message end. Recording may also be terminated by a HIGH level on PD, which will leave a set EOM marker.

**Playback in Push-Button Mode**

1. The PD pin should be LOW.
2. The  $\text{P}/\overline{\text{R}}$  pin is taken HIGH.
3. The  $\overline{\text{CE}}$  pin is pulsed LOW. Playback starts,  $\overline{\text{EOM}}$  goes HIGH to indicate an operation in progress.
4. If the  $\overline{\text{CE}}$  pin is pulsed LOW or an EOM marker is encountered during an operation, the part will pause. The internal address pointers are not cleared, and  $\overline{\text{EOM}}$  goes back LOW. The  $\text{P}/\overline{\text{R}}$  pin may be changed at this time. A subsequent record operation would not reset the address pointers and the recording would begin where playback ended.
5.  $\overline{\text{CE}}$  is again pulsed LOW. Playback starts where it left off, with  $\overline{\text{EOM}}$  going HIGH to indicate an operation in progress.
6. Playback continues as in steps 4 and 5 until PD is pulsed HIGH or overflow occurs.
7. If in overflow, pulling  $\overline{\text{CE}}$  LOW will reset the address pointer and start playback from the beginning. After a PD pulse, the part is reset to address 0.

---

**NOTE** *Push-button mode can be used in conjunction with modes M0, M1, and M3.*

---

## **D AUDIO DESIGN PRACTICES**

products are very high-quality single-chip recording and playback systems. To ensure highest quality voice reproduction, it is important that good audio design practices on layout and power supply decoupling be followed. See ISD Application Notes in this book for details.

## **1000A COMPATIBILITY**

ISD2500 series of devices is designed to provide upward compatibility with the ISD1000A family. When designing with the ISD2500 series, the following differences should be noted.

## **ADDRESSING**

ISD2560/75/90/120 devices have 480K storage cells designed to provide 60 seconds of storage at a sampling rate of 8.0 KHz. This is approximately four times the storage of the 1000A family. To enable the same addressing resolution, two additional address pins have been added. The address space of each device is divided into 600 increments with valid addressing from 00 to 257 Hex. Some higher addresses are mapped into the Operational Modes. All other addresses are invalid.

## **OVERFLOW**

ISD1000A series combined two functions on the EOM pin: end-of-message indication and overflow. The ISD2500 separates these two functions. Pin 25 (PDIP package) remains as EOM, but outputs only the EOM signal indication. Pin 22 (SO package) becomes OVF and pulses LOW when the device reaches its end of memory, "full." This change allows easy message cueing and addressability across device boundaries. It also means that the M2 Operational Mode added in the ISD1000A family is not implemented in the ISD2500 series.

## **PUSH-BUTTON MODE**

The ISD2500 series includes an additional Operational Mode called Push-Button mode. This provides an alternative interface to the record and playback functions of the part. The  $\overline{CE}$  and PD pins become redefined as edge-activated "push-buttons." A pulse on  $\overline{CE}$  initiates a cycle, and if triggered again, pauses the current cycle without resetting the address pointer (i.e., a Start or Pause function). PD stops any current cycle and resets the address pointer to the beginning of the message space (i.e., a Stop and Reset function). Additionally, the EOM pin functions as an active-HIGH run indicator, and can be used to drive an LED indicating a record or playback operation is in progress. Devices in the Push-Button mode cannot be cascaded.

## **LOOPING MODE**

The ISD2500 series can loop with a message that completely fills the memory space.

---

**NOTE** Additional descriptions of ISD2500 device functionality and application examples are provided in the ISD Application Notes in this book.

---

TIMING DIAGRAMS

Figure 2: Record

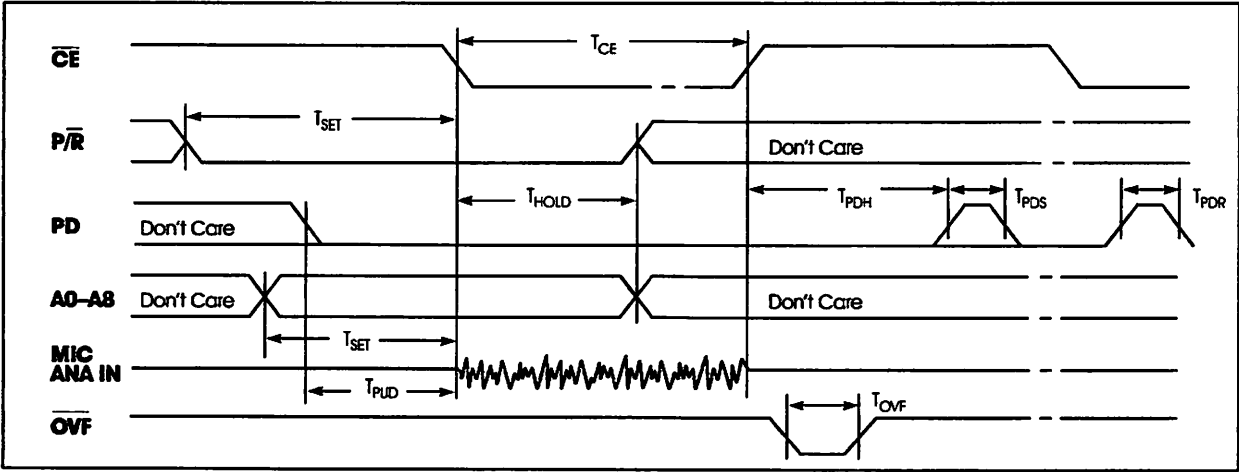


Figure 3: Playback

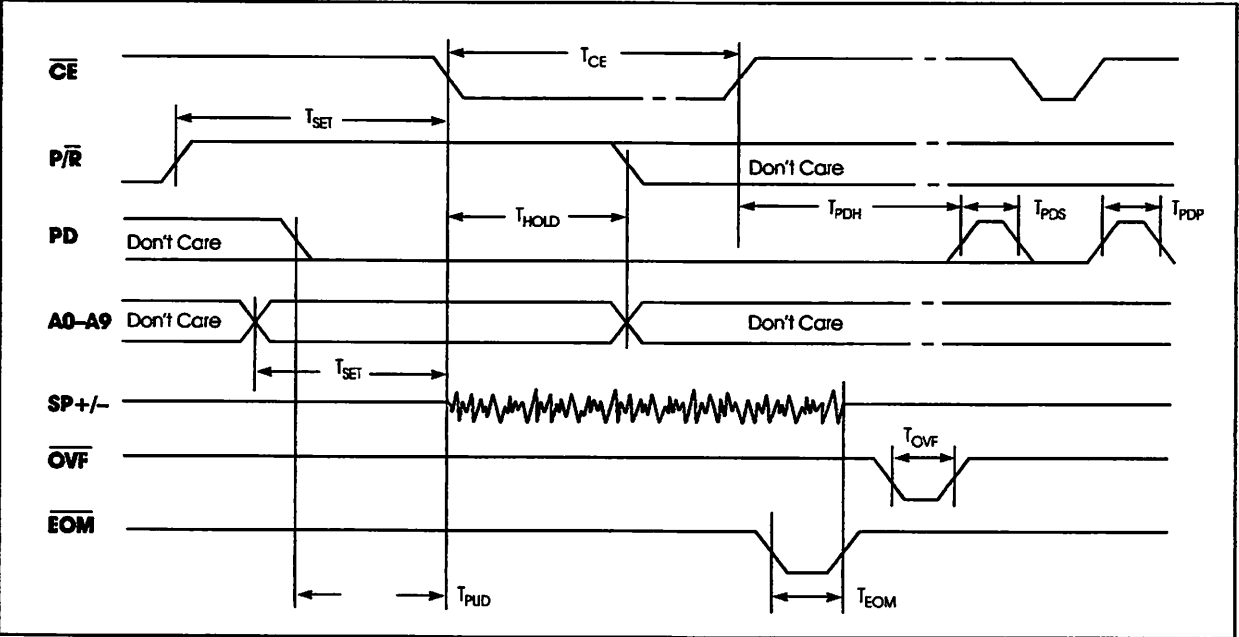


Table 4: Absolute Maximum Ratings  
(Packaged Parts)<sup>(1)</sup>

Condition	Value
Junction temperature	150°C
Storage temperature range	–65°C to +150°C
Voltage applied to any pin	(V <sub>SS</sub> – 0.3 V) to (V <sub>CC</sub> + 0.3 V)
Voltage applied to any pin but current limited to (10 mA)	(V <sub>SS</sub> – 1.0 V) to (V <sub>CC</sub> + 1.0 V)
Soldering temperature (soldering 10 seconds)	300°C
V <sub>CC</sub> – V <sub>SS</sub>	–0.3 V to +7.0 V

Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

Table 5: Operating Conditions  
(Packaged Parts)

Condition	Value
Commercial operating temperature range <sup>(1)</sup>	0°C to +70°C
Industrial operating temperature range <sup>(1)</sup>	
Supply voltage (V <sub>CC</sub> ) <sup>(2)</sup>	+4.5 V to +5.5 V
Ground voltage (V <sub>SS</sub> ) <sup>(3)</sup>	0 V

1. Case temperature.
2. V<sub>CC</sub> = V<sub>CCA</sub> = V<sub>CCD</sub>.
3. V<sub>SS</sub> = V<sub>SSA</sub> = V<sub>SSD</sub>.
4. Consult factory.

Table 6: DC Parameters (Packaged Parts)

Symbol	Parameters	Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
V <sub>IL</sub>	Input Low Voltage			0.8	V	
V <sub>IH</sub>	Input High Voltage	2.0			V	
V <sub>OL</sub>	Output Low Voltage			0.4	V	I <sub>OL</sub> = 4.0 mA
V <sub>OH</sub>	Output High Voltage	V <sub>CC</sub> – 0.4			V	I <sub>OH</sub> = –10 µA
V <sub>OH1</sub>	OVF Output High Voltage	2.4			V	I <sub>OH</sub> = –1.6 mA
V <sub>OH2</sub>	EOM Output High Voltage	V <sub>CC</sub> – 1.0	V <sub>CC</sub> – 0.8		V	I <sub>OH</sub> = –3.2 mA
I <sub>CC</sub>	V <sub>CC</sub> Current (Operating)		25	30	mA	R <sub>EXT</sub> = ∞ <sup>(3)</sup>
I <sub>CC</sub>	V <sub>CC</sub> Current (Standby)		1	10	µA	<sup>(3)</sup>
I <sub>IN</sub>	Input Leakage Current			±1	µA	
I <sub>ID</sub>	Input Current HIGH w/Pull Down			130	µA	Force V <sub>CC</sub> <sup>(4)</sup>
Z <sub>XT</sub>	Output Load Impedance	16			Ω	Speaker Load
R <sub>IC</sub>	Preamp In Input Resistance	4	9	15	KΩ	MIC and MIC REF Pins
R <sub>UX</sub>	AUX INPUT Resistance	5	11	20	KΩ	

**Table 6: DC Parameters (Packaged Parts)**

Symbol	Parameters	Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
R <sub>ANA IN</sub>	ANA IN Input Resistance	2.3	3	5	K $\Omega$	
A <sub>PRE1</sub>	Preamplifier Gain 1	21	24	26	dB	AGC = 0.0 V
A <sub>PRE2</sub>	Preamplifier Gain 2		-15	5	dB	AGC = 2.5 V
A <sub>AUX</sub>	AUX IN/SP+ Gain		0.98	1.0	V/V	
A <sub>ARP</sub>	ANA IN to SP+/- Gain	21	23	26	dB	
R <sub>AGC</sub>	AGC Output Resistance	2.5	5	9.5	K $\Omega$	

1. Typical values @  $T_A = 25^\circ\text{C}$  and 5.0 V.
2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.
3.  $V_{CCA}$  and  $V_{CCD}$  connected together.
4. XCLK pin only.

**Table 7: AC Parameters (Packaged Parts)**

Symbol	Characteristic		Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
F <sub>S</sub>	Sampling Frequency	ISD2560		8.0		KHz	(7)
		ISD2575		6.4		KHz	(7)
		ISD2590		5.3		KHz	(7)
		ISD25120		4.0		KHz	(7)
F <sub>CF</sub>	Filter Pass Band	ISD2560		3.4		KHz	3 dB Roll-Off Point <sup>(3) (8)</sup>
		ISD2575		2.7		KHz	3 dB Roll-Off Point <sup>(3) (8)</sup>
		ISD2590		2.3		KHz	3 dB Roll-Off Point <sup>(3) (8)</sup>
		ISD25120		1.7		KHz	3 dB Roll-Off Point <sup>(3) (8)</sup>
T <sub>REC</sub>	Record Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation <sup>(7)</sup>
		ISD2560	56.5	60.0	63.8	sec	Industrial Operation <sup>(7)</sup>
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation <sup>(7)</sup>
		ISD2575	70.7	75.0	79.7	sec	Industrial Operation <sup>(7)</sup>
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation <sup>(7)</sup>
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation <sup>(7)</sup>
T <sub>PLAY</sub>	Playback Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation
		ISD2560	56.5	60.0	63.8	sec	Industrial Operation
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation
		ISD2575	70.7	75.0	79.7	sec	Industrial Operation
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation
T <sub>CE</sub>	CE Pulse Width			100		nsec	
T <sub>SET</sub>	Control/Address Setup Time			300		nsec	
T <sub>HOLD</sub>	Control/Address Hold Time			0		nsec	



Table 7: AC Parameters (Packaged Parts)

Pin	Characteristic		Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
1	Power-Up Delay	ISD2560	24.1	25.0	27.8	msec	Commercial Operation
		ISD2560	23.5		28.5	msec	Industrial Operation
		ISD2575	30.2	31.3	34.3	msec	Commercial Operation
		ISD2575	29.3	31.3	35.2	msec	Industrial Operation
		ISD2590	36.2	37.5	40.8	msec	Commercial Operation
		ISD25120	48.2	50.0	53.6	msec	Commercial Operation
2	PD Pulse Width Record	ISD2560		25		msec	
		ISD2575		31.25		msec	
		ISD2590		37.5		msec	
		ISD25120		50.0		msec	
3	PD Pulse Width Play	ISD2560		12.5		msec	
		ISD2575		15.625		msec	
		ISD2590		18.75		msec	
		ISD25120		25.0		msec	
4	PD Pulse Width Static		100		nsec	(6)	
5	Power Down Hold		0		nsec		
6	EOM Pulse Width	ISD2560		12.5		msec	
		ISD2575		15.625		msec	
		ISD2590		18.75		msec	
		ISD25120		25.0		msec	
7	Overflow Pulse Width		6.5		μsec		
8	Total Harmonic Distortion		1	2	%	@ 1 KHz	
9	Speaker Output Power		12.2	50	mW	R <sub>EXT</sub> = 16 Ω <sup>(4)</sup>	
10	Voltage Across Speaker Pins			2.5	V p-p	R <sub>EXT</sub> = 600 Ω	
11	MIC Input Voltage			20	mV	Peak-to-Peak <sup>(5)</sup>	
12	ANA IN Input Voltage			50	mV	Peak-to-Peak	
13	Aux Input Voltage			1.25	V	Peak-to-Peak; R <sub>EXT</sub> = 16 Ω	

typical values @ T<sub>A</sub> = 25°C and 5.0 V.

<sup>(1)</sup> Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.

<sup>(2)</sup> Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions).

<sup>(3)</sup> From AUX IN; if ANA IN is driven at 50 mV p-p, the P<sub>OUT</sub> = 12.2 mW, typical.

<sup>(4)</sup> With 5.1 KΩ series resistor at ANA IN.

<sup>(5)</sup> PDS is required during a static condition, typically overflow.

<sup>(6)</sup> Sampling Frequency and playback Duration can vary as much as ±2.25 percent over the commercial temperature range and voltage range and ±5 percent over the industrial temperature and voltage range. For greater stability, an external clock can be utilized (see Pin Descriptions).

Filter specification applies to both the antialiasing filter and the smoothing filter. Therefore, from input to output, expect a 6 dB drop by nature of passing through both filters.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (PACKAGED PARTS)

Chart 1: Record Mode Operating Current ( $I_{CC}$ )

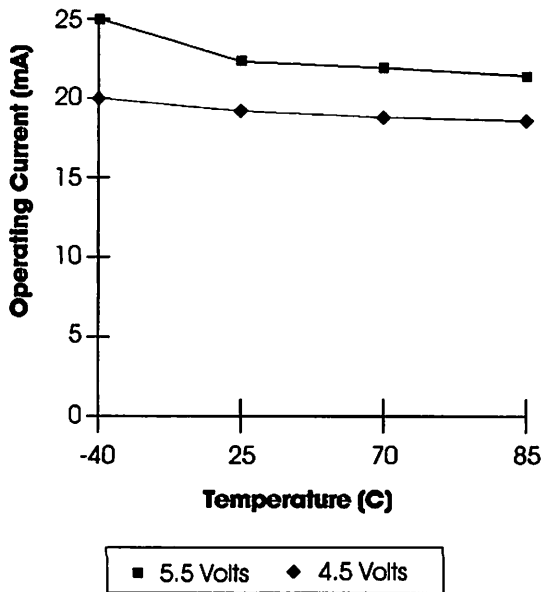


Chart 3: Standby Current ( $I_{SB}$ )

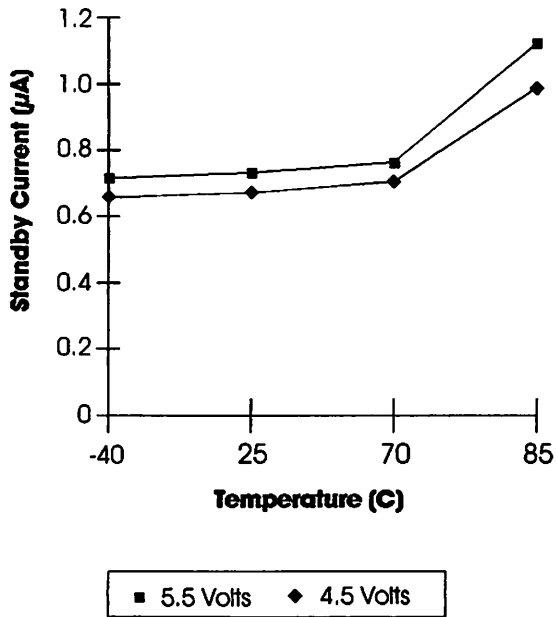


Chart 2: Total Harmonic Distortion

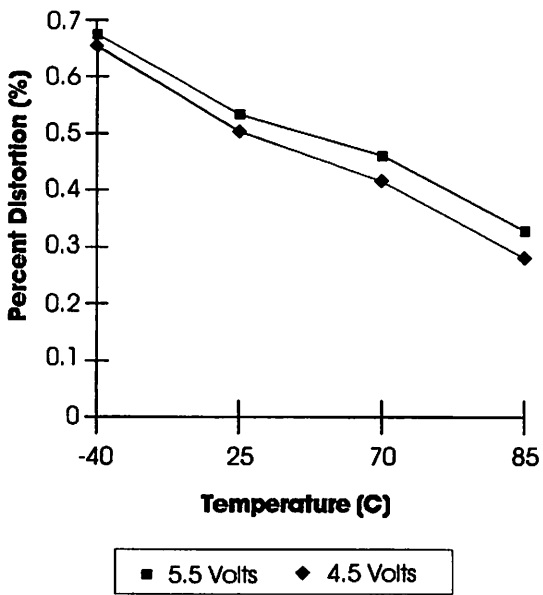


Chart 4: Oscillator Stability

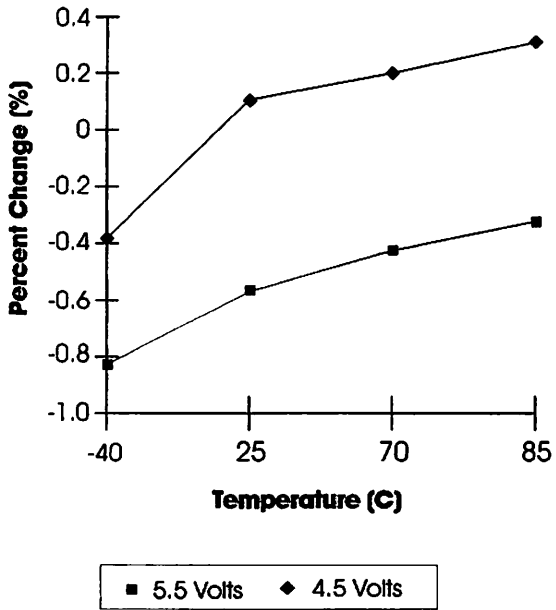


Table 8: Absolute Maximum Ratings (Die)<sup>(1)</sup>

Condition	Value
Operating temperature	150°C
Storage temperature range	−65°C to +150°C
Voltage applied to any pad	(V <sub>SS</sub> − 0.3 V) to (V <sub>CC</sub> + 0.3 V)
Voltage applied to any pad with current limited to ±20 mA	(V <sub>SS</sub> − 1.0 V) to (V <sub>CC</sub> + 1.0 V)
V <sub>DD</sub> − V <sub>SS</sub>	−0.3 V to +7.0 V

Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

Table 9: Operating Conditions (Die)

Condition	Value
Commercial operating temperature range	0°C to +50°C
Supply voltage (V <sub>CC</sub> ) <sup>(1)</sup>	+4.5 V to +6.5 V
Ground voltage (V <sub>SS</sub> ) <sup>(2)</sup>	0 V

1. V<sub>CC</sub> = V<sub>CCA</sub> = V<sub>CCD</sub>.

2. V<sub>SS</sub> = V<sub>SSA</sub> = V<sub>SSD</sub>.

Table 10: DC Parameters (Die)

Symbol	Parameters	Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
	Input Low Voltage			0.8	V	
	Input High Voltage	2.0			V	
	Output Low Voltage			0.4	V	I <sub>OL</sub> = 4.0 mA
	Output High Voltage	V <sub>CC</sub> − 0.4			V	I <sub>OH</sub> = −10 μA
1	OVF Output High Voltage	2.4			V	I <sub>OH</sub> = −1.6 mA
2	EOM Output High Voltage	V <sub>CC</sub> − 1.0	V <sub>CC</sub> − 0.8		V	I <sub>OH</sub> = −3.2 mA
	V <sub>CC</sub> Current (Operating)		25	30	mA	R <sub>EXT</sub> = ∞ <sup>(3)</sup>
	V <sub>CC</sub> Current (Standby)		1	10	μA	<sup>(2)</sup>
	Input Leakage Current			±1	μA	
	Input Current HIGH with Pull Down			130	μA	Force V <sub>CC</sub> <sup>(4)</sup>
	Output Load Impedance	16			Ω	Speaker Load
3	Preamp In Input Resistance	4	9	15	KΩ	MIC and MIC REF Pads
4	AUX Input Resistance	5	11	20	KΩ	
ANA IN	ANA IN Input Resistance	2.3	3	5	KΩ	
1	Preamp Gain 1	21	24	26	dB	AGC = 0.0 V

Table 10: DC Parameters (Die)

Symbol	Parameters	Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
A <sub>PRE2</sub>	Preamp Gain 2		-15	5	dB	AGC = 2.5 V
A <sub>AUX</sub>	AUX IN/SP+ Gain		0.98	1.0	V/V	
A <sub>ARP</sub>	ANA IN to SP+/- Gain	21	23	26	dB	
R <sub>AGC</sub>	AGC Output Resistance	2.5	5	9.5	KΩ	

- 1. Typical values @ T<sub>A</sub> = 25°C and 5.0 V.
- 2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.
- 3. V<sub>CCA</sub> and V<sub>CCD</sub> connected together.
- 4. XCLK pad only.

Table 11: AC Parameters (Die)

Symbol	Characteristic		Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
F <sub>S</sub>	Sampling Frequency	ISD2560		8.0		KHz	(7)
		ISD2575		6.4		KHz	(7)
		ISD2590		5.3		KHz	(7)
		ISD25120		4.0		KHz	(7)
F <sub>CF</sub>	Filter Pass Band	ISD2560		3.4		KHz	3 dB Roll-Off Point (3) (8)
		ISD2575		2.7		KHz	3 dB Roll-Off Point (3) (8)
		ISD2590		2.3		KHz	3 dB Roll-Off Point (3) (8)
		ISD25120		1.7		KHz	3 dB Roll-Off Point (3) (8)
T <sub>REC</sub>	Record Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation <sup>(7)</sup>
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation <sup>(7)</sup>
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation <sup>(7)</sup>
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation <sup>(7)</sup>
T <sub>PLAY</sub>	Playback Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation <sup>(7)</sup>
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation <sup>(7)</sup>
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation <sup>(7)</sup>
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation <sup>(7)</sup>
T <sub>CE</sub>	CE Pulse Width			100		nsec	
T <sub>SET</sub>	Control/Address Setup Time			300		nsec	
T <sub>HOLD</sub>	Control/Address Hold Time			0		nsec	
T <sub>PUD</sub>	Power-Up Delay	ISD2560	24.1	25.0	27.8	msec	Commercial Operation
		ISD2575	30.2	31.3	34.3	msec	Commercial Operation
		ISD2590	36.2	37.5	40.8	msec	Commercial Operation
		ISD25120	48.2	50.0	53.6	msec	Commercial Operation

Table 11: AC Parameters (Die)

Symbol	Characteristic	Min <sup>(2)</sup>	Typ <sup>(1)</sup>	Max <sup>(2)</sup>	Units	Conditions
	PD Pulse Width	ISD2560	25		msec	
	Record	ISD2575	31.25		msec	
		ISD2590	37.5		msec	
		ISD25120	50.0		msec	
	PD Pulse Width Play	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
	PD Pulse Width Static		100		nsec	<sup>(6)</sup>
	Power Down Hold		0		nsec	
A	EOM Pulse Width	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
	Overflow Pulse Width		6.5		$\mu$ sec	
	Total Harmonic Distortion		1	3	%	@ 1 KHz
r	Speaker Output Power		12.2	50	mW	$R_{EXT} = 16\ \Omega$ <sup>(4)</sup>
r	Voltage Across Speaker Pins			2.5	V p-p	$R_{EXT} = 600\ \Omega$
	MIC Input Voltage			20	mV	Peak-to-Peak <sup>(5)</sup>
	ANA IN Input Voltage			50	mV	Peak-to-Peak
	Aux Input Voltage			1.25	V	Peak-to-Peak; $R_{EXT} = 16\ \Omega$

typical values @  $T_A = 25^\circ\text{C}$  and 5.0 V.

All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.

Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions).

from AUX IN; if ANA IN is driven at 50 mV p-p, the  $P_{OUT} = 12.2\text{ mW}$ , typical.

With 5.1 K $\Omega$  series resistor at ANA IN.

$I_{OVS}$  is required during a static condition, typically overflow.

Sampling Frequency and playback Duration can vary as much as  $\pm 2.25$  percent over the commercial temperature range and voltage range. For greater stability, an external clock can be utilized (see Pin Descriptions).

Filter specification applies to the antialiasing filter and the smoothing filter.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (DIE)

Chart 5: Record Mode Operating Current ( $I_{CC}$ )

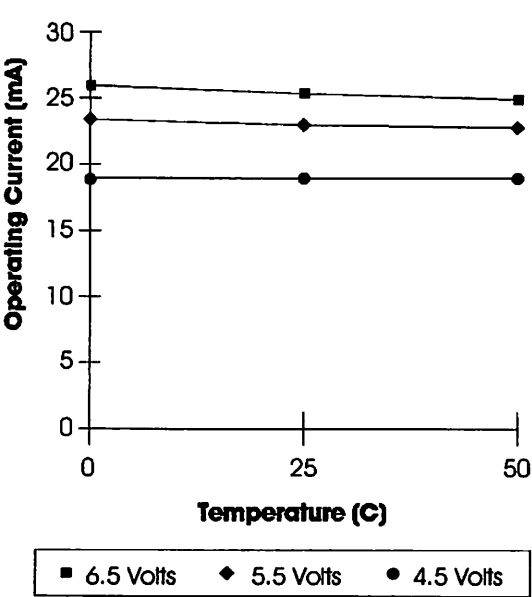


Chart 7: Standby Current ( $I_{SB}$ )

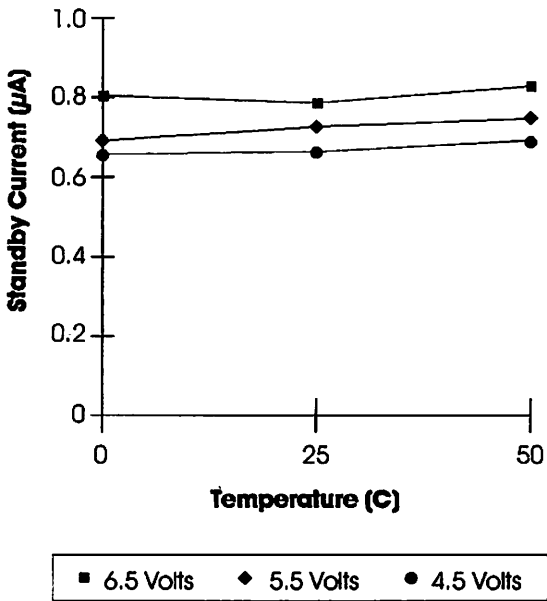


Chart 6: Total Harmonic Distortion

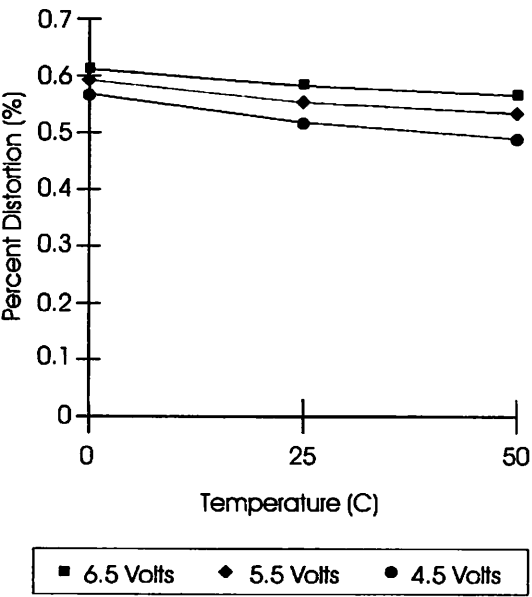


Chart 8: Oscillator Stability

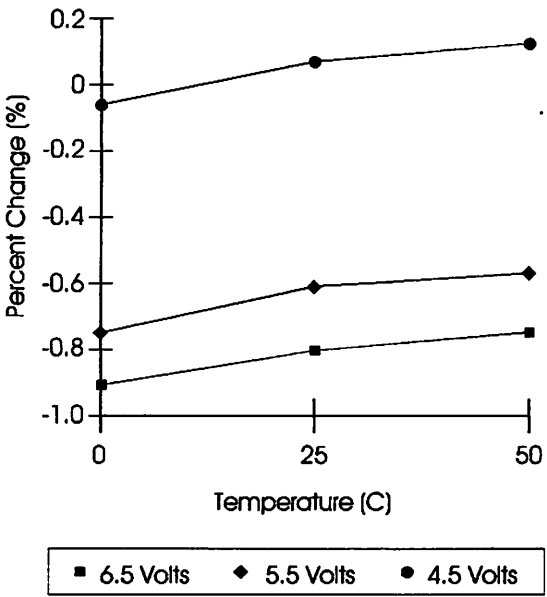
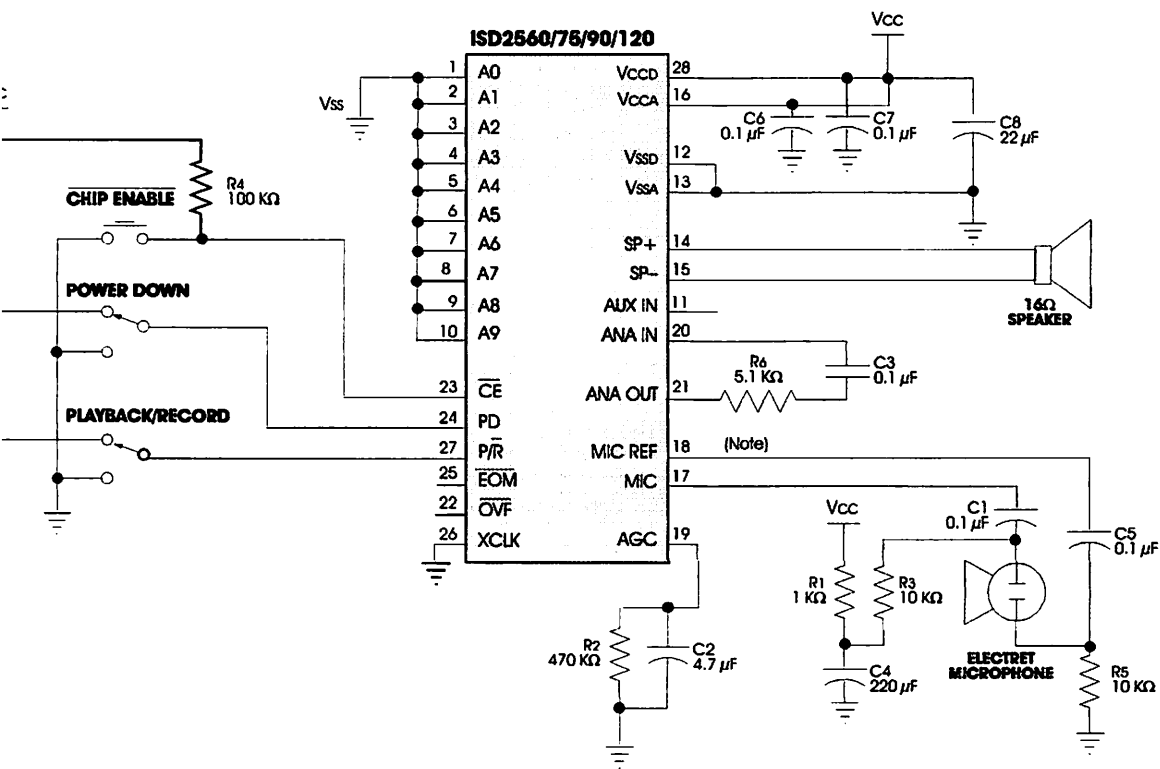


Figure 4: ISD2560/75/90/120 Application Example—Design Schematic



If desired, pin 18 (PDIP package) may be left unconnected (microphone preamplifier noise will be higher). In this case, pin 18 must not be tied to any other signal or voltage. Additional design example schematics are provided in the Application Notes in this book.

Table 12: Application Example—Basic Device Control

Control Step	Function	Action
	Power up chip and select record/playback mode	(1.) PD = LOW, (2.) P/R = As desired
	Set message address for record/playback	Set addresses A0–A9
	Begin playback	P/R = HIGH, CE = Pulsed LOW
	Begin record	P/R = LOW, CE = LOW
	End playback End record	Automatic PD or CE = HIGH

Table 13: Application Example—Passive Component Functions

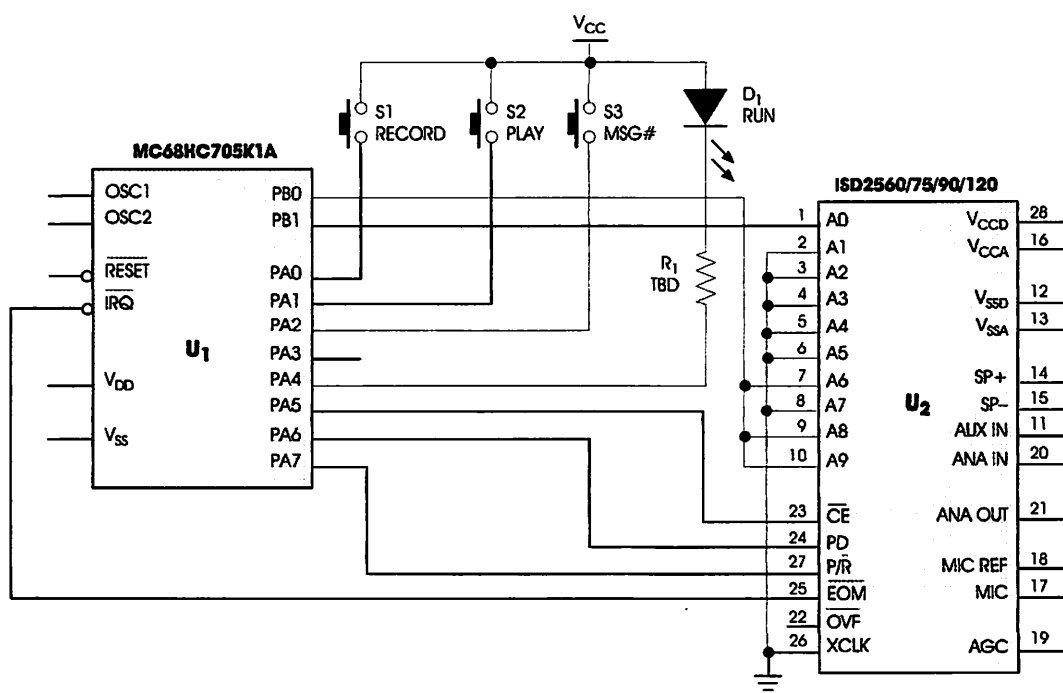
Part	Function	Comments
R1	Microphone power supply decoupling	Reduces power supply noise
R2	Release time constant	Sets release time for AGC
R3, R5	Microphone biasing resistors	Provides biasing for microphone operation
R4	Series limiting resistor	Reduces level to prevent distortion at higher supply voltages.
R6	Series limiting resistor	Reduces level to high supply voltages
C1, C5	Microphone DC-blocking capacitor Low-frequency cutoff	Decouples microphone bias from chip. Provides single-pole low-frequency cutoff and common mode noise rejection.
C2	Attack/Release time constant	Sets attack/release time for AGC
C3	Low-frequency cutoff capacitor	Provides additional pole for low-frequency cutoff
C4	Microphone power supply decoupling	Reduces power supply noise
C6, C7, C8	Power supply capacitors	Filter and bypass of power supply

EXPLANATION

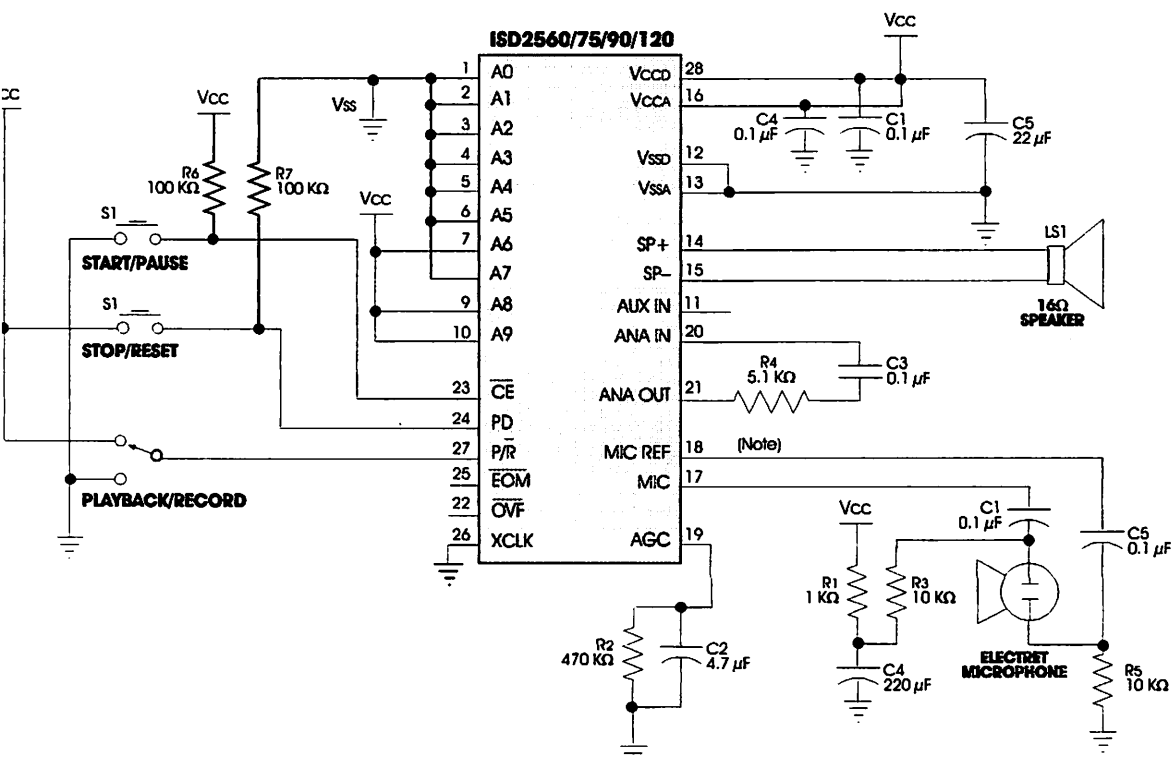
In this simplified block diagram of a microcontroller application, the Push-Button mode and message cueing are used. The microcontroller is a 16-pin version with enough port pins for buttons, an LED, and the ISD2500 series device. The software can be written to use three buttons: one each for play and record, and one for message selection. Because the microcontroller is interpreting the buttons and commanding the ISD2500 device, software can be written for any functions desired in a particular application.

**NOTE** ISD does not recommend connecting address lines directly to a microprocessor bus. Address lines should be externally latched.





### Figure 6: ISD2500 Application Example—Push-Button



**2** Please refer to Application Information.

Table 14: Application Example—Push-Button Control

Control Step	Function	Action
1	Select record/playback mode	$P/\overline{R}$ = As desired
2A 2B	Begin playback Begin record	$P/\overline{R}$ = HIGH, $\overline{CE}$ = Pulsed LOW $P/\overline{R}$ = LOW, $\overline{CE}$ = Pulsed LOW
3	Pause record or playback	$\overline{CE}$ = Pulsed LOW
4A 4B	End playback End record	Automatic at $\overline{EOM}$ marker or PD = Pulsed HIGH PD = Pulsed HIGH

Table 15: Application Example—Passive Component Functions

Part	Function	Comments
R2	Release time constant	Sets release time for AGC
R4	Series limiting resistor	Reduces level to prevent distortion at higher supply voltages
R6, R7	Pull-up and pull-down resistors	Defines static state of inputs
C1, C4, C5	Power supply capacitors	Filters and bypass of power supply
C2	Attack/Release time constant	Sets attack/release time for AGC
C3	Low-frequency cutoff capacitor	Provides additional pole for low-frequency cutoff

Table 16: Push-Button Parameters

Symbol	Characteristic	Min	Typ (1)	Max	Units	Conditions
$T_{CE}$	$\overline{CE}$ Pulse Width [Start/Pause]		300		nsec	
$T_{SET}$	Control/Address Setup Time		300		nsec	
$T_{PUD}$	Power-Up Delay		25 31.25 37.25 50.0		msec msec msec msec	
$T_{PD}$	PD Pulse Width [Stop/Reset]		300		nsec	
$T_{RUN}$	$\overline{CE}$ to $\overline{EOM}$ HIGH	25		400	nsec	
$T_{PAUSE}$	$\overline{CE}$ to $\overline{EOM}$ LOW	50		400	nsec	
$T_{DB}$	$\overline{CE}$ HIGH Debounce	70 85 105 135		105 135 160 215	msec msec msec msec	

## H-BUTTON TIMING DIAGRAMS

Figure 7: Push-Button Mode Record

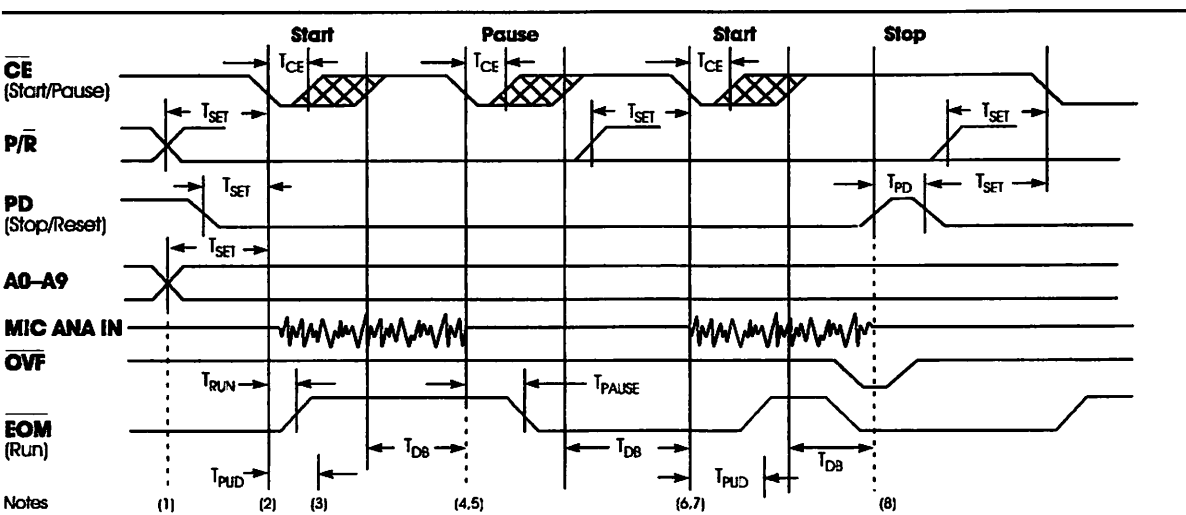
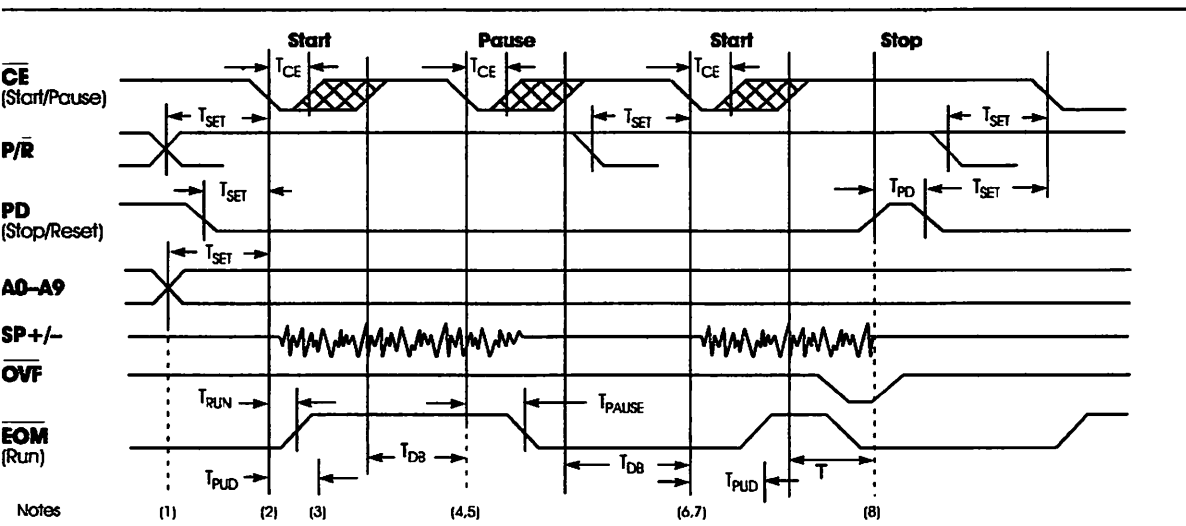


Figure 8: Push-Button Mode Playback



19, A8, and A6 = 1 for push-button operation.

The first  $\overline{CE}$  LOW pulse performs a Start function.

The part will begin to play or record after a power-up delay  $T_{PUD}$ .

The part must have  $\overline{CE}$  HIGH for a debounce period  $T_{DB}$  before it will recognize another falling edge of  $\overline{CE}$  and pause.

The second  $\overline{CE}$  LOW pulse, and every even pulse thereafter, performs a Pause function.

Again, the part must have  $\overline{CE}$  HIGH for a debounce period  $T_{DB}$  before it will recognize another falling edge of  $\overline{CE}$ , which would restart an operation. In addition, the part will not do an internal power down until  $\overline{CE}$  is HIGH for the  $T_{DB}$  time.

The third  $\overline{CE}$  LOW pulse, and every odd pulse thereafter, performs a Resume function.

At any time, a HIGH level on PD will stop the current function, reset the address counter, and power down the device.

DEVICE PHYSICAL DIMENSIONS

Figure 9: 28-Lead 8x13.4mm Plastic Thin Small Outline Package (TSOP) Type I (E)

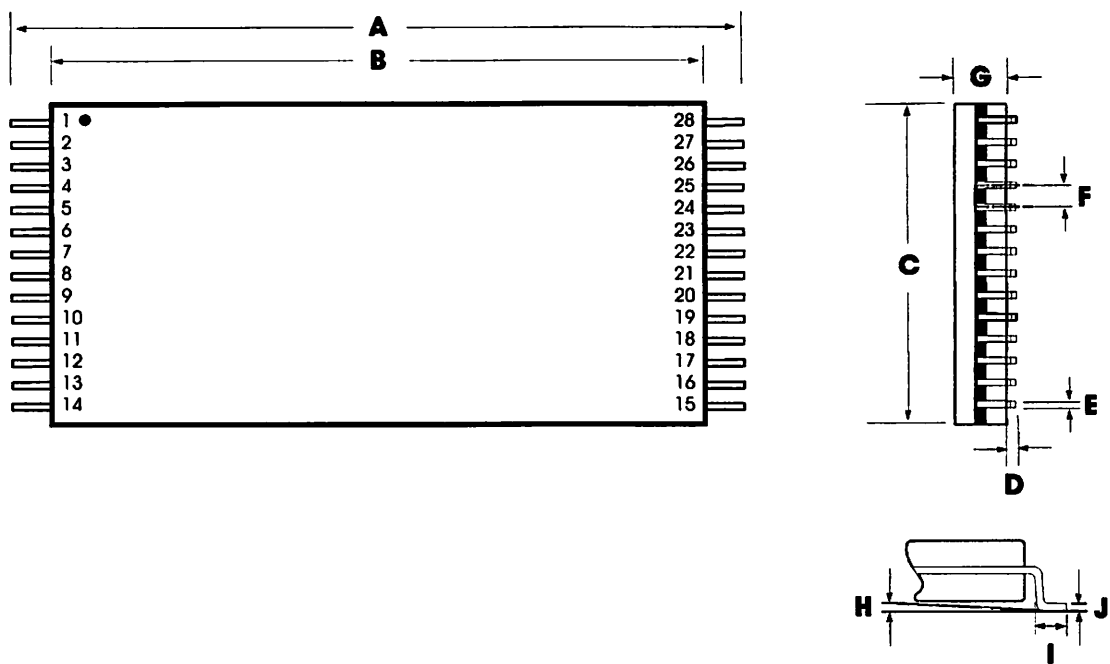


Table 17: Plastic Thin Small Outline Package (TSOP) Type I (E) Dimensions

	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	0.520	0.528	0.535	13.20	13.40	13.60
B	0.461	0.465	0.469	11.70	11.80	11.90
C	0.311	0.315	0.319	7.90	8.00	8.10
D	0.002		0.006	0.05		0.15
E	0.007	0.009	0.011	0.17	0.22	0.27
F		0.0217			0.55	
G	0.037	0.039	0.041	0.95	1.00	1.05
H	0°	3°	6°	0°	3°	6°
I	0.020	0.022	0.028	0.50	0.55	0.70
J	0.004		0.008	0.10		0.21

**NOTE:** Lead coplanarity to be within 0.004 inches.

Figure 10: 28-Lead 0.600-Inch Plastic Dual Inline Package (PDIP) (P)

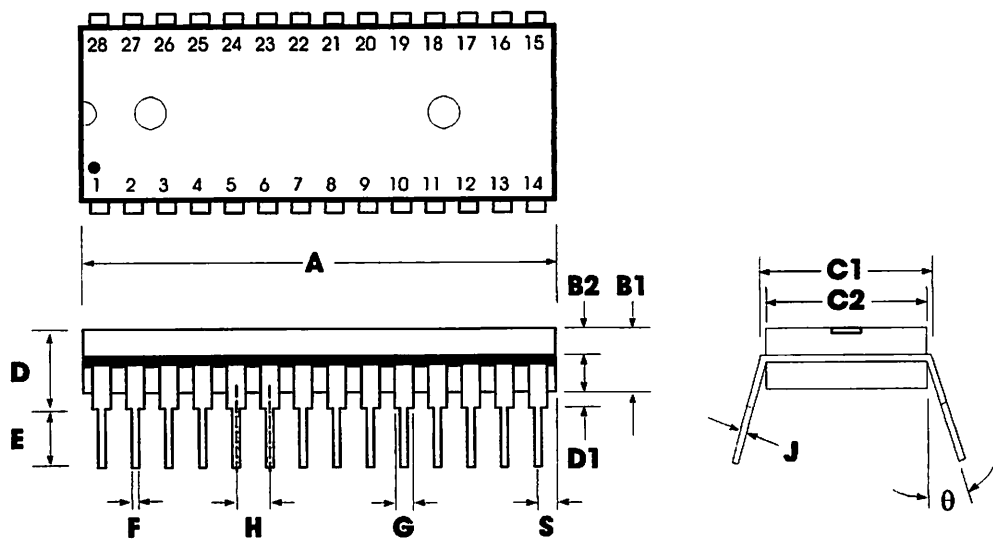


Table 18: Plastic Dual Inline Package (PDIP) (P) Dimensions

	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	1.445	1.450	1.455	36.70	36.83	36.96
B1		0.150			3.81	
B2	0.065	0.070	0.075	1.65	1.78	1.91
C1	0.600		0.625	15.24		15.88
C2	0.530	0.540	0.550	13.46	13.72	13.97
D			0.19			4.83
D1	0.015			0.38		
E	0.125		0.135	3.18		3.43
F	0.015	0.018	0.022	0.38	0.46	0.56
G	0.055	0.060	0.065	1.40	1.52	1.65
H		0.100			2.54	
J	0.008	0.010	0.012	0.20	0.25	0.30
S	0.070	0.075	0.080	1.78	1.91	2.03
q	0°		15°	0°		15°

: Lead coplanarity to be within 0.004 inches.

Figure 11: 32-Lead 8x20mm Plastic Thin Small Outline Package (TSOP) Type I (T)

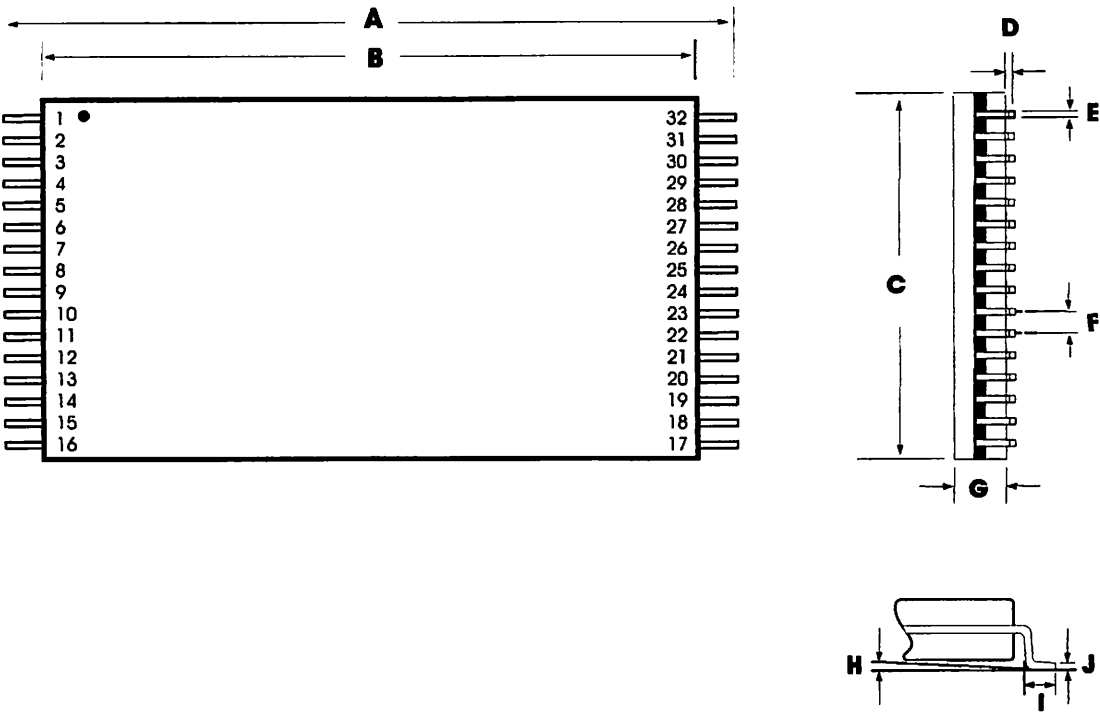


Table 19: Plastic Thin Small Outline Package (TSOP) Type I (T) Dimensions

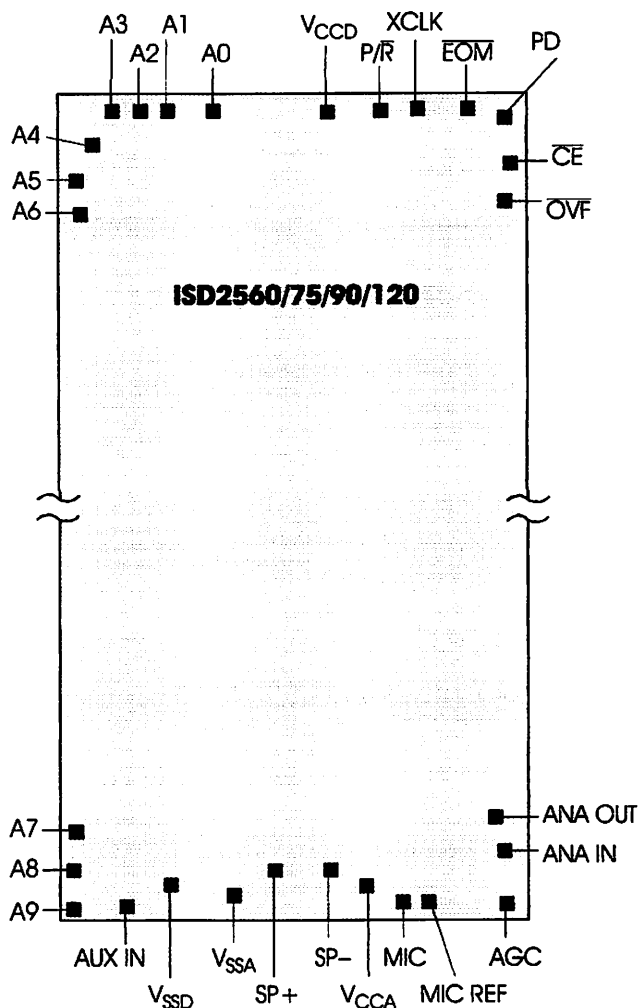
	INCHES			MILLIMETERS		
	Min	Nom	Max	Min		Max
A	0.780	0.787	0.795	19.80	20.00	20.20
B	0.720	0.724	0.728	18.30	18.40	18.50
C	0.311	0.315	0.319	7.90	8.00	8.10
D	0.002		0.006	0.05		0.15
E	0.006	0.009	0.011	0.17	0.22	0.27
F		0.0197			0.50	
G	0.037	0.039	0.041	0.95	1.00	1.05
H	0°	3°	5°	0°	3°	5°
I	0.020	0.024	0.028	0.50	0.60	0.70
J	0.004		0.008	0.10		0.21

**NOTE:** Lead coplanarity to be within 0.002 inches.

Figure 12: ISD2560/75/90/120 Products **Current Bonding Physical Layout**<sup>1</sup> (Unpackaged Die)

## ISD2560/75/90/12<sup>2</sup>

- I. Die Dimensions  
X:  $187 \pm 1$  mils  
Y:  $399 \pm 1$  mils
- II. Die Thickness<sup>2</sup>  
 $17.5 \pm 1$  mils
- III. Pad Opening  
109 x 109 microns  
4.3 x 4.3 mils



The backside of die is internally connected to V<sub>SS</sub>. It **MUST NOT** be connected to any other potential or damage may occur.

Die thickness is subject to change, please contact ISD factory for status.

**Table 20: ISD2560/75/90/120 Products *Current* PIN/PAD Designations, with Respect to Die Center (μm)**

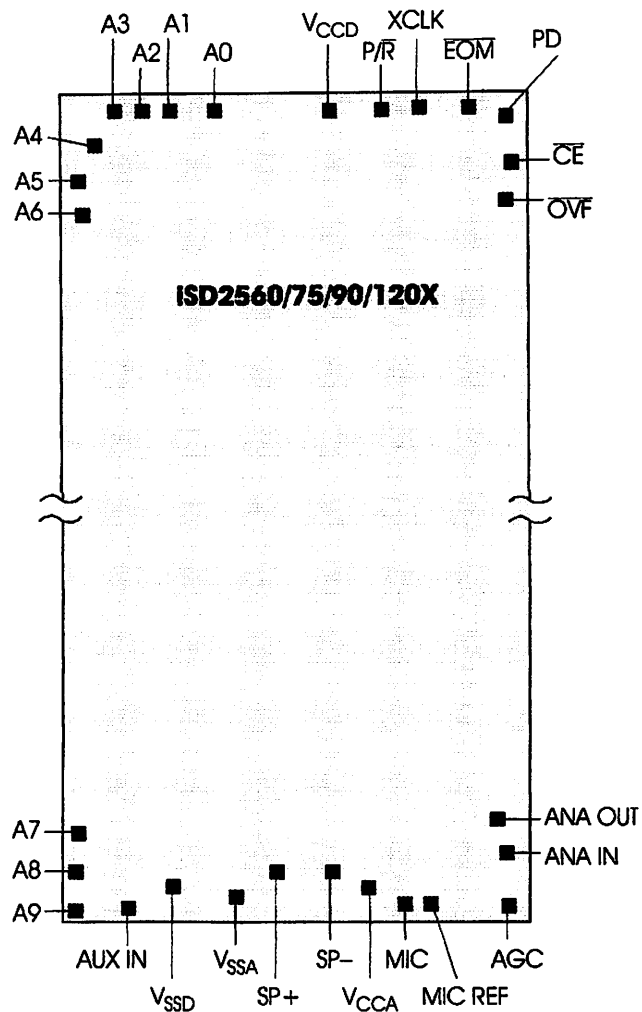
Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1148.9	4898.2
A1	Address 1	-1406.9	4898.2
A2	Address 2	-1661.9	4898.2
A3	Address 3	-1916.9	4898.2
A4	Address 4	-2069.9	4608.2
A5	Address 5	-2194.9	4358.2
A6	Address 6	-2194.9	4108.2
A7	Address 7	-2194.9	-4212.3
A8	Address 8	-2194.9	-4456.3
A9	Address 9	-2076.4	-4897.3
AUX IN	Auxiliary Input	-1607.9	-4868.3
V <sub>SSD</sub>	V <sub>SS</sub> Digital Power Supply	-1343.9	-4850.8
V <sub>SSA</sub>	V <sub>SS</sub> Analog Power Supply	-551.9	-4884.8
SP+	Speaker Output +	-111.4	-4790.8
SP-	Speaker Output -	425.6	-4790.8
V <sub>CCA</sub>	V <sub>CC</sub> Analog Power Supply	865.1	-4848.32
MIC	Microphone Input	1320.7	-4897.3
MIC REF	Microphone Reference	1605.1	-4897.3
AGC	Automatic Gain Control	1877.6	-4871.3
ANA IN	Analog Input	2202.11	-4269.8
ANA OUT	Analog Output	2123.1	-3910.8
OVF	Overflow Output	2142.6	4154.7
CE	Chip Enable Input	2202.1	4558.7
PD	Power Down Input	2048.1	4898.2
EOM	End of Message	1648.1	4865.7
XCLK	No Connect (optional)	1221.1	4898.2
P/ $\bar{R}$	Playback/Record	965.6	4898.2
V <sub>CCD</sub>	V <sub>CC</sub> Digital Power Supply	646.1	4895.7



Figure 13: ISD2560/75/90/120 Products *Future Bonding Physical Layout*<sup>1</sup> (Unpackaged Die)

## ISD2560/75/90/120X<sup>2</sup>

- I. Die Dimensions  
X:  $149.5 \pm 1$  mils  
Y:  $262.0 \pm 1$  mils
- II. Die Thickness<sup>2</sup>  
 $11.8 \pm .4$  mils
- III. Pad Opening  
111 x 111 microns  
4.4 x 4.4 mils



The backside of die is internally connected to V<sub>SS</sub>. It **MUST NOT** be connected to any other potential or damage may occur.

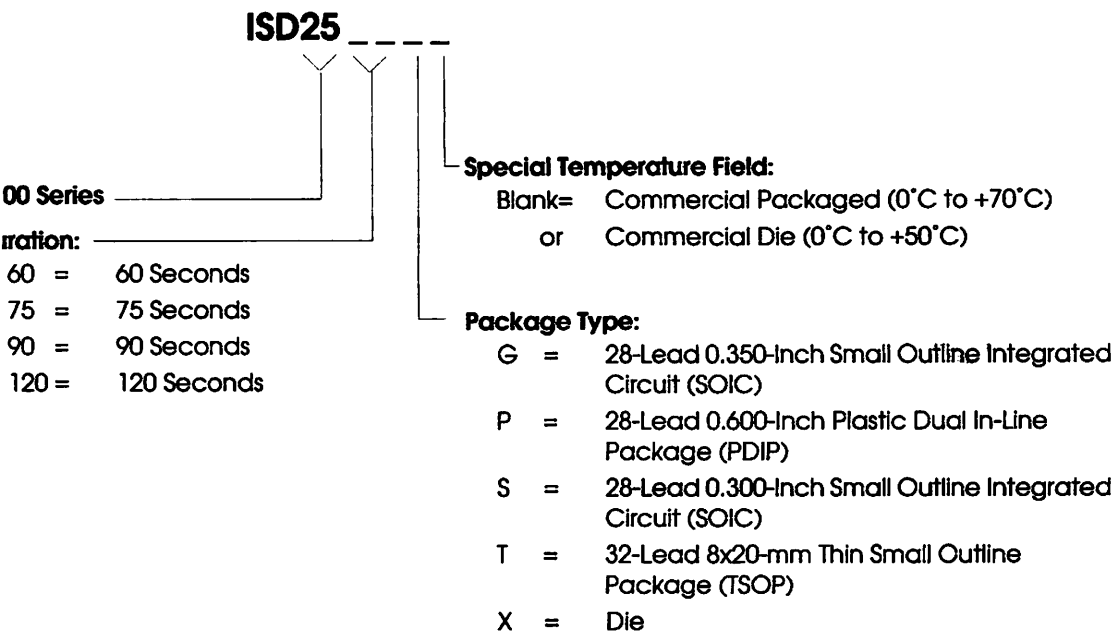
Die thickness is subject to change, please contact ISD factory for status and availability.

**Table 21: ISD2560/75/90/120 Products *Future* PIN/PAD Designations, with Respect to Die Center (μm)**

Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-897.9	3135.2
A1	Address 1	-1115.4	3135.2
A2	Address 2	-1331.0	3135.2
A3	Address 3	-1544.0	3135.2
A4	Address 4	-1640.4	2888.9
A5	Address 5	-1698.2	2671.0
A6	Address 6	-1698.2	2441.5
A7	Address 7	-1731.2	-2583.2
A8	Address 8	-1731.2	-2768.4
A9	Address 9	-1731.2	-3050.8
AUX IN	Auxiliary Input	-1410.1	-3115.7
V <sub>SSD</sub>	V <sub>SS</sub> Digital Power Supply	-1112.8	-3096.2
V <sub>SSA</sub>	V <sub>SS</sub> Analog Power Supply	-407.8	-3138.5
SP+	Speaker Output +	-47.4	-3067.7
SP-	Speaker Output -	386.9	-3067.7
V <sub>CCA</sub>	V <sub>CC</sub> Analog Power Supply	746.5	-3110.4
MIC	Microphone Input	1101.2	-3146.0
MIC REF	Microphone Reference	1294.7	-3146.0
AGC	Automatic Gain Control	1666.4	-3130.3
ANA IN	Analog Input	1728.6	-2654.0
ANA OUT	Analog Output	1700.9	-2411.0
OVF	Overflow Output	1340.9	3121.7
CE	Chip Enable Input	1726.7	2824.4
PD	Power Down Input	1730.5	3094.0
EOM	End of Message	1340.9	3121.7
XCLK	No Connect (optional)	986.5	3160.7
P/ $\overline{R}$	Playback/Record	807.2	3163.4
V <sub>CCD</sub>	V <sub>CC</sub> Digital Power Supply	544.7	3159.2

# ORDERING INFORMATION

## Product Number Descriptor Key



When ordering ISD2560/75/90/120 products, please refer to the following valid part numbers.

Part Number	Part Number	Part Number	Part Number
ISD2560G	ISD2575G	ISD2590G	ISD25120G
ISD2560P	ISD2575P	ISD2590P	ISD25120P
ISD2560S	ISD2575S	ISD2590S	ISD25120X
ISD2560T	ISD2575T	ISD2590T	
ISD2560X	ISD2575X	ISD2590X	

For the latest product information, access ISD’s worldwide website at <http://www.isd.com>.

## 1N4001 - 1N4007

### Features

- Low forward voltage drop.
- High surge current capability.



DO-41

COLOR BAND DENOTES CATHODE

## General Purpose Rectifiers

### Absolute Maximum Ratings\*

$T_A = 25^\circ\text{C}$  unless otherwise noted

Symbol	Parameter	Value							Units
		4001	4002	4003	4004	4005	4006	4007	
$V_{RRM}$	Peak Repetitive Reverse Voltage	50	100	200	400	600	800	1000	V
$I_{F(AV)}$	Average Rectified Forward Current, .375 " lead length @ $T_A = 75^\circ\text{C}$	1.0							A
$I_{FSM}$	Non-repetitive Peak Forward Surge Current 8.3 ms Single Half-Sine-Wave	30							A
$T_{stg}$	Storage Temperature Range	-55 to +175							$^\circ\text{C}$
$T_J$	Operating Junction Temperature	-55 to +175							$^\circ\text{C}$

\*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

### Thermal Characteristics

Symbol	Parameter	Value	Units
$P_D$	Power Dissipation	3.0	W
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	50	$^\circ\text{C/W}$

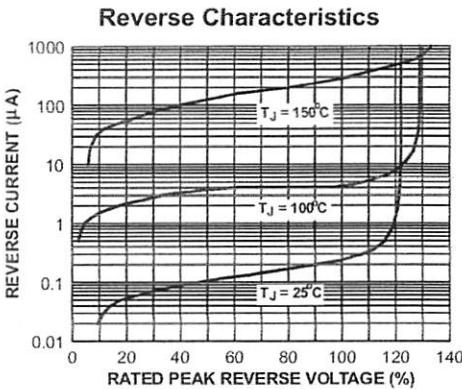
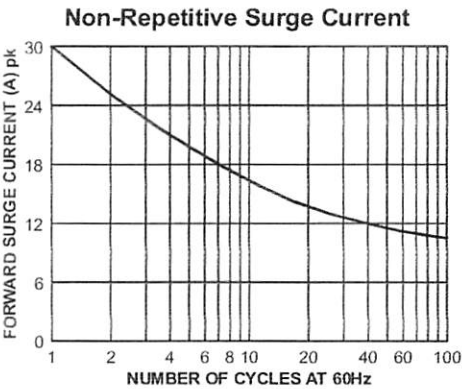
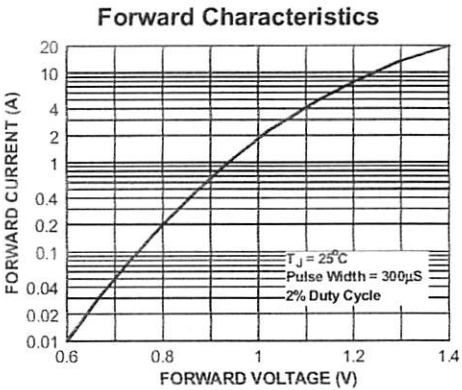
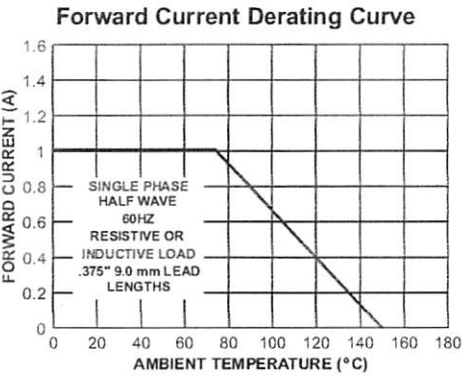
### Electrical Characteristics

$T_A = 25^\circ\text{C}$  unless otherwise noted

Symbol	Parameter	Device							Units
		4001	4002	4003	4004	4005	4006	4007	
$V_F$	Forward Voltage @ 1.0 A	1.1							V
$I_{rr}$	Maximum Full Load Reverse Current, Full Cycle $T_A = 75^\circ\text{C}$	30							$\mu\text{A}$
$I_R$	Reverse Current @ rated $V_R$ $T_A = 25^\circ\text{C}$ $T_A = 100^\circ\text{C}$	5.0 500							$\mu\text{A}$ $\mu\text{A}$
$C_T$	Total Capacitance $V_R = 4.0\text{ V}$ , $f = 1.0\text{ MHz}$	15							pF

General Purpose Rectifiers  
(continued)

Typical Characteristics



TRADEMARKS

The following are registered and unregistered trademarks Fairchild Semiconductor owns or is authorized to use and is not intended to be an exhaustive list of all such trademarks.

ACEx™	FACT™	ImpliedDisconnect™	PACMAN™	SPM™
ActiveArray™	FACT Quiet Series™	ISOPLANAR™	POP™	Stealth™
Bottomless™	FAST®	LittleFET™	Power247™	SuperSOT™-3
CoolFET™	FASTr™	MicroFET™	PowerTrench®	SuperSOT™-6
CROSSVOLT™	FRFET™	MicroPak™	QFET™	SuperSOT™-8
DOME™	GlobalOptoisolator™	MICROWIRE™	QS™	SyncFET™
EcoSPARK™	GTO™	MSX™	QT Optoelectronics™	TinyLogic®
E²CMOS™	HiSeC™	MSXPro™	Quiet Series™	TruTranslation™
EnSigna™	I²C™	OCX™	RapidConfigure™	UHC™
Across the board. Around the world.™		OCXPro™	RapidConnect™	UltraFET®
The Power Franchise™		OPTOLOGIC®	SILENT SWITCHER®	VCX™
Programmable Active Droop™		OPTOPLANAR™	SMART START™	

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

PRODUCT STATUS DEFINITIONS

Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative or In Design	This datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	This datasheet contains preliminary data, and supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
No Identification Needed	Full Production	This datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
Obsolete	Not In Production	This datasheet contains specifications on a product that has been discontinued by Fairchild semiconductor. The datasheet is printed for reference information only.

# Telephony-Voice and Data

gnetics, Inc. • 3521 North Chapel Hill Road • McHenry, IL 60050 • Tel: 815-385-2700 • Fax: 815-385-8578 • E-Mail: sales@premmag.com • Website: http://www.premmag.com

## High Crosstalk Attenuation Voice and Data Telecom Transformers

### Safety Agency

Meets United States (F.C.C.) and Canadian  
(D.O.C.) requirements.

UL component recognized

### Specifications

High Crosstalk attenuation

Low Profile

Impedance ratios of 600Ω: 600Ω

Hipot - 1500 VRMS

Ideal for multiple rack applications

- Notes: 1. All units are symmetrical and can be rotated 180°  
without changing the pin-out or electrical performance.  
2. Longitudinal balance connections for SPT-101 and  
SPT-195: (1A-2B) with 2A-1B and 6A-5B tied and float-  
ing, 600 Ω load with any secondary terminal grounded.

		SPT-101	SPT-123	SPT-125	SPT-126	SPT-194	SPT-195
RATIO	PRI	600	600	600	600	600	600
	SEC	600	600	600	600	600	600
TURN RATIO ± 2%		1:1	1:1	1:1	1:1	1:1	1:1
MAXIMUM DC BALANCE		90mA	90mA	90mA	80mA	90mA	80mA
INS. LOSS @ 1KHz		1.80dB	1.85dB	1.35dB	2.00dB	1.40dB	2.10dB
TURN LOSS @ 300Hz		11.0dB	12.0dB	13.0dB	11.5dB	12.0dB	11.0dB
I.D. @ 0dBm 300Hz (TYP.)		-65dB	-65dB	-65dB	-53dB	-53dB	-53dB
IMPEDANCE 10%	PRI	95Ω	95Ω	80Ω	95Ω	80Ω	95Ω
	SEC	180Ω	180Ω	100Ω	180Ω	100Ω	180Ω
RESPONSE 00-3.5KHz		±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB
RIC STRENGTH PRI-SEC-CORE		1500 VAC	1500 VAC	1500 VAC	1500 VAC	1500 VAC	1500 VAC
SITUATIONAL MEETS FCC 68.310 (a)		Yes Note #2	Yes	Yes	Yes	Yes	Yes Note #2
DATE PART		SPT-195	SPT-126	SPT-194	SPT-123	SPT-125	SPT-101

Transformers in blue shading are economy versions.  
Tests performed with 600Ω load on secondary with DC on primary.

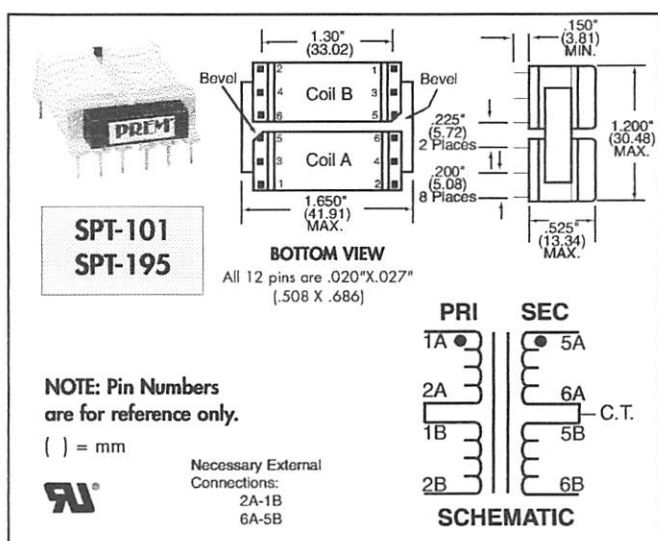
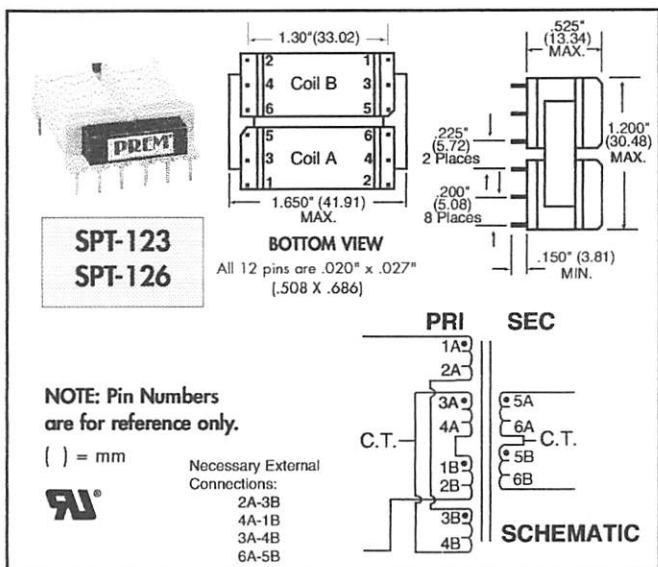
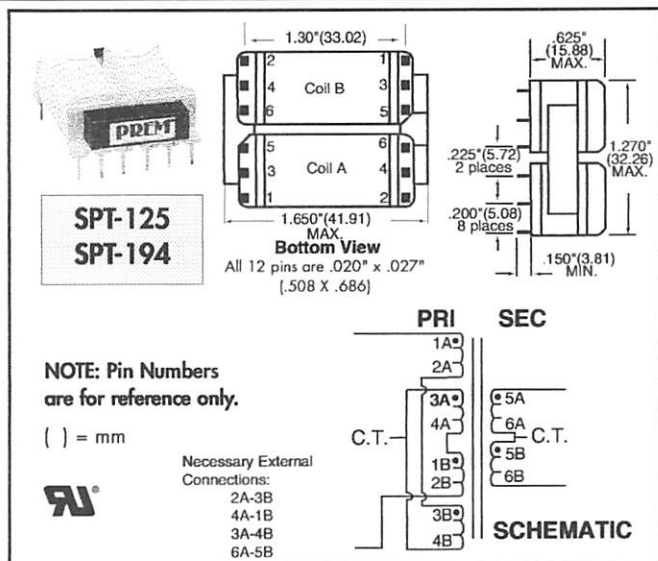
**Call Us Anytime  
for Technical Assistance!**

**BUY PREM DIRECT (815) 385-2700**

**Fax: (815) 385-8578**

**E-Mail: sales@premmag.com**

**Visit our Website: http://www.premmag.com**



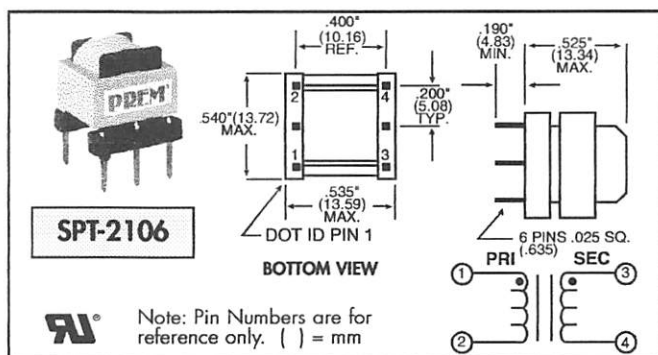
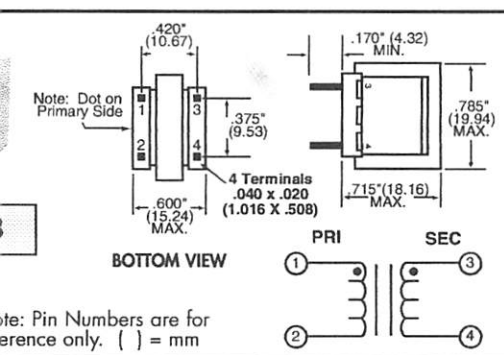
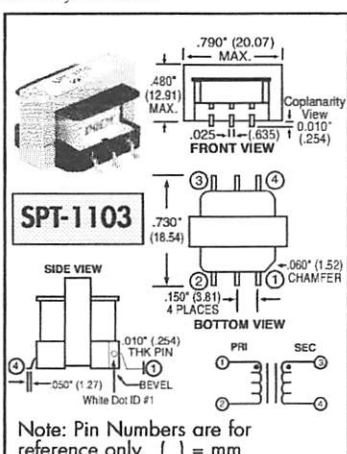
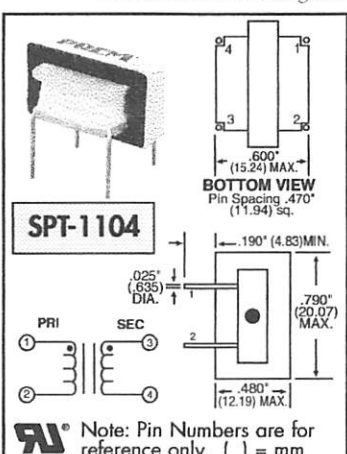
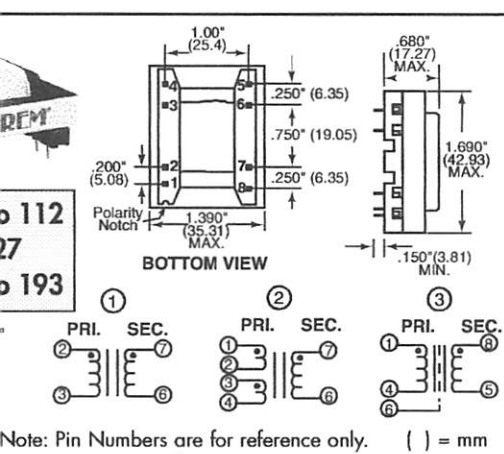
# phony-Voice and Data

ics, Inc. • 3521 North Chapel Hill Road • McHenry, IL 60050 • Tel: 815-385-2700 • Fax: 815-385-8576 • E-Mail: sales@premmag.com • Website: http://www.premmag.com

	SPT-109	SPT-110	SPT-111	SPT-112	SPT-127	SPT-128	SPT-190	SPT-191	SPT-192	SPT-193	SPT-1103 <sup>†</sup>	SPT-1104 <sup>†</sup>	SPT-2106
PRIMARY	600	600	900	900	600	600	600	600	900	900	600	600	600
SECONDARY	600	600	600	600	600	600	600	600	600	600	600	600	600
RATIO ± 2%	1:1	1:1.127	1:1.8168	1:1.942	1:1	1:1	1:1	1:1.127	1:1.8168	1:1.942	1:1.028	1:1.028	1:1.0523
MINIMUM DC BALANCE	80mA	80mA	80mA	80mA	120mA	0mA	80mA	80mA	80mA	80mA	0mA	0mA	0mA
INS. LOSS @ 1KHz	1.15dB	1.15dB	1.55dB	1.20dB	1.30dB	1.00dB	1.20dB	1.30dB	1.60dB	1.30dB	1.00dB	1.00dB	1.25dB
LOSS MIN. @ 300Hz	11.5dB	14.5dB	11.0dB	12.5dB	11.0dB	14.5dB	11.0dB	12.5dB	10.5dB	11.0dB	23.0dB	23.0dB	21.0dB
T.H.D. @ 1KHz (TYP.)	-65dB	-65dB	-65dB	-65dB	-65dB	-55dB	-53dB	-53dB	-53dB	-53dB	-59dB	-59dB	-59dB
PRIMARY	60Ω	67Ω	76Ω	83Ω	62Ω	35Ω	60Ω	67Ω	76Ω	83Ω	39Ω	39Ω	49Ω
SECONDARY	72Ω	75.5Ω	92Ω	126Ω	100Ω	35Ω	72Ω	75.5Ω	92Ω	126Ω	50Ω	50Ω	65Ω
RESPONSE 0-3.5KHz	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.5dB	±0.25dB
STRENGTH SEC-CORE	1500 VAC	1500 VAC	1500 VAC	1500 VAC	2400 VDC	1500 VAC	1500 VAC	1500 VAC	1500 VAC	1500 VAC	1500 VAC	1500 VAC	1500 VAC
BALANCE 68.310 (a)	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes
REFER TO NUMBER	1	2	1	2	3	•	1	2	1	2	•	•	•
URN LOSS MINIMUM	•	•	•	•	•	20.5dB	•	•	•	•	26.0dB	26.0dB	25.0dB
DATE PART	SPT-190	SPT-191	SPT-192	SPT-193	•	•	SPT-109	SPT-110	SPT-111	SPT-112	•	•	•

Matching: ±10% over entire frequency range

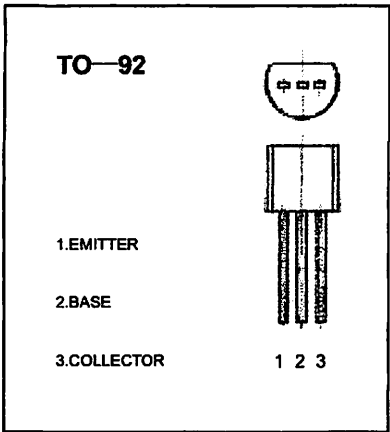
All tests performed with 600Ω on secondary with DC on primary  
Transformers in shading are economy versions.





FEATURES

Power dissipation  
P<sub>CM</sub> : 0.4 W (Tamb=25℃)  
Collector current  
I<sub>CM</sub> : 0.1 A  
Collector-base voltage  
V<sub>(BR)CBO</sub> : 50 V



ELECTRICAL CHARACTERISTICS (Tamb=25℃ unless otherwise specified)

Parameter	Symbol	Test conditions	MIN	TYP	MAX	UNIT
Collector-base breakdown voltage	V(BR) <sub>CBO</sub>	I <sub>C</sub> = 100 μ A, I <sub>E</sub> =0	50			V
Collector-emitter breakdown voltage	V(BR) <sub>CEO</sub>	I <sub>C</sub> = 0.1 mA, I <sub>B</sub> =0	45			V
Emitter-base breakdown voltage	V(BR) <sub>EBO</sub>	I <sub>E</sub> = 100 μ A, I <sub>C</sub> =0	5			V
Collector cut-off current	I <sub>CBO</sub>	V <sub>CB</sub> =50 V, I <sub>E</sub> =0			0.1	μ A
Collector cut-off current	I <sub>CEO</sub>	V <sub>CE</sub> =35 V, I <sub>B</sub> =0			0.1	μ A
Emitter cut-off current	I <sub>EBO</sub>	V <sub>EB</sub> = 3 V, I <sub>C</sub> =0			0.1	μ A
DC current gain(note)	H <sub>FE</sub> (1)	V <sub>CE</sub> = 5 V, I <sub>C</sub> = 1mA	60		1000	
Collector-emitter saturation voltage	V <sub>CE</sub> (sat)	I <sub>C</sub> = 100mA, I <sub>B</sub> = 5 mA			0.3	V
Base-emitter saturation voltage	V <sub>BE</sub> (sat)	I <sub>C</sub> = 100 mA, I <sub>B</sub> = 5mA			1	V
Transition frequency	f <sub>T</sub>	V <sub>CE</sub> = 5 V, I <sub>C</sub> = 10mA f =30MHz	150			MHz

CLASSIFICATION OF H<sub>FE</sub>(1)

Rank	A	B	C	D
Range	60-150	100-300	200-600	400-1000

# LM386

## Low Voltage Audio Power Amplifier

### General Description

The LM386 is a power amplifier designed for use in low voltage consumer applications. The gain is internally set to 20 to keep external part count low, but the addition of an external resistor and capacitor between pins 1 and 8 will increase the gain to any value from 20 to 200.

The inputs are ground referenced while the output automatically biases to one-half the supply voltage. The quiescent power drain is only 24 milliwatts when operating from a 6 volt supply, making the LM386 ideal for battery operation.

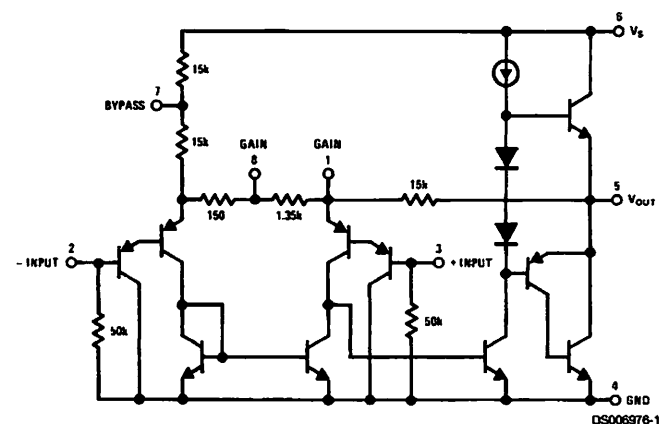
### Features

- Battery operation
- Minimum external parts
- Wide supply voltage range: 4V–12V or 5V–18V
- Low quiescent current drain: 4mA
- Voltage gains from 20 to 200
- Ground referenced input
- Self-centering output quiescent voltage
- Low distortion: 0.2% ( $A_V = 20$ ,  $V_S = 6V$ ,  $R_L = 8\Omega$ ,  $P_O = 125mW$ ,  $f = 1kHz$ )
- Available in 8 pin MSOP package

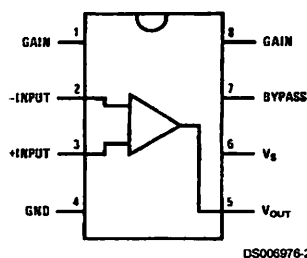
### Applications

- AM-FM radio amplifiers
- Portable tape player amplifiers
- Intercoms
- TV sound systems
- Line drivers
- Ultrasonic drivers
- Small servo drivers
- Power converters

### Equivalent Schematic and Connection Diagrams



**Small Outline,  
Molded Mini Small Outline,  
and Dual-In-Line Packages**



**Top View**  
Order Number LM386M-1,  
LM386MM-1, LM386N-1,  
LM386N-3 or LM386N-4  
See NS Package Number  
M08A, MUA08A or N08E

### Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	
(LM386N-1, -3, LM386M-1)	15V
Supply Voltage (LM386N-4)	22V
Package Dissipation (Note 3)	
(LM386N)	1.25W
(LM386M)	0.73W
(LM386MM-1)	0.595W
Input Voltage	±0.4V
Storage Temperature	-65°C to +150°C
Operating Temperature	0°C to +70°C
Junction Temperature	+150°C
Soldering Information	

Dual-In-Line Package	
Soldering (10 sec)	+260°C
Small Outline Package	
(SOIC and MSOP)	
Vapor Phase (60 sec)	+215°C
Infrared (15 sec)	+220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
Thermal Resistance	
$\theta_{JC}$ (DIP)	37°C/W
$\theta_{JA}$ (DIP)	107°C/W
$\theta_{JC}$ (SO Package)	35°C/W
$\theta_{JA}$ (SO Package)	172°C/W
$\theta_{JA}$ (MSOP)	210°C/W
$\theta_{JC}$ (MSOP)	56°C/W

### Electrical Characteristics (Notes 1, 2)

T<sub>A</sub> = 25°C

Parameter	Conditions	Min	Typ	Max	Units
Operating Supply Voltage (V <sub>S</sub> )					
LM386N-1, -3, LM386M-1, LM386MM-1		4		12	V
LM386N-4		5		18	V
Quiescent Current (I <sub>Q</sub> )	V <sub>S</sub> = 6V, V <sub>IN</sub> = 0		4	8	mA
Output Power (P <sub>OUT</sub> )					
LM386N-1, LM386M-1, LM386MM-1	V <sub>S</sub> = 6V, R <sub>L</sub> = 8Ω, THD = 10%	250	325		mW
LM386N-3	V <sub>S</sub> = 9V, R <sub>L</sub> = 8Ω, THD = 10%	500	700		mW
LM386N-4	V <sub>S</sub> = 16V, R <sub>L</sub> = 32Ω, THD = 10%	700	1000		mW
Voltage Gain (A <sub>v</sub> )	V <sub>S</sub> = 6V, f = 1 kHz		26		dB
	10 μF from Pin 1 to 8		46		dB
Bandwidth (BW)	V <sub>S</sub> = 6V, Pins 1 and 8 Open		300		kHz
Total Harmonic Distortion (THD)	V <sub>S</sub> = 6V, R <sub>L</sub> = 8Ω, P <sub>OUT</sub> = 125 mW		0.2		%
	f = 1 kHz, Pins 1 and 8 Open				
Power Supply Rejection Ratio (PSRR)	V <sub>S</sub> = 6V, f = 1 kHz, C <sub>BYPASS</sub> = 10 μF		50		dB
	Pins 1 and 8 Open, Referred to Output				
Input Resistance (R <sub>IN</sub> )			50		kΩ
Input Bias Current (I <sub>BIAS</sub> )	V <sub>S</sub> = 6V, Pins 2 and 3 Open		250		nA

Note 1: All voltages are measured with respect to the ground pin, unless otherwise specified.

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 3: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and 1) a thermal resistance of 107°C/W junction to ambient for the dual-in-line package and 2) a thermal resistance of 170°C/W for the small outline package.

## Application Hints

### GAIN CONTROL

To make the LM386 a more versatile amplifier, two pins (1 and 8) are provided for gain control. With pins 1 and 8 open, a 1.35 k $\Omega$  resistor sets the gain at 20 (26 dB). If a capacitor is connected from pin 1 to 8, bypassing the 1.35 k $\Omega$  resistor, the gain will go up to 200 (46 dB). If a resistor is placed in series with the capacitor, the gain can be set to any value from 20 to 200. Gain control can also be done by capacitively coupling a resistor (or FET) from pin 1 to ground.

Additional external components can be placed in parallel with the internal feedback resistors to tailor the gain and frequency response for individual applications. For example, you can compensate poor speaker bass response by frequency shaping the feedback path. This is done with a series resistor from pin 1 to 5 (paralleling the internal 15 k $\Omega$  resistor). For a 3 dB effective bass boost:  $R \approx 15$  k $\Omega$ , the lowest value for good stable operation is  $R = 10$  k $\Omega$  if pin 8 is open. If pins 1 and 8 are bypassed then  $R$  as low as 2 k $\Omega$  can be used. The only restriction is because the amplifier is only compensated for closed-loop gains greater than 9.

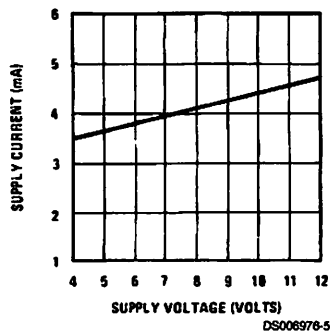
### INPUT BIASING

The schematic shows that both inputs are biased to ground with a 50 k $\Omega$  resistor. The base current of the input transistors is about 250 nA, so the inputs are at about 12.5 mV when left open. If the dc source resistance driving the LM386 is higher than 250 k $\Omega$  it will contribute very little additional offset (about 2.5 mV at the input, 50 mV at the output). If the dc source resistance is less than 10 k $\Omega$ , then shorting the unused input to ground will keep the offset low (about 2.5 mV at the input, 50 mV at the output). For dc source resistances between these values we can eliminate excess offset by putting a resistor from the unused input to ground, equal in value to the dc source resistance. Of course all offset problems are eliminated if the input is capacitively coupled.

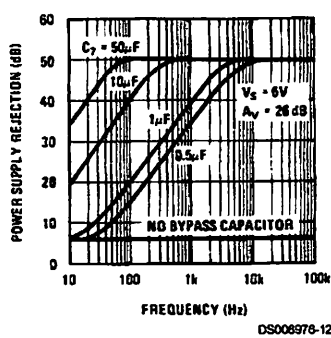
When using the LM386 with higher gains (bypassing the 1.35 k $\Omega$  resistor between pins 1 and 8) it is necessary to bypass the unused input, preventing degradation of gain and possible instabilities. This is done with a 0.1  $\mu$ F capacitor or a short to ground depending on the dc source resistance on the driven input.

# Typical Performance Characteristics

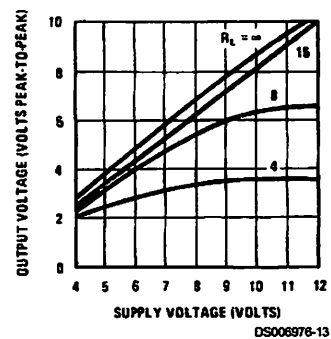
Quiescent Supply Current vs Supply Voltage



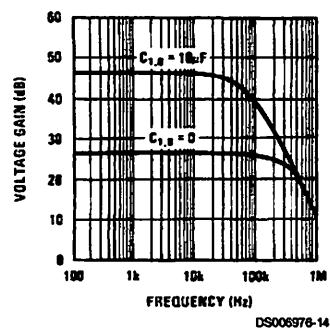
Power Supply Rejection Ratio (Referred to the Output) vs Frequency



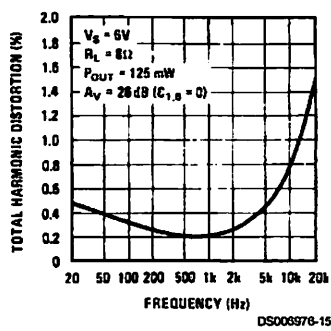
Peak-to-Peak Output Voltage Swing vs Supply Voltage



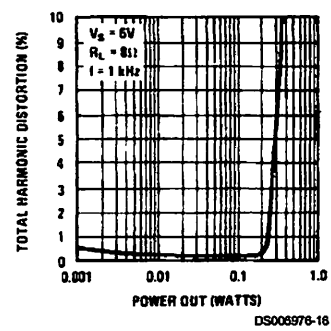
Voltage Gain vs Frequency



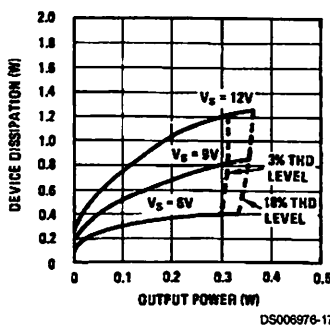
Distortion vs Frequency



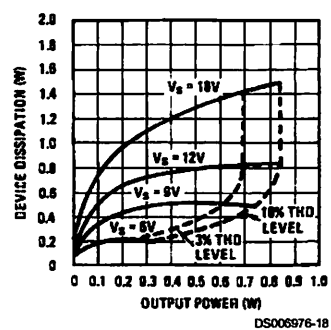
Distortion vs Output Power



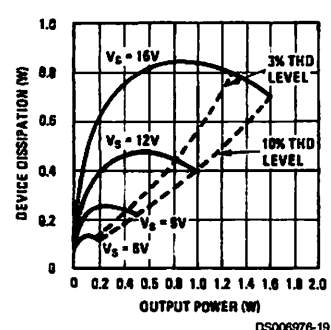
Device Dissipation vs Output Power—4Ω Load



Device Dissipation vs Output Power—8Ω Load

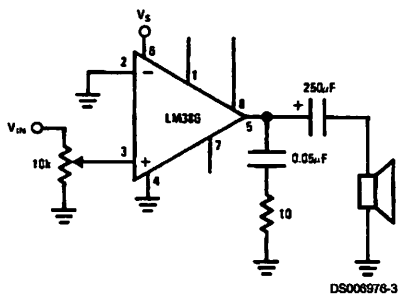


Device Dissipation vs Output Power—16Ω Load

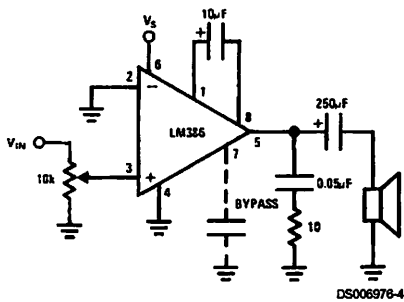


ical Applications

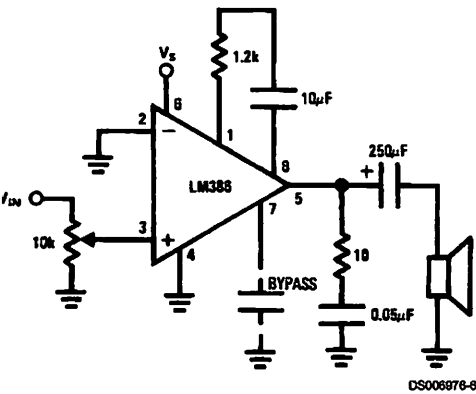
Amplifier with Gain = 20  
Minimum Parts



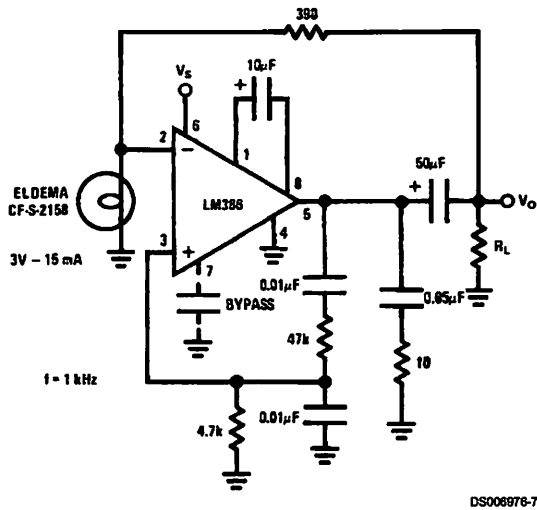
Amplifier with Gain = 200



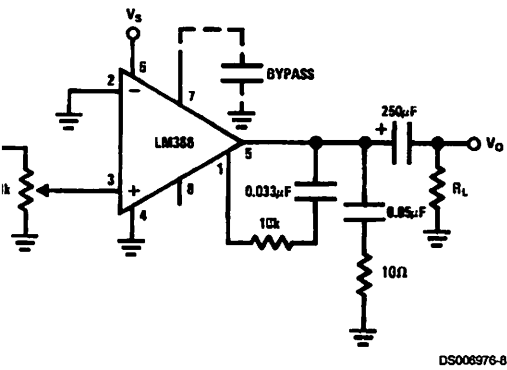
Amplifier with Gain = 50



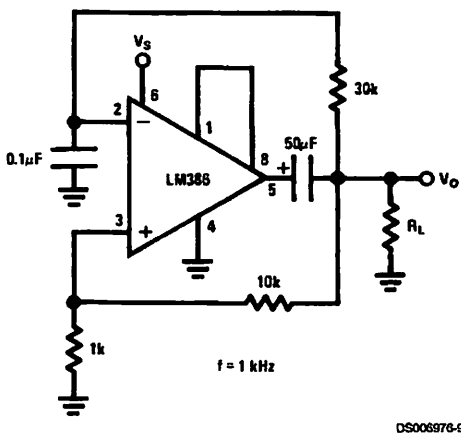
Low Distortion Power Wienbridge Oscillator



Amplifier with Bass Boost

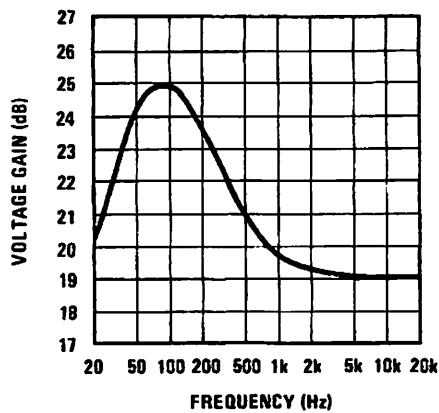


Square Wave Oscillator



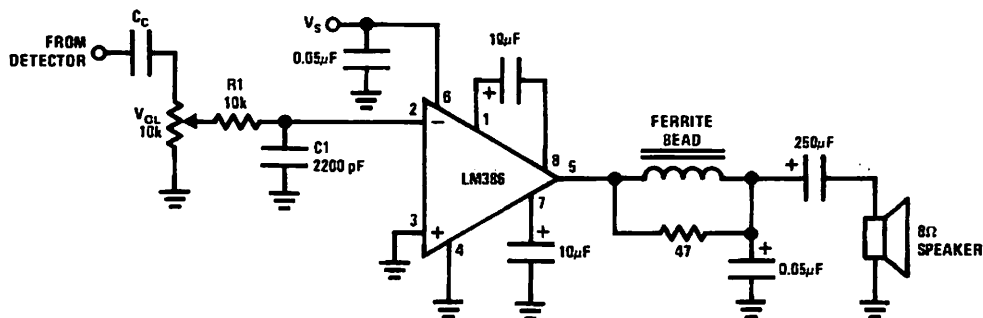
Typical Applications (Continued)

Frequency Response with Bass Boost



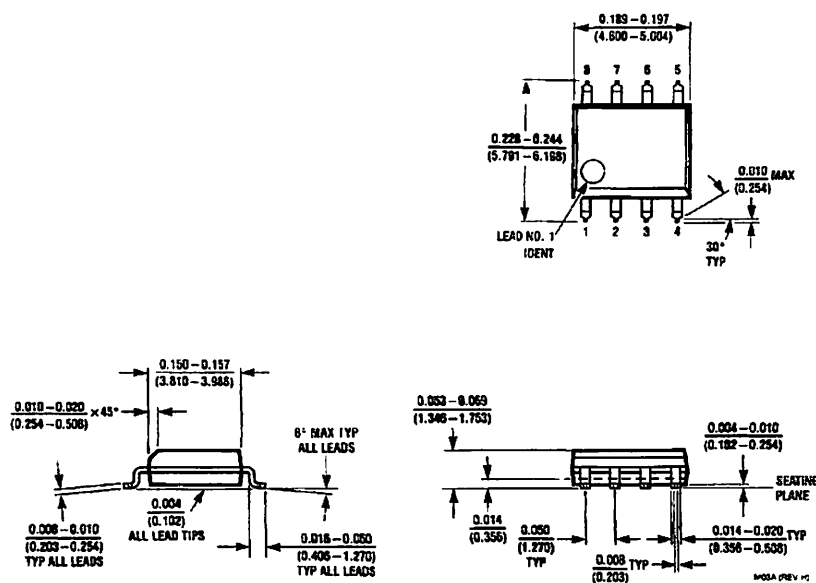
DS006976-10

AM Radio Power Amplifier



DS006976-11

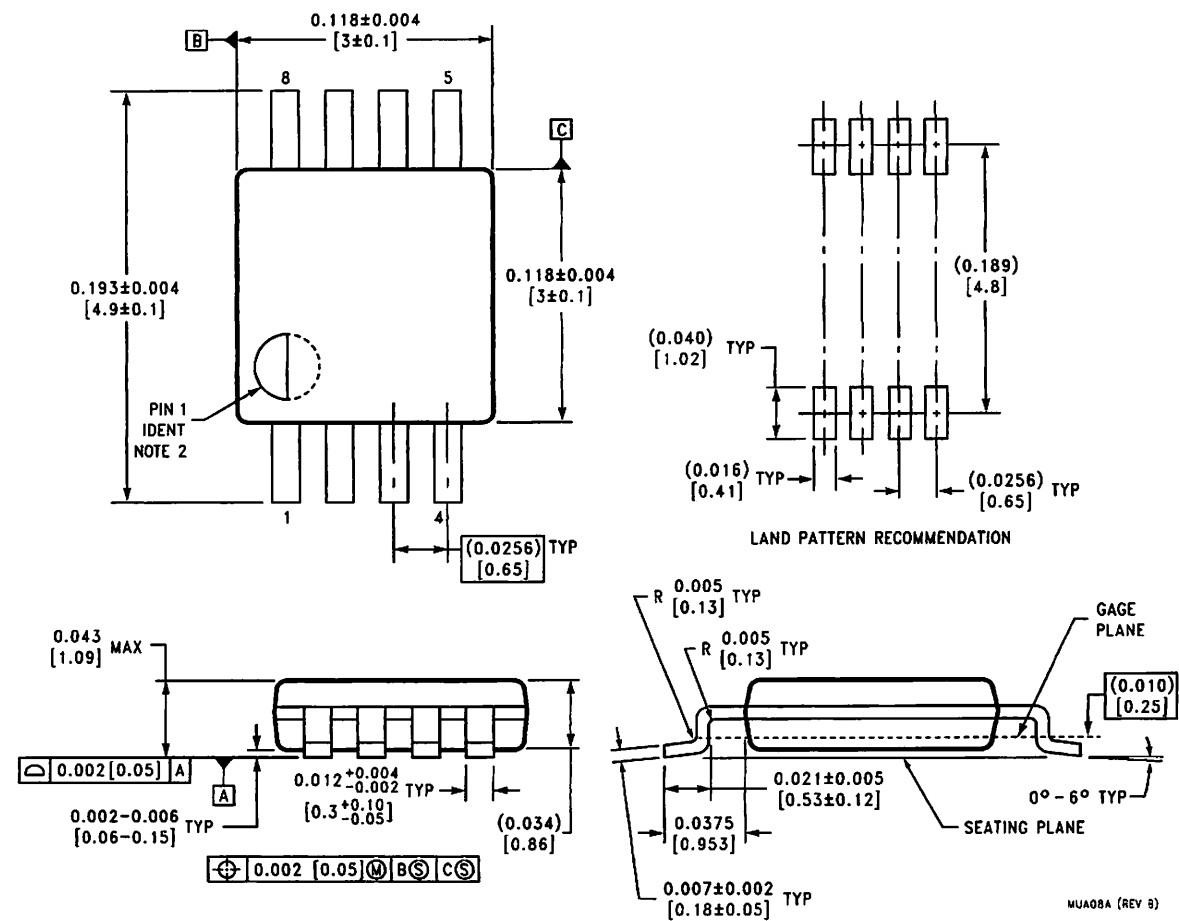
- Note 4: Twist Supply lead and supply ground very tightly.
- Note 5: Twist speaker lead and ground very tightly.
- Note 6: Ferrite bead in Ferroxcube K5-001-001/3B with 3 turns of wire.
- Note 7: R1C1 band limits input signals.
- Note 8: All components must be spaced very closely to IC.



SO Package (M)  
Order Number LM386M-1  
NS Package Number M08A



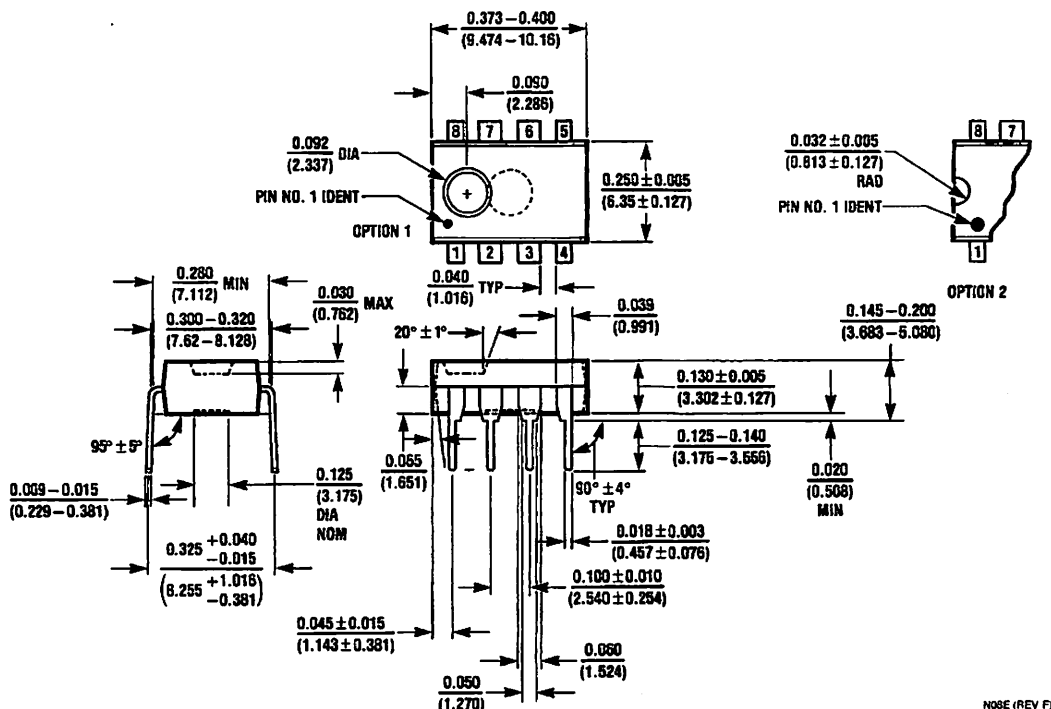
Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



8-Lead (0.118" Wide) Molded Mini Small Outline Package  
Order Number LM386MM-1  
NS Package Number MUA08A

MUA08A (REV B)

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Dual-In-Line Package (N)  
Order Number LM386N-1, LM386N-3 or LM386N-4  
NS Package Number N08E

## SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL MANAGER OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. A life support device or system is a device or system which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the accompanying data sheet, can be reasonably expected to result in a significant injury to the user.

2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor  
Corporation  
Americas  
Tel: 1-800-272-9959  
Fax: 1-800-737-7018  
Email: support@nsc.com  
national.com

National Semiconductor  
Europe  
Fax: +49 (0) 180-530 85 86  
Email: europe.support@nsc.com  
Deutsch Tel: +49 (0) 69 9508 6208  
English Tel: +44 (0) 870 24 0 2171  
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor  
Asia Pacific Customer  
Response Group  
Tel: 65-2544466  
Fax: 65-2504466  
Email: ap.support@nsc.com

National Semiconductor  
Japan Ltd.  
Tel: 81-3-5639-7560  
Fax: 81-3-5639-7507

National Semiconductor does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPPLERS

4N25  
H11A1

4N26  
H11A1

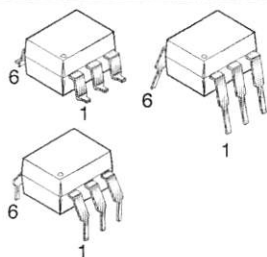
4N27  
H11A2

4N28  
H11A3

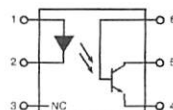
4N35  
H11A4

4N36  
H11A5

## WHITE PACKAGE (-M SUFFIX)

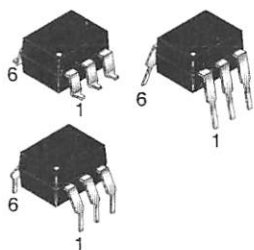


## SCHEMATIC



PIN 1. ANODE  
2. CATHODE  
3. NO CONNECTION  
4. EMITTER  
5. COLLECTOR  
6. BASE

## BLACK PACKAGE (NO -M SUFFIX)



## DESCRIPTION

General purpose optocouplers consist of a gallium arsenide infrared emitting diode driving a silicon phototransistor in a 6-pin in-line package.

## FEATURES

Also available in white package by specifying -M suffix, eg. 4N25-M

UL recognized (File # E90700)

UL ENEC recognized (File # 94766)

Add option V for white package (e.g., 4N25V-M)

Add option 300 for black package (e.g., 4N25.300)

## APPLICATIONS

Power supply regulators

Digital logic inputs

Microprocessor inputs

**GENERAL PURPOSE 6-PIN  
PHOTOTRANSISTOR OPTOCOUPLERS**

<b>4N25 N37</b>	<b>4N26 H11A1</b>	<b>4N27 H11A2</b>	<b>4N28 H11A3</b>	<b>4N35 H11A4</b>	<b>4N36 H11A5</b>
---------------------	-----------------------	-----------------------	-----------------------	-----------------------	-----------------------

ABSOLUTE MAXIMUM RATINGS (T <sub>A</sub> = 25°C unless otherwise specified)			
Parameter	Symbol	Value	Units
ENVIRONMENTAL DEVICE			
Storage Temperature	T <sub>STG</sub>	-55 to +150	°C
Operating Temperature	T <sub>OPR</sub>	-55 to +100	°C
Wave solder temperature (see page 14 for reflow solder profiles)	T <sub>SOL</sub>	260 for 10 sec	°C
Total Device Power Dissipation @ T <sub>A</sub> = 25°C Rate above 25°C	P <sub>D</sub>	250	mW
		3.3 (non-M), 2.94 (-M)	
INPUT CHARACTERISTICS			
Forward Average Input Current	I <sub>F</sub>	100 (non-M), 60 (-M)	mA
Reverse Input Voltage	V <sub>R</sub>	6	V
Forward Current - Peak (300μs, 2% Duty Cycle)	I <sub>F(pk)</sub>	3	A
Total Power Dissipation @ T <sub>A</sub> = 25°C Rate above 25°C	P <sub>D</sub>	150 (non-M), 120 (-M)	mW
		2.0 (non-M), 1.41 (-M)	mW/°C
TRANSISTOR CHARACTERISTICS			
Collector-Emitter Voltage	V <sub>CEO</sub>	30	V
Collector-Base Voltage	V <sub>CBO</sub>	70	V
Emitter-Collector Voltage	V <sub>ECO</sub>	7	V
Collector Power Dissipation @ T <sub>A</sub> = 25°C Rate above 25°C	P <sub>D</sub>	150	mW
		2.0 (non-M), 1.76 (-M)	mW/°C

**GENERAL PURPOSE 6-PIN  
PHOTOTRANSISTOR OPTOCOUPLEDERS**

<b>4N25</b> <b>4N37</b>	<b>4N26</b> <b>H11A1</b>	<b>4N27</b> <b>H11A2</b>	<b>4N28</b> <b>H11A3</b>	<b>4N35</b> <b>H11A4</b>	<b>4N36</b> <b>H11A5</b>
----------------------------	-----------------------------	-----------------------------	-----------------------------	-----------------------------	-----------------------------

**ELECTRICAL CHARACTERISTICS** ( $T_A = 25^{\circ}\text{C}$  unless otherwise specified)

INDIVIDUAL COMPONENT CHARACTERISTICS						
Parameter	Test Conditions	Symbol	Min	Typ*	Max	Unit
<b>FORWARD VOLTAGE</b>						
Forward Voltage	( $I_F = 10\text{ mA}$ )	$V_F$		1.18	1.50	V
Reverse Leakage Current	( $V_R = 6.0\text{ V}$ )	$I_R$		0.001	10	$\mu\text{A}$
<b>BREAKDOWN VOLTAGE</b>						
Collector-Emitter Breakdown Voltage	( $I_C = 1.0\text{ mA}$ , $I_F = 0$ )	$BV_{CEO}$	30	100		V
Collector-Base Breakdown Voltage	( $I_C = 100\text{ }\mu\text{A}$ , $I_F = 0$ )	$BV_{CBO}$	70	120		V
Emitter-Collector Breakdown Voltage	( $I_E = 100\text{ }\mu\text{A}$ , $I_F = 0$ )	$BV_{ECO}$	7	10		V
Collector-Emitter Dark Current	( $V_{CE} = 10\text{ V}$ , $I_F = 0$ )	$I_{CEO}$		1	50	nA
Collector-Base Dark Current	( $V_{CB} = 10\text{ V}$ )	$I_{CBO}$			20	nA
Capacitance	( $V_{CE} = 0\text{ V}$ , $f = 1\text{ MHz}$ )	$C_{CE}$		8		pF

ISOLATION CHARACTERISTICS						
Characteristic	Test Conditions	Symbol	Min	Typ*	Max	Units
Input-Output Isolation Voltage	(Non '-M', Black Package) ( $f = 60\text{ Hz}$ , $t = 1\text{ min}$ )	$V_{ISO}$	5300			Vac(rms)
	(''-M', White Package) ( $f = 60\text{ Hz}$ , $t = 1\text{ sec}$ )		7500			Vac(pk)
Isolation Resistance	( $V_{I-O} = 500\text{ VDC}$ )	$R_{ISO}$	$10^{11}$			$\Omega$
Isolation Capacitance	( $V_{I-O} = 5\text{ V}$ , $f = 1\text{ MHz}$ )	$C_{ISO}$		0.5		pF
	(''-M' White Package)			0.2	2	pF

\*Typical values at  $T_A = 25^{\circ}\text{C}$

GENERAL PURPOSE 6-PIN  
PHOTOTRANSISTOR OPTOCOUPLEDERS

4N25 4N37	4N26 H11A1	4N27 H11A2	4N28 H11A3	4N35 H11A4	4N36 H11A5
--------------	---------------	---------------	---------------	---------------	---------------

TRANSFER CHARACTERISTICS (T <sub>A</sub> = 25°C Unless otherwise specified.)							
Characteristic	Test Conditions	Symbol	Device	Min	Typ*	Max	Unit
Current Transfer Ratio, Collector to Emitter	(I <sub>F</sub> = 10 mA, V <sub>CE</sub> = 10 V)	CTR	4N35 4N36 4N37	100			%
			H11A1	50			
			H11A5	30			
			4N25 4N26 H11A2 H11A3	20			
			4N27 4N28 H11A4	10			
	(I <sub>F</sub> = 10 mA, V <sub>CE</sub> = 10 V, T <sub>A</sub> = -55°C)		4N35 4N36 4N37	40			
	(I <sub>F</sub> = 10 mA, V <sub>CE</sub> = 10 V, T <sub>A</sub> = +100°C)		4N35 4N36 4N37	40			
Collector-Emitter Saturation Voltage	(I <sub>C</sub> = 2 mA, I <sub>F</sub> = 50 mA)	V <sub>CE (SAT)</sub>	4N25 4N26 4N27 4N28			0.5	V
	(I <sub>C</sub> = 0.5 mA, I <sub>F</sub> = 10 mA)		4N35 4N36 4N37			0.3	
			H11A1 H11A2 H11A3 H11A4 H11A5			0.4	
Off-Saturated Turn-on Time	(I <sub>F</sub> = 10 mA, V <sub>CC</sub> = 10 V, R <sub>L</sub> = 100Ω) (Fig.20)	T <sub>ON</sub>	4N25 4N26 4N27 4N28 H11A1 H11A2 H11A3 H11A4 H11A5		2		μs
On-Saturated Turn-on Time	(I <sub>C</sub> = 2 mA, V <sub>CC</sub> = 10 V, R <sub>L</sub> = 100Ω) (Fig.20)	T <sub>ON</sub>	4N35 4N36 4N37		2	10	μs

GENERAL PURPOSE 6-PIN  
PHOTOTRANSISTOR OPTOCOUPLEDERS

4N25 4N37	4N26 H11A1	4N27 H11A2	4N28 H11A3	4N35 H11A4	4N36 H11A5
--------------	---------------	---------------	---------------	---------------	---------------

TRANSFER CHARACTERISTICS (T <sub>A</sub> = 25°C Unless otherwise specified.) (Continued)							
Characteristic	Test Conditions	Symbol	Device	Min	Typ*	Max	Unit
Turn-off Time	(I <sub>F</sub> = 10 mA, V <sub>CC</sub> = 10 V, R <sub>L</sub> = 100Ω) (Fig.20)	T <sub>OFF</sub>	4N25 4N26 4N27 4N28 H11A1 H11A2 H11A3 H11A4 H11A5		2		μs
	(I <sub>C</sub> = 2 mA, V <sub>CC</sub> = 10 V, R <sub>L</sub> = 100Ω) (Fig.20)		4N35 4N36 4N37		2	10	

\* Typical values at T<sub>A</sub> = 25°C

**4N25  
H11A37**

**4N26  
H11A1**

**4N27  
H11A2**

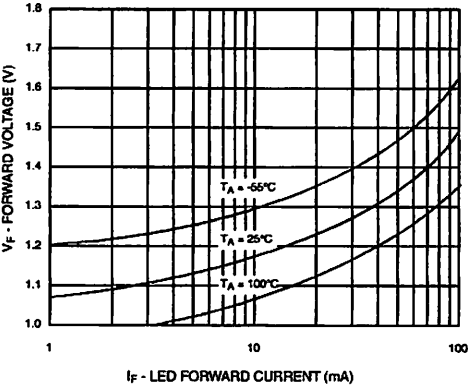
**4N28  
H11A3**

**4N35  
H11A4**

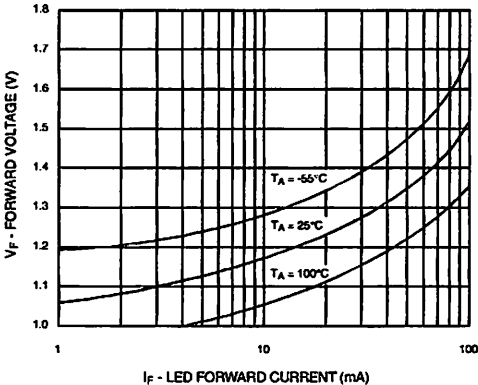
**4N36  
H11A5**

**TYPICAL PERFORMANCE CURVES**

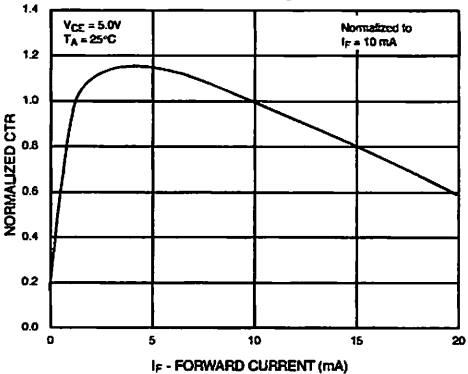
**Fig. 1 LED Forward Voltage vs. Forward Current  
(Black Package)**



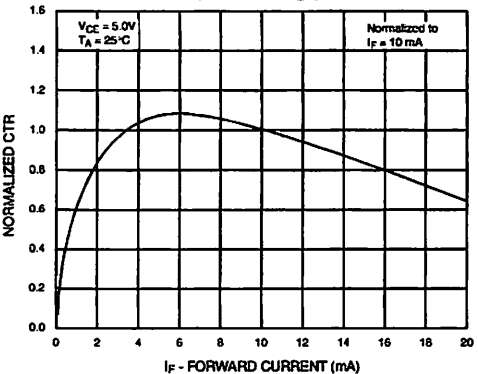
**Fig. 2 LED Forward Voltage vs. Forward Current  
(White Package)**



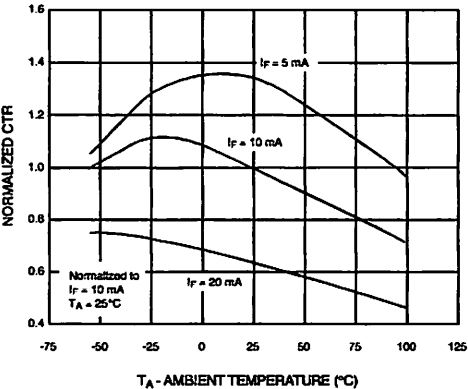
**Fig.3 Normalized CTR vs. Forward Current  
(Black Package)**



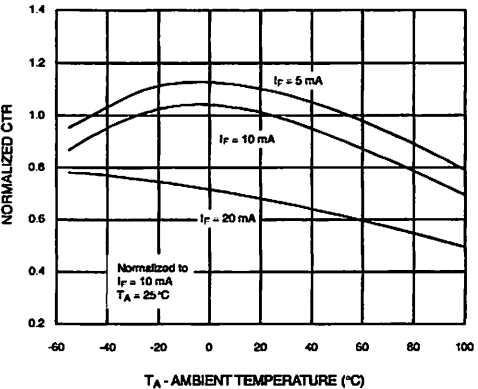
**Fig.4 Normalized CTR vs. Forward Current  
(White Package)**



**Fig. 5 Normalized CTR vs. Ambient Temperature  
(Black Package)**



**Fig. 6 Normalized CTR vs. Ambient Temperature  
(White Package)**





# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPLERS

4N25  
4N37

4N26  
H11A1

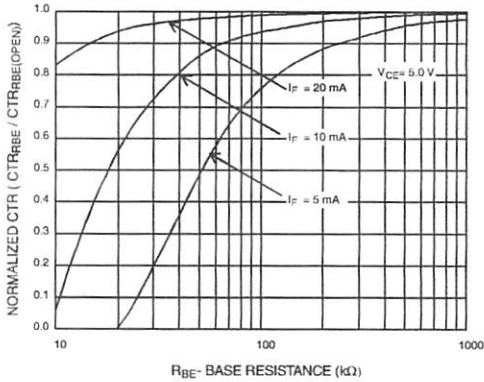
4N27  
H11A2

4N28  
H11A3

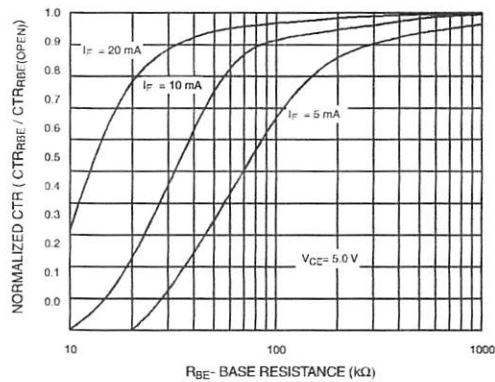
4N35  
H11A4

4N36  
H11A5

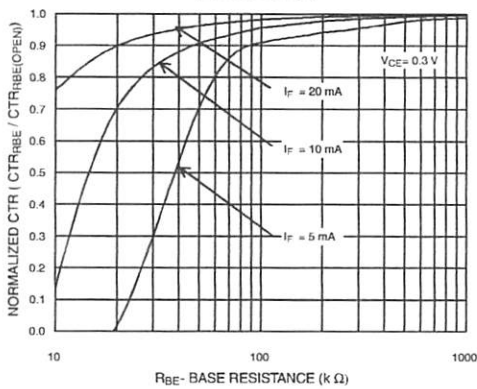
**Fig. 7 CTR vs. RBE (Unsaturated)  
(Black Package)**



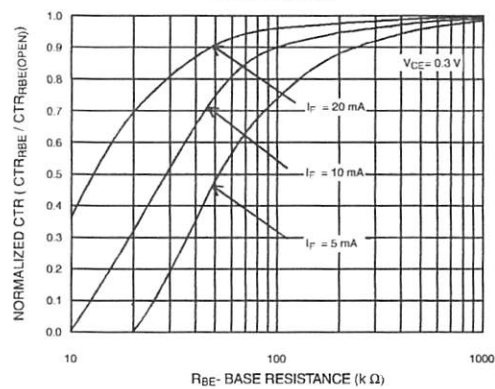
**Fig. 8 CTR vs. RBE (Unsaturated)  
(White Package)**



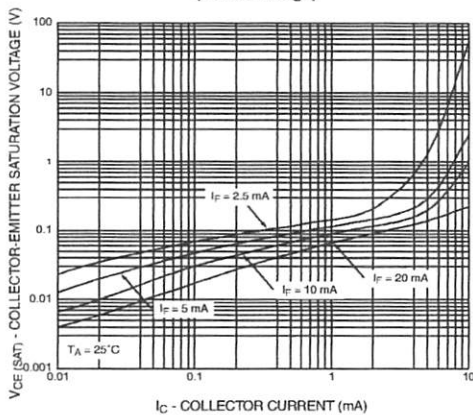
**Fig. 9 CTR vs. RBE (Saturated)  
(Black Package)**



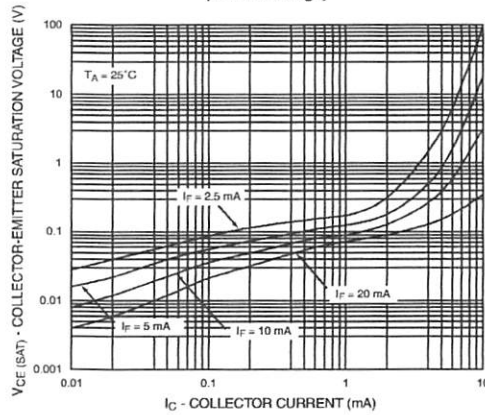
**Fig. 10 CTR vs. RBE (Saturated)  
(White Package)**



**Fig. 11 Collector-Emitter Saturation Voltage vs. Collector Current  
(Black Package)**



**Fig. 12 Collector-Emitter Saturation Voltage vs. Collector Current  
(White Package)**



# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPLERS

N25  
N37

4N26  
H11A1

4N27  
H11A2

4N28  
H11A3

4N35  
H11A4

4N36  
H11A5

Fig. 13 Switching Speed vs. Load Resistor  
(Black Package)

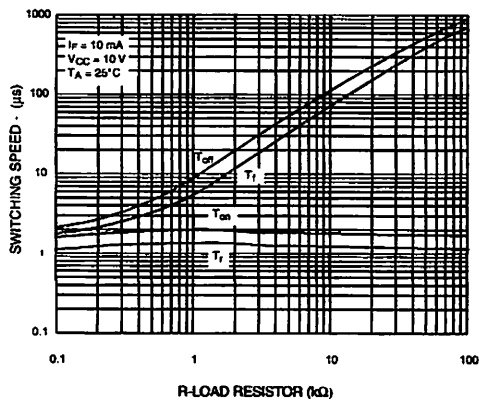


Fig. 14 Switching Speed vs. Load Resistor  
(White Package)

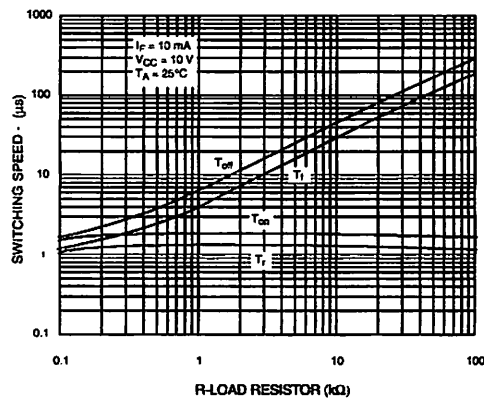


Fig. 15 Normalized  $t_{on}$  vs.  $R_{BE}$   
(Black Package)

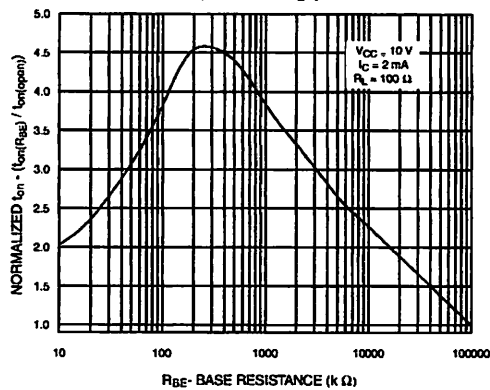


Fig. 16 Normalized  $t_{on}$  vs.  $R_{BE}$   
(White Package)

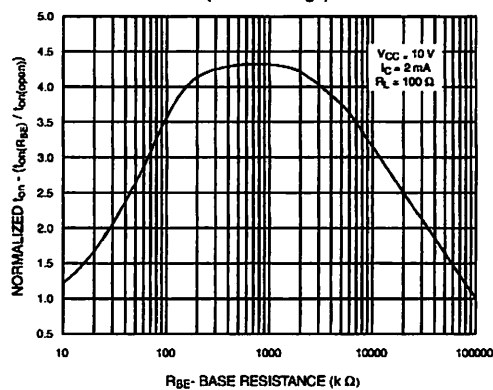


Fig. 17 Normalized  $t_{off}$  vs.  $R_{BE}$   
(Black Package)

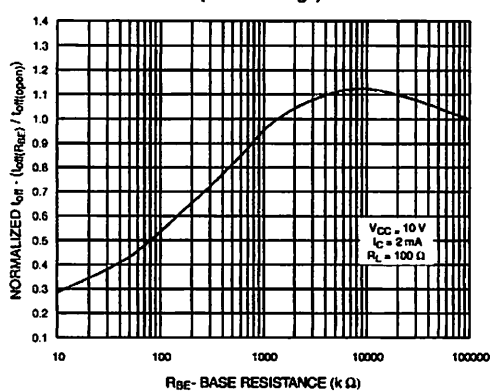
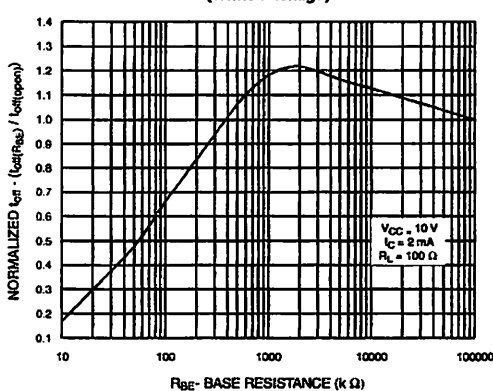


Fig. 18 Normalized  $t_{off}$  vs.  $R_{BE}$   
(White Package)



# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPPLERS

4N25	4N26	4N27	4N28	4N35	4N36
4N37	H11A1	H11A2	H11A3	H11A4	H11A5

Fig. 19 Dark Current vs. Ambient Temperature

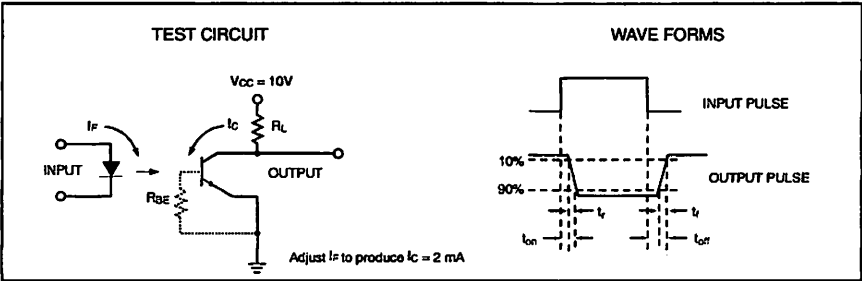
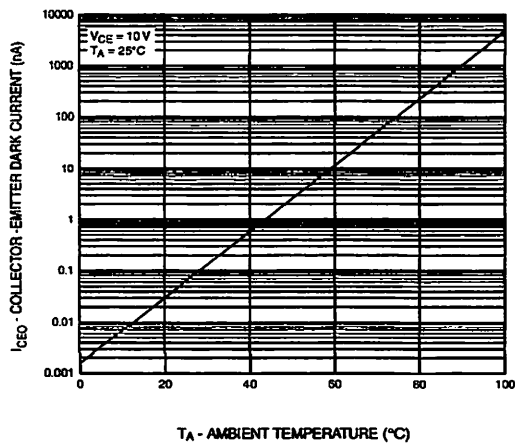


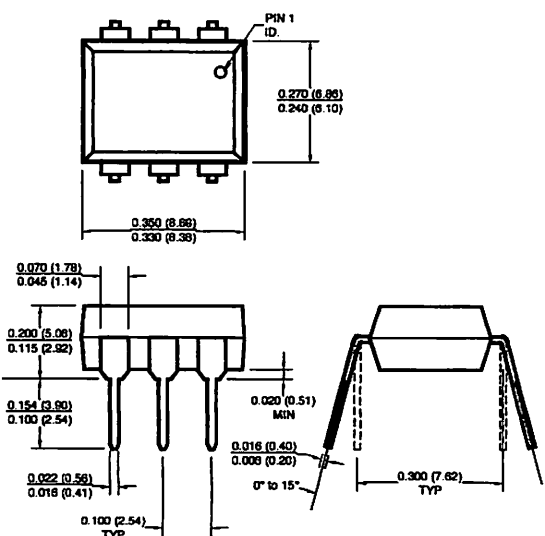
Figure 20. Switching Time Test Circuit and Waveforms

# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPPLERS

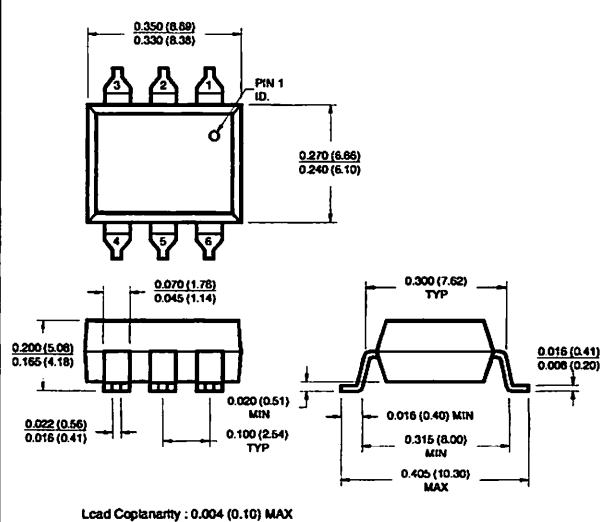
<b>4N25</b> <b>4N37</b>	<b>4N26</b> <b>H11A1</b>	<b>4N27</b> <b>H11A2</b>	<b>4N28</b> <b>H11A3</b>	<b>4N35</b> <b>H11A4</b>	<b>4N36</b> <b>H11A5</b>
----------------------------	-----------------------------	-----------------------------	-----------------------------	-----------------------------	-----------------------------

## Black Package (No -M Suffix)

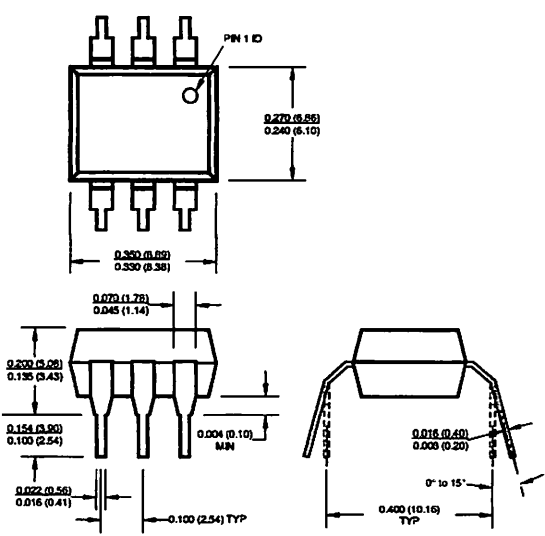
### Package Dimensions (Through Hole)



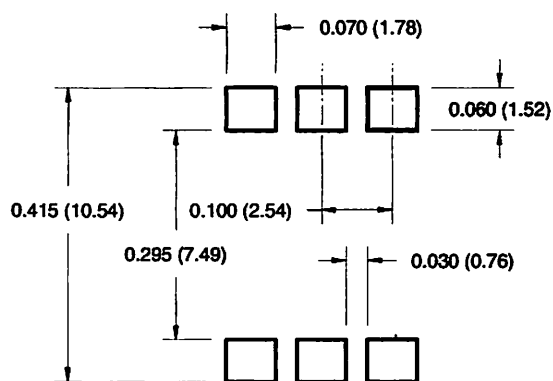
### Package Dimensions (Surface Mount)



### Package Dimensions (0.4" Lead Spacing)



### Recommended Pad Layout for Surface Mount Leadform



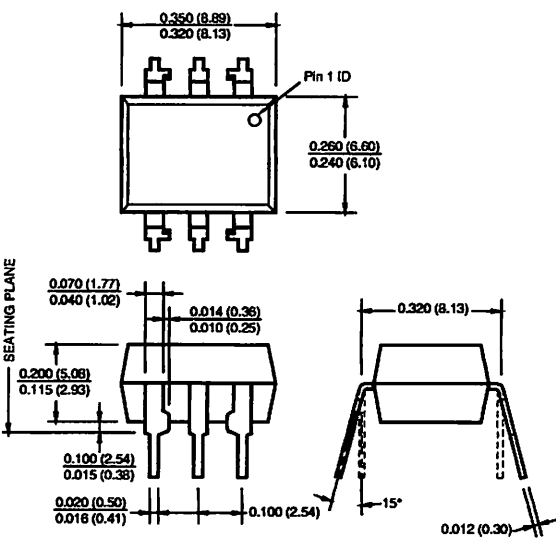
Dimensions are in inches (millimeters)

# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPPLERS

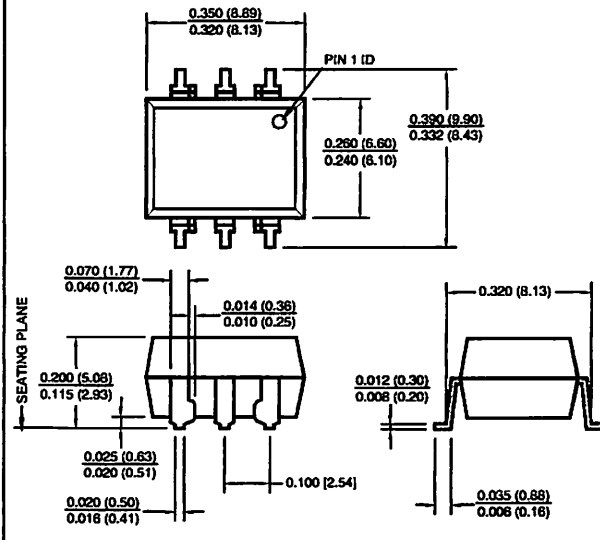
<b>4N25</b> <b>4N37</b>	<b>4N26</b> <b>H11A1</b>	<b>4N27</b> <b>H11A2</b>	<b>4N28</b> <b>H11A3</b>	<b>4N35</b> <b>H11A4</b>	<b>4N36</b> <b>H11A5</b>
----------------------------	-----------------------------	-----------------------------	-----------------------------	-----------------------------	-----------------------------

**Through Hole Package (-M Suffix)**

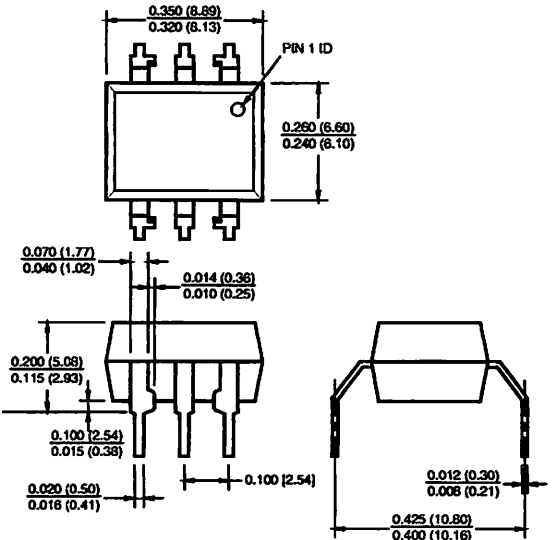
**Package Dimensions (Through Hole)**



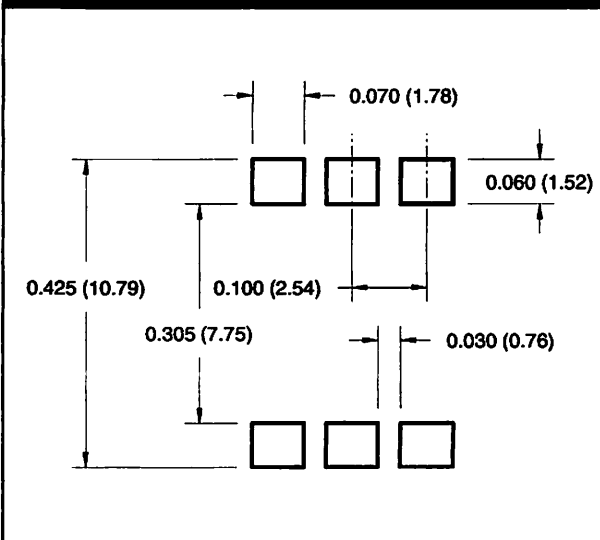
**Package Dimensions (Surface Mount)**



**Package Dimensions (0.4" Lead Spacing)**



**Recommended Pad Layout for  
Surface Mount Leadform**



Dimensions are in inches (millimeters)

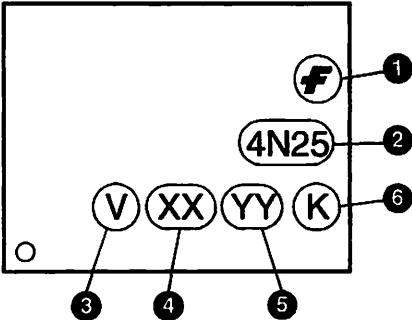
**GENERAL PURPOSE 6-PIN  
PHOTOTRANSISTOR OPTOCOUPLERS**

4N25 4N37	4N26 H11A1	4N27 H11A2	4N28 H11A3	4N35 H11A4	4N36 H11A5
--------------	---------------	---------------	---------------	---------------	---------------

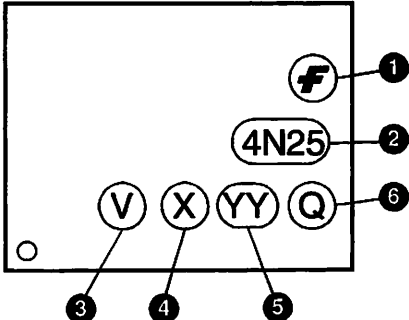
**ORDERING INFORMATION**

Order Entry Identifier		
Black Package (No Suffix)	White Package (-M Suffix)	Option
.S	S	Surface Mount Lead Bend
.SD	SR2	Surface Mount; Tape and reel
.W	T	0.4" Lead Spacing
.300	V	VDE 0884
.300W	TV	VDE 0884, 0.4" Lead Spacing
.3S	SV	VDE 0884, Surface Mount
.3SD	SR2V	VDE 0884, Surface Mount, Tape & Reel

**MARKING INFORMATION**



**Black Package, No Suffix**



**White Package, -M Suffix**

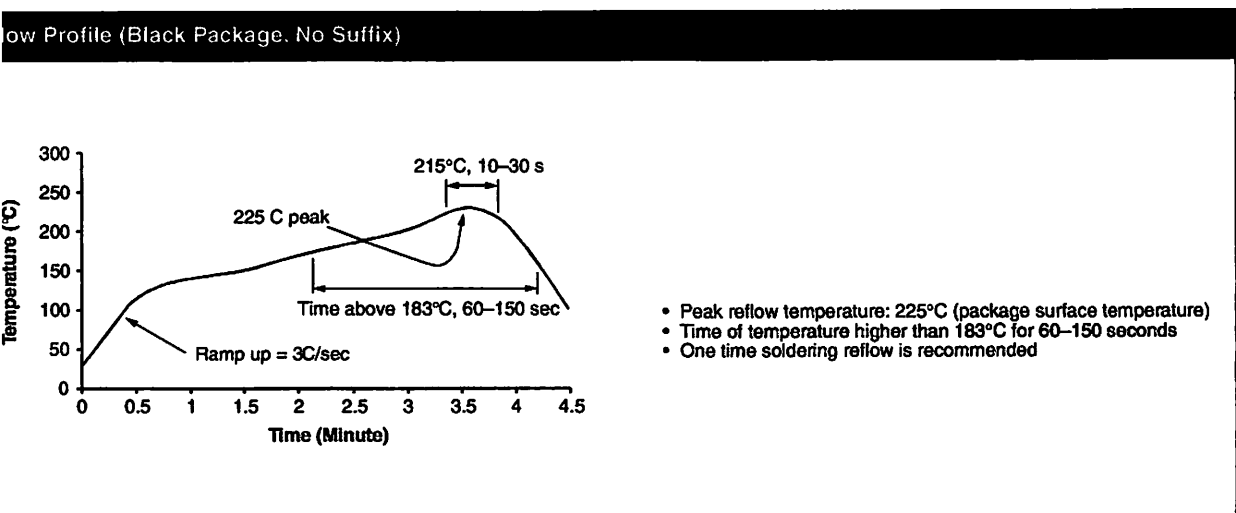
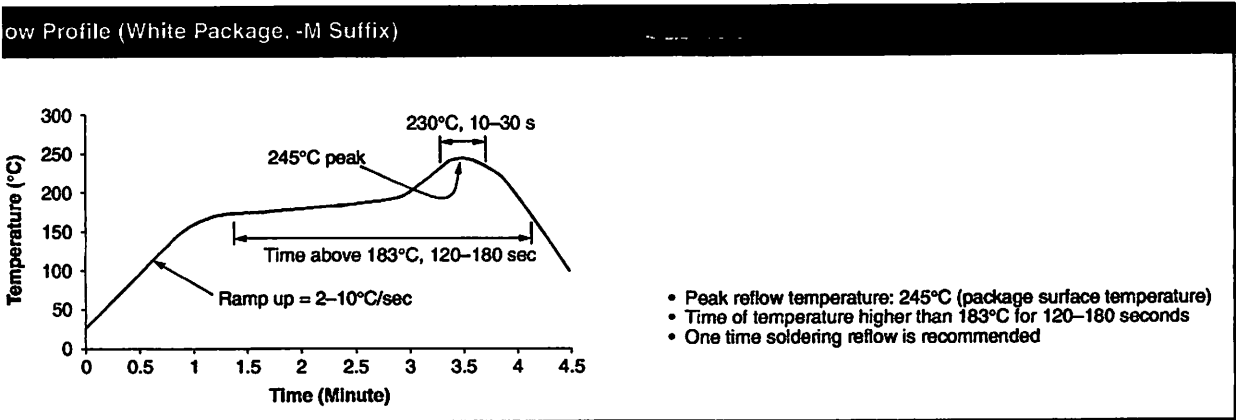
Definitions	
1	Fairchild logo
2	Device number
3	VDE mark (Note: Only appears on parts ordered with VDE option – See order entry table)
4	One or two digit year code <ul style="list-style-type: none"><li>• Two digits for black package parts, e.g., '03'</li><li>• One digit for white package parts, e.g., '3'</li></ul>
5	Two digit work week ranging from '01' to '53'
6	Assembly package code

\*Note – Parts built in the white package (M suffix) that do not have the 'V' option (see definition 3 above) that are marked with date code '325' or earlier are marked in the portrait format.



# GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPLEDERS

4N25	4N26	4N27	4N28	4N35	4N36
4N37	H11A1	H11A2	H11A3	H11A4	H11A5





**GENERAL PURPOSE 6-PIN  
PHOTOTRANSISTOR OPTOCOUPLEDERS**

<b>4N25</b>	<b>4N26</b>	<b>4N27</b>	<b>4N28</b>	<b>4N35</b>	<b>4N36</b>
<b>1N37</b>	<b>H11A1</b>	<b>H11A2</b>	<b>H11A3</b>	<b>H11A4</b>	<b>H11A5</b>

**DISCLAIMER**

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY OF ITS PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

**SUPPORT POLICY**

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. A life support device or system is a device or system which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

# LCM

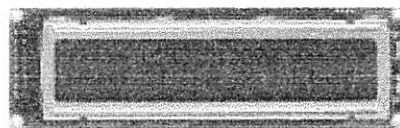
Liquid Crystal Display Modules

Seiko Instruments GmbH

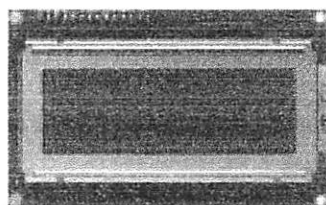




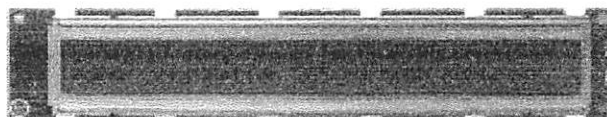
L2022



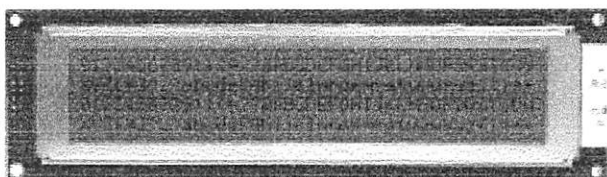
L2432



L2014



L4042



M4024

## • SPECIFICATIONS :

 : Standard products

 : Products of optional specification

Character Format (character x line)		20 x 2	20 x 4	24 x 2	40 x 2	40 x 4
Model		L2022	L2014	L2432	L4042	M4024
Reflective		-	L201400J000S	L243200J000S	L404200J000S	M40240AS
EL backlight		-	L201421J000S	L243221J000S	L404221J000S	M40249DWS
LED backlight		-	L2014B1J000S	L2432B1J000S	L4042B1J000S	M40247DYS
Reflective (wide temp)		L202200P000S	L201400L000S	L243200L000S	L404200L000S	M40240CS
LED backlight (wide temp)		L2022B1P000S	L2014B1L000S	L2432B1L000S	L4042B1L000S	M40247JYS
Character font		5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor
Module size (HxVxT) mm	Reflective	180,0 x 40,0 x 10,5	98,0 x 60,0 x 11,6	118,0 x 36,0 x 11,3	182,0 x 33,5 x 11,3	190,0 x 54,0 x 10,1
	EL backlight	180,0 x 40,0 x 10,5	98,0 x 60,0 x 11,6	118,0 x 36,0 x 11,3	182,0 x 33,5 x 11,3	190,0 x 54,0 x 10,1
Viewing area (HxV) mm	LED backlight	180,0 x 40,0 x 14,8	98,0 x 60,0 x 15,8	118,0 x 36,0 x 15,8	182,0 x 33,5 x 16,3	190,0 x 54,0 x 16,3
		149,0 x 23,0	76,0 x 25,2	94,5 x 17,8	154,4 x 15,8	147,0 x 29,5
Character size (HxV) mm *1		6,00 x 9,66	2,95 x 4,15	3,20 x 4,85	3,20 x 4,85	2,78 x 4,27
Dot size (HxV) mm		1,12 x 1,12	0,55 x 0,55	0,60 x 0,65	0,60 x 0,65	0,50 x 0,55
Power supply voltage (VDD-VSS) V		+ 5 V	+ 5 V	+ 5 V	+ 5 V	+ 5 V
Current consumption (mA, typ)		4,2	2,9	2,5	3,0	8,0
ILC *4		2,6	1,2	0,5	1,0	3,0
Driving method (duty)		1/16	1/16	1/16	1/16	1/16
Built-in LSI		KS0066 KS0063 or equivalent	KS0066 MSM5839 or equivalent	KS0066 KS0063 or equivalent	KS0066 KS0063 or equivalent	KS0066 MSM5839 or equivalent
Operating temperature (°C)	normal temp.	-	0 to + 50	0 to + 50	0 to + 50	0 to + 50
	wide temp. *2	- 20 to + 70	- 20 to + 70	- 20 to + 70	- 20 to + 70	- 20 to + 70
Storage temperature (°C)	normal temp.	-	- 20 to + 60	- 20 to + 60	- 20 to + 60	- 20 to + 60
	wide temp.	- 30 to + 80	- 30 to + 80	- 30 to + 80	- 30 to + 80	- 30 to + 80
Weight (g, typ.)	Reflective	80	55	40	70	90
	EL backlight	-	60	45	75	105
	LED backlight	110	70	60	95	140
Inverters for EL	Model	-	5A	5A	5C	5D
	Power supply (V)	+ 5.0	+ 5.0	+ 5.0	+ 5.0	+ 5.0
	current consumption (mA) *3	-	45	45	25	80
LED backlight	Forward current consumption (mA)	320	240	150	260	480
	Forward input voltage (V, typ.)	+ 4,1	+ 4,1	+ 4,1	+ 4,1	+ 4,1

\*1 : Excluding cursor

\*2 : With external temperature compensation

\*3 : Including EL backlight

\*4 : Based on normal temperature range

H : Horizontal

V : Vertical

T : Thickness (max)

# Dot Matrix Liquid Crystal Display Modules

## GRAPHIC TYPE

### FEATURES :

- Wide viewing angle and high contrast
  - Full dot configuration fits any application
- Slim, light weight and low power consumption
  - Available in STN and FSTN

### SPECIFICATIONS :

Dot format (HxV,dot)			97 x 32	128 x 32	128 x 64	128 x 64
Model			Y97031	G1213	G1216	G1226
STN type (ray mode)	Reflective	built-in RAM	-	-	-	-
	Reflective wide temp.	built-in RAM	-	G121300N000S	G121600N000S	-
	LED backlight	built-in RAM	-	-	-	G1226B1J000S
	LED backlight wide temp.	built-in RAM	-	G1213B1N000S	G1216B1N000S	-
STN type (FSTN mode)	Transmissive	-	-	-	-	-
	with CFL backlight	built-in controller	-	-	-	-
	Transflective	built-in RAM	Y97031LF60W	-	-	-
Module size (H x V x T)	Reflective (no backlight)		47,5 x 65,4 x 2,1	75,0 x 41,5 x 6,8	75,0 x 52,7 x 6,8	-
	LED backlight		-	75,0 x 41,5 x 8,9	75,0 x 52,7 x 8,9	93,0 x 70,0 x 11,4
	CFL backlight		-	-	-	-
Drawing area (HxV) mm			43,5 x 23,9	60,0 x 21,3	60,0 x 32,5	70,7 x 38,8
Dot size (H x V) mm			0,35 x 0,48	0,40 x 0,48	0,40 x 0,40	0,44 x 0,44
Dot pitch (H x V) mm			0,39 x 0,52	0,43 x 0,51	0,43 x 0,43	0,48 x 0,48
Power supply voltage (V)	(VDD - VSS)		+5,0	+5,0	+5,0	+5,0
	(VLC - VSS)		-	-8,0	-8,1	-8,2
Current consumption	IDD		0,10	2,0	2,0	3,0
	IDD (built-in controller)		-	-	-	-
	ILC		-	1,8	1,8	2,0
Driving method (duty)			1/33	1/64	1/64	1/64
Built-in LSI	Driver		SED1530	HD61202	HD61202	KS0107
			or equivalent	HD61203	HD61203	KS0108
	Controller		-	-	-	-
Operating temperature range (°C)			-20 to +70	-20 to +70	-20 to +70	0 to +50
Storage temperature range (°C)			-30 to +80	-30 to +80	-30 to +80	-20 to +60
Brightness (typ.)	Reflective (Transflective no backlight)		10	23	35	-
	LED backlight		-	35	45	72
	CFL backlight		-	-	-	-
LED backlight	Forward current consumption (mA)		-	40	90	125
	Forward input voltage (V, typ.)		-	3,8	4,1	4,1
	Mode		-	-	-	-
Driver for CFL	Power supply voltage (V)		-	-	-	-
	Current consumption (mA, typ.)		-	-	-	-

- built-in DC/DC converter (single power source)

- Use with external temperature compensation circuit

Since our policy is one of continuous improvements we reserve the right to change the specifications of the products in the catalogue without notice.

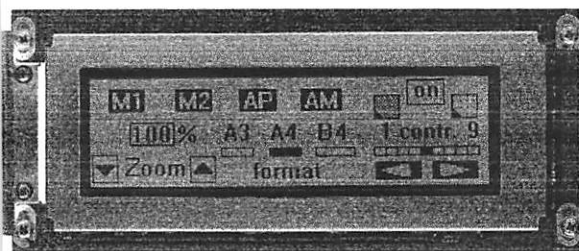
Dot format (HxV dot)			240 x 64	240 x 128	320 x 200	320 x 240	640 x 200
Model			G2446	G242C	G321D	G324E	G649D
STN type (Gray mode)	Reflective	built-in RAM	-	-	-	-	-
	Reflective wide temp	built-in RAM	-	-	-	-	-
	LED backlight	built-in RAM	-	-	-	-	-
	LED backlight wide temp	built-in RAM	-	-	-	-	-
FSTN type (B&W mode)	Transmissive	-	G2446X5R1A0S	G242CX5R1ACS	G321DX5R1A0S	G324EX5R1A0S	G649DX5R010S
	with CFL backlight	built-in controller	G2446X5R1ACS	G242CX5R1A0S	G321DX5R1ACS	G324EX5R1ACS	-
	Transflective	built-in RAM	-	-	-	-	-
Module size (H x V x T) mm	Reflective (no backlight)						
	LED backlight						
	CFL backlight		191,0 x 79,0 x 15,1	180,0 x 110,0 x 15,1	166,0 x 134,0 x 15,1	166,0 x 134,0 x 15,1	260,0 x 122,0 x 15,7
Viewing area (HxV) mm			134,0 x 41,0	134,0 x 76,0	128,0 x 110,0	128,0 x 110,0	216,0 x 83,0
Dot size (H x V) mm			0,49 x 0,49	0,47 x 0,47	0,34 x 0,48	0,32 x 0,39	0,30 x 0,36
Dot pitch (H x V) mm			0,53 x 0,53	0,51 x 0,51	0,38 x 0,52	0,36 x 0,43	0,33 x 0,39
Power supply voltage (V)	(VDD - VSS)		+5,0	+5,0	+5,0	+5,0	+5,0
	(VLC - VSS)		*1	*1	-24,0	-24,0	-24,0
Current consumption (mA, typ.)	IDD		12	30	8	7,5	11
	IDD (built-in controller)		15	40	23	23	-
Driving method (duty)	ILC		-	-	6	6,5	9
			1/64	1/128	1/200	1/240	1/200
Built-in LSI	Driver	MSM5298	KS0103	MSM5298	HD66204	MSM5298	
		MSM5299	KS0104	MSM5299	HD66205	MSM5299	
	Controller	or equivalent SED1330FB	or equivalent SED1330FB	or equivalent SED1330FB	or equivalent SED1330FB	or equivalent SED1330FB	or equivalent -
Operating temperature range (°C)			0 to +50	0 to +50	0 to +50	0 to +50	0 to +50
Storage temperature range (°C)			-20 to +60	-20 to +60	-20 to +60	-20 to +60	-20 to +60
Weight (g, typ.)	Reflective (Transflective no backlight)		-	-	-	-	-
	LED backlight		-	-	-	-	-
	CFL backlight		200	280	350	350	420
LED backlight	Forward current consumption (mA)		-	-	-	-	-
	Forward input voltage (V, typ.)		-	-	-	-	-
Inverter for CFL	Mode		4800210	4800210	4800210	4800210	4800120
	Power supply voltage (V)		+5,0	+5,0	+5,0	+5,0	+12,0
	Current consumption (mA, typ.)		250	350	365	365	390

\*1 : built-in DC/DC converter (single power source)

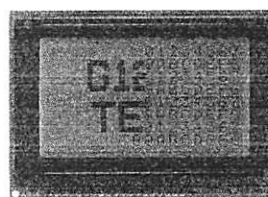
\*2 : Use with external temperature compensation

Since our policy is one of continuous improvements, we reserve the right to change the specifications of the products in the catalogue without notice.

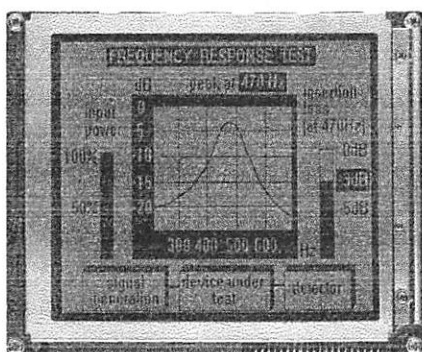




G2446



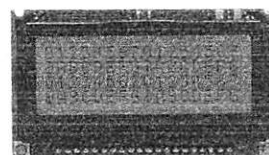
G1226



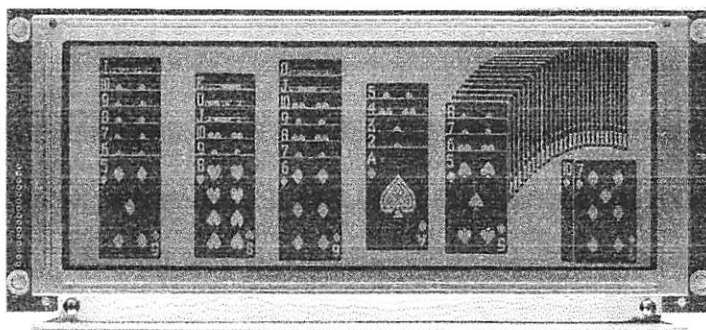
G321D



G1216



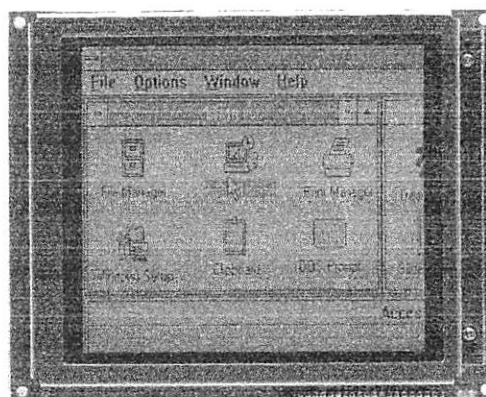
G1213



G649D



G242C



G324E

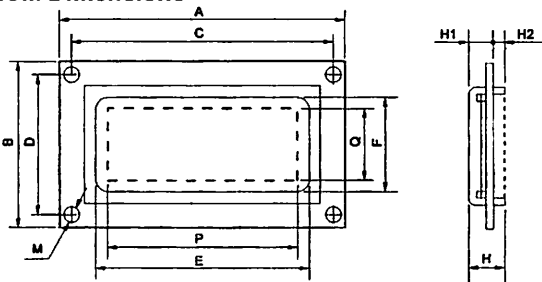
# CHECK LIST FOR CUSTOM DESIGNED LCD MODULE

1. Company \_\_\_\_\_ 2. Application \_\_\_\_\_ 3. Customer Specified Part No. \_\_\_\_\_

## 4. Design

☐ New ☐ Modified : Manufacturer \_\_\_\_\_, Part No. \_\_\_\_\_, Remarks \_\_\_\_\_  
☐ Equivalent: Manufacturer \_\_\_\_\_, Part No. \_\_\_\_\_, Remarks \_\_\_\_\_

## 5. LCM Dimensions



A x B : Module size \_\_\_\_\_ x \_\_\_\_\_ mm  
E x F : Viewing area \_\_\_\_\_ x \_\_\_\_\_ mm  
P x Q : Active display area \_\_\_\_\_ x \_\_\_\_\_ mm  
C : Length between mounting holes \_\_\_\_\_ mm  
D : Length between mounting holes \_\_\_\_\_ mm  
M : Diameter of mounting hole \_\_\_\_\_ mm  
H : Total thickness \_\_\_\_\_ mm  
H1 : Upper thickness \_\_\_\_\_ mm  
H2 : Lower thickness \_\_\_\_\_ mm

## 6. Display Contents

☐ Character type: \_\_\_\_\_ characters \_\_\_\_\_ lines  
Character font \_\_\_\_\_ x \_\_\_\_\_ dots + cursor  
Character pitch \_\_\_\_\_ x \_\_\_\_\_ mm  
Dot pitch \_\_\_\_\_ x \_\_\_\_\_ mm  
Dot size \_\_\_\_\_ x \_\_\_\_\_ mm  
☐ Graphics (Full dot) type: \_\_\_\_\_ x \_\_\_\_\_ dots  
Dot pitch \_\_\_\_\_ x \_\_\_\_\_ mm  
Dot size \_\_\_\_\_ x \_\_\_\_\_ mm  
☐ Segment type: \_\_\_\_\_ digits \_\_\_\_\_ lines  
☐ Others \_\_\_\_\_

## 7. LCD Panel

Viewing angle: ☐ 6 o'clock ☐ 12 o'clock ☐ \_\_\_\_\_ o'clock  
Type: ☐ TN ☐ FSTN (Black and white)  
☐ STN (☐ Yellow green ☐ Gray ☐ Blue)  
Chromaticity coordinates  
( \_\_\_\_\_ ≤ x ≤ \_\_\_\_\_, \_\_\_\_\_ ≤ y ≤ \_\_\_\_\_ )  
☐ Positive type ☐ Negative type  
☐ Reflective ☐ Transflective ☐ Transmissive  
☐ Others \_\_\_\_\_  
Gray scale: ☐ Yes \_\_\_\_\_ gray scale ☐ No  
Preferential specifications:  
☐ Response time  $t_{on}$  \_\_\_\_\_ ms ( \_\_\_\_\_ °C)  $t_{off}$  \_\_\_\_\_ ms ( \_\_\_\_\_ °C)  
☐ Viewing angle \_\_\_\_\_ deg. ( \_\_\_\_\_ °C) ☐ Contrast \_\_\_\_\_ ( \_\_\_\_\_ °C)  
☐ Others \_\_\_\_\_

## LCD surface finishing:

☐ Normal ☐ Anti-glare ☐ \_\_\_\_\_  
Polarizer color: ☐ Normal (neutral gray) ☐ Red  
☐ Green ☐ Blue ☐ \_\_\_\_\_

## 8. Driving Method

Multiplexing: 1/ \_\_\_\_\_ duty, 1/ \_\_\_\_\_ bias  
Frame frequency: \_\_\_\_\_ Hz

## 9. IC

LCD driver: ☐ Specified ☐ Unspecified  
Segment driver \_\_\_\_\_ (Manufacturer \_\_\_\_\_)  
Common driver \_\_\_\_\_ (Manufacturer \_\_\_\_\_)  
Controller: ☐ Internal ☐ External  
Type No. \_\_\_\_\_ (Manufacturer \_\_\_\_\_)  
MPU: ☐ Internal ☐ External  
Type No. \_\_\_\_\_ (Manufacturer \_\_\_\_\_)  
RAM: ☐ Internal ☐ External  
Type No. /Memory size \_\_\_\_\_ (Kbit) (Manufacturer \_\_\_\_\_)

## 10. Power Supply

☐ Single power supply: ☐ 5V ☐ \_\_\_\_\_ V  
☐ 2 power supplies  
For logic: (V<sub>DD</sub>-V<sub>SS</sub>) : ☐ 5V ☐ \_\_\_\_\_ V  
For LC drive: (V<sub>LC</sub>-V<sub>SS</sub>) : ☐ \_\_\_\_\_ V

## 11. Temperature Compensation Circuit

☐ Internal ☐ External ☐ Unnecessary  
Compensation range: ☐ 0°C to 50°C ☐ \_\_\_\_\_ °C to \_\_\_\_\_ °C

## 12. Current Consumption

For logic: typ. \_\_\_\_\_ mA, max. \_\_\_\_\_ mA  
For LC drive: typ. \_\_\_\_\_ mA, max. \_\_\_\_\_ mA  
Others ( \_\_\_\_\_ ) : typ. \_\_\_\_\_ mA, max. \_\_\_\_\_ mA

## 13. Contrast Adjustment

☐ Internal ☐ External ☐ Unnecessary  
Method: ☐ Temp. compensation circuit ☐ Volume ☐ \_\_\_\_\_

## 14. Temperature Range

Operating temperature range: ☐ 0°C to 50°C ☐ \_\_\_\_\_ °C to \_\_\_\_\_ °C  
Storage temperature range: ☐ - 20°C to 60°C ☐ \_\_\_\_\_ °C to \_\_\_\_\_ °C

## 15. Input/Output Terminals

Specifying allocation: ☐ Yes ☐ No  
Specifying position: ☐ Yes ☐ No

## 16. Weight

typ. \_\_\_\_\_ g, max. \_\_\_\_\_ g

## 17. Connector

☐ Internal ☐ External ☐ Unnecessary  
Type No. \_\_\_\_\_ (Manufacturer \_\_\_\_\_)

## 18. Backlight

☐ Internal ☐ External ☐ Unnecessary  
☐ EL: ☐ Green ☐ White ☐ \_\_\_\_\_  
☐ LED: ☐ Yellow green ☐ Amber ☐ \_\_\_\_\_  
☐ CFL: ☐ White ☐ \_\_\_\_\_  
☐ Incandescent lamp ☐ Others \_\_\_\_\_  
☐ Backlight type ☐ Edge backlight type  
Brightness: \_\_\_\_\_ cd/m<sup>2</sup>  
Inverter: ☐ Internal ☐ External ☐ Unnecessary  
Power supply voltage \_\_\_\_\_ V  
Current consumption (backlight included) \_\_\_\_\_ mA  
Brightness control: ☐ Yes ☐ No

## 19. Others

## 20. Schedule

Estimate: \_\_\_\_\_  
Sample: Delivery \_\_\_\_\_, Quantity: \_\_\_\_\_ pcs  
Mass production: Target price: \_\_\_\_\_  
Delivery \_\_\_\_\_, Total quantity: \_\_\_\_\_ pcs  
Quantity per month \_\_\_\_\_ pcs

# iquid Crystal Displays

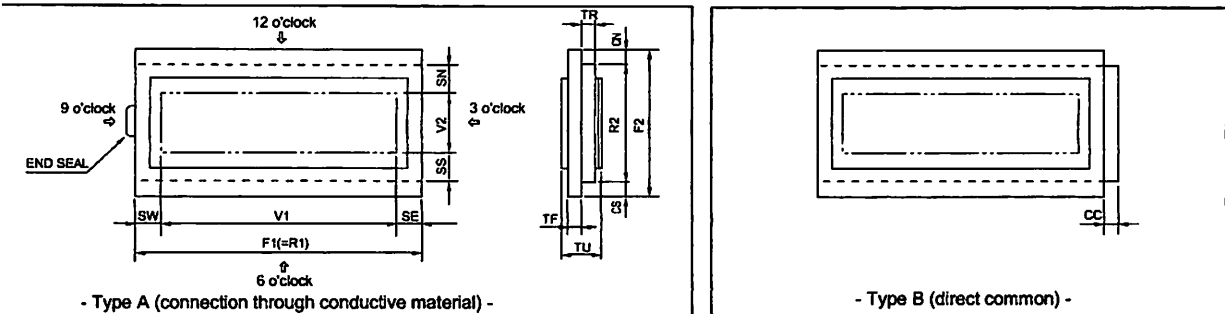
## HECK LIST FOR CUSTOM DESIGNED LCD

Company \_\_\_\_\_ 2. Application \_\_\_\_\_ 3. Customer Specified Part No. \_\_\_\_\_

### Design

☐ New ☐ Modified: Manufacturer \_\_\_\_\_, Part No. \_\_\_\_\_, Remarks \_\_\_\_\_  
☐ Equivalent: Manufacturer \_\_\_\_\_, Part No. \_\_\_\_\_, Remarks \_\_\_\_\_

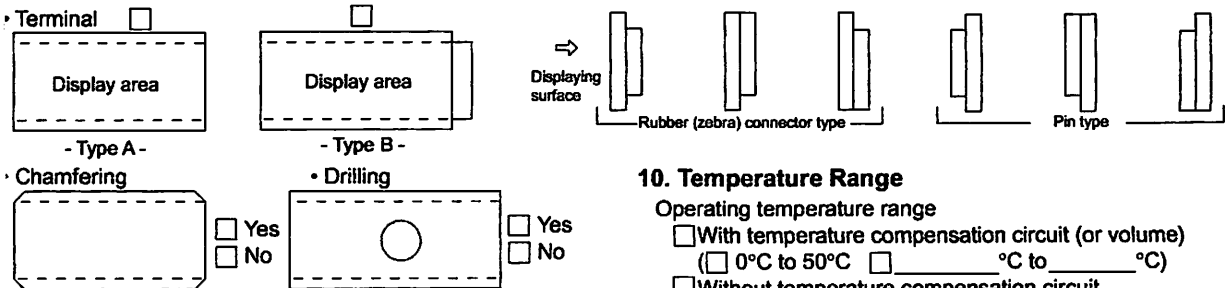
### Panel Dimensions



V1: Horizontal length of upper glass \_\_\_\_\_ mm  
V2: Vertical length of upper glass \_\_\_\_\_ mm  
F1: Horizontal length of lower glass \_\_\_\_\_ the same as F1  
F2: Vertical length of lower glass \_\_\_\_\_ mm  
R2 is generally longer than F2 when terminals are with pin.  
TR: Thickness of glass \_\_\_\_\_ mm  
Standard type: 1.1 mm or 0.7 mm  
Thickness of LCD \_\_\_\_\_ mm  
End seal: ☐ Right ☐ Left ☐ Right or Left

V1: Horizontal length of viewing area \_\_\_\_\_ mm  
V2: Vertical length of viewing area \_\_\_\_\_ mm  
CN\*\*: Terminal length \_\_\_\_\_ mm  
CS\*\*: Terminal length \_\_\_\_\_ mm  
\*\*CN or CS=0 in case of one side terminal type.  
CC: Terminal length \_\_\_\_\_ mm  
SE, SW, SN, SS: Seal width  
(According to design or manufacturing condition:  
about 2.0 mm to 4.0 mm)

### Panel Form



### Display Mode

Viewing angle: ☐ 6 o'clock ☐ 12 o'clock ☐ \_\_\_\_\_ o'clock  
Type: ☐ TN ☐ FSTN (Black and white)  
☐ STN: (☐ Yellow green ☐ Gray ☐ Blue)  
Chromaticity coordinates ( \_\_\_\_\_ ≤ x ≤ \_\_\_\_\_, \_\_\_\_\_ ≤ y ≤ \_\_\_\_\_ )  
☐ Positive type ☐ Negative type  
☐ Reflective ☐ Transflective ☐ Transmissive  
Referential specifications:  
☐ Response time  $t_{on}$  \_\_\_\_\_ ms ( \_\_\_\_\_ °C)  $t_{off}$  \_\_\_\_\_ ms ( \_\_\_\_\_ °C)  
☐ Viewing angle \_\_\_\_\_ deg. ( \_\_\_\_\_ °C) ☐ Contrast \_\_\_\_\_ ( \_\_\_\_\_ °C)  
☐ Others \_\_\_\_\_

### Polarizer

Surface finishing: ☐ Normal ☐ Anti-glare \_\_\_\_\_  
Color: ☐ Normal (neutral gray) ☐ Red ☐ Green  
☐ Blue \_\_\_\_\_  
Front polarizer: ☐ Attached type ☐ Separate type  
Rear polarizer: ☐ Attached type ☐ Separate type

### Driving Method

Static ☐ Multiplexing: (1/ \_\_\_\_\_ duty, 1/ \_\_\_\_\_ bias)  
Operating voltage ( $V_{opr}$ ): \_\_\_\_\_ V  
Frame frequency: \_\_\_\_\_ Hz  
Driving IC: \_\_\_\_\_ (Manufacturer \_\_\_\_\_)  
Current consumption: \_\_\_\_\_  $\mu A$

### 10. Temperature Range

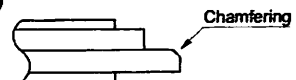
Operating temperature range  
☐ With temperature compensation circuit (or volume)  
(☐ 0°C to 50°C ☐ \_\_\_\_\_ °C to \_\_\_\_\_ °C)  
☐ Without temperature compensation circuit  
(☐ 0°C to 50°C ☐ \_\_\_\_\_ °C to \_\_\_\_\_ °C)  
Storage temperature range  
(☐ - 20°C to 60°C ☐ \_\_\_\_\_ °C to \_\_\_\_\_ °C)

### 11. Terminal Connecting Method

☐ Rubber connector (Zebra rubber)  
☐ Pin: ☐ DIL ☐ SIL ☐ \_\_\_\_\_  
Pitch (☐ 2.54 ☐ \_\_\_\_\_ mm) Length ( \_\_\_\_\_ mm)  
☐ Heat seal: ☐ Equipped ☐ Unnecessary

### 12. Others

Print (Characters, lines, masks etc.): ☐ Yes ☐ No  
Protective film:  
☐ Yes (Color: ☐ Red ☐ Translucent ☐ Transparent) ☐ No  
Chamfering (for heat-seal connector):  
☐ Yes (Position: \_\_\_\_\_)  
(Quantity: \_\_\_\_\_)  
☐ No



### 13. Schedule

Estimate: \_\_\_\_\_  
Sample: Delivery \_\_\_\_\_, Quantity: \_\_\_\_\_ pcs  
Mass production: Target price: \_\_\_\_\_  
Delivery \_\_\_\_\_, Total quantity: \_\_\_\_\_ pcs  
Quantity per month: \_\_\_\_\_ pcs

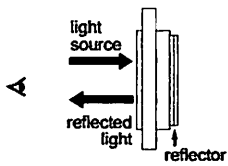


# liquid Crystal Display Modules

## REFLECTIVE/TRANSFLECTIVE/TRANSMISSIVE LCD

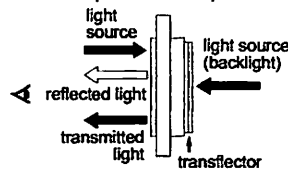
### ① Reflective LCD

Reflector bonded to the rear polarizer reflects the incoming ambient light. Low power consumption because no backlight is required.



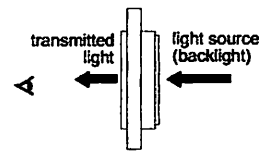
### ② Transflective LCD

Transflector bonded to the rear polarizer reflects light from the front as well as enabling lights to pass through the back. Used with backlight off in bright light and with it on in low light to reduce power consumption.



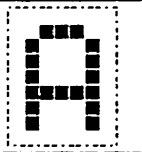
### ③ Transmissive LCD

Without reflector or transflector bonded to the rear polarizer. Backlight required. Most common is transmissive negative image.



## POSITIVE/NEGATIVE MODE

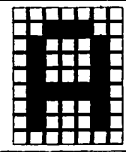
Positive type



Negative type



Negative type  
(inverse image)  
(when data is inverted)



## TN TYPE/STN TYPE/FSTN TYPE

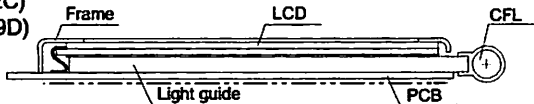
TN	(Background/dot color) Gray/Black	TN( Twisted Nematic) type is most conventional and economical. It is used for static drive LCD and low-duty drive LCD ( watch,calculator, etc.)
STN	Yellowgreen/ Dark blue Gray/Dark blue White/Blue	STN (Super Twisted Nematic) type has a higher twist angle, and thus provides clear visibility and wider viewing angle. This is suitable especially for high-duty drive LCD.
FSTN	White/Black	FSTN (Film Super Twisted Nematic) type utilizes RCF (Retardation Control Film) to remove the coloring of STN LCD. Thus FSTN type provides easy-to-read black-and-white display.

## STRUCTURE AND FEATURE OF LCD MODULE WITH BACKLIGHT

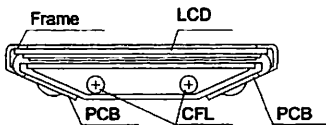
### CFL (Cold Cathode Fluorescent Lamp) backlight

Features: high brightness, long service life, inverter required

- Edge backlight type  
(G2446,G242C)  
(G321D,G649D)

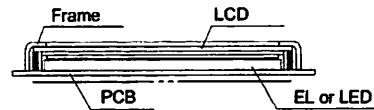


- Backlight type



### EL (Electroluminescent Lamp) backlight LED (Light Emitting Diode) backlight

Features: EL: thin, inverter required  
LED: long service life, low voltage driving, no inverter required

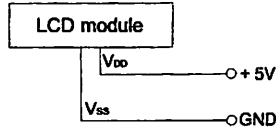
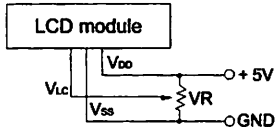


## POWER SUPPLY

- Character modules (single power supply)

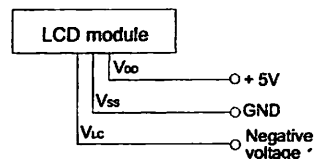
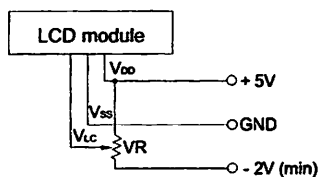
- G2446,G242C (Built-in DC-DC conv.)

- G321D, G324E and G649D

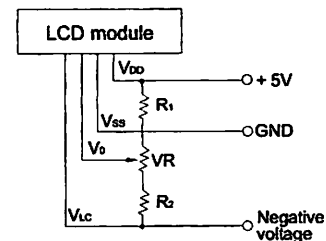


- Character Modules (Dual power supply)

- Y1206 and G1226



• Negative voltage should be variable for contrast adjustment.



Note 1: Contrast can be adjusted by VR.  
Note 2: For module with backlight, power supply for backlight is necessary.

# Precautions

---

## Safety Instructions

- If the LCD panel is damaged, be careful not to get the liquid crystal in your mouth and not to be injured by crushed glasses.
- If you should swallow the liquid crystal, first, wash your mouth thoroughly with water, then, drink a lot of water and induce vomiting, and then, consult a physician.
- If the liquid crystal should get in your eye, flush your eye with running water for at least fifteen minutes.
- If the liquid crystal touches your skin or clothes, remove it and wash the affected part of your skin or clothes with soap and running water.
- EL or CFL backlight is driven by a high voltage with an inverter. Do not touch the connection part or the wiring pattern of the inverter.
- Do not use inverters without a load or in the short-circuit mode.
- Use the LCD module within the rated voltage to prevent overheating and/or damage. Also, take steps to ensure that the connector does not come off.

## Handling Precautions

- Since the LCD panel has glass substrate, avoid applying mechanical shock or pressure on the module. Do not drop, bend, twist or press the module.
- Do not soil or damage LCD panel terminals.
- Since the polarizer is made of easily-scratched material, be careful not to touch or place objects on the display surface.
- Keep the display surface clean. Do not touch it with your skin.
- CMOS LSI is used in the LCD module. Be careful of static electricity.
- Do not disassemble the module or remove the liquid crystal panel or the panel frame.
- Do not damage the film surface of the EL lamp; otherwise the lamp will be damaged by humidity.
- To set an EL lamp in an LCD module, push the EL lamp with its emitting side up, without pushing the rubber connectors too hard. If you damage them, the LCD module may not work properly.

## Mounting and Designing

To protect the polarizer and the LCD panel, cover the display surface with a transparent plate (e.g., acrylic or glass) with a small gap between the transparent plate and the display surface.

Keep the module dry. Avoid condensation to prevent the transparent electrodes from being damaged.

Drive LCD panel with AC waveform in which DC element is not included to prevent deterioration in the LCD panel.

Contrast of LCD varies depending on the ambient temperature. To offer the optimum contrast, LC drive voltage should be adjusted. LCD driven in a high duty ratio must be provided with drive voltage adjustment method.

Mount a LCD module with the specified mounting part/holes.

- Design the equipment so that input signal is not applied to the LCD module while power supply voltage is not applied to it.
- Do not locate the CFL tube and the lamp lead wire close to a metal plate or a plated part inside the equipment. Otherwise stray capacity causes a drop in voltage, decreasing the brightness and the ability to start-up.

## Cleaning

- Do not wipe the polarizer with a dry cloth, as it may scratch the surface.
- Wipe the LCD panel gently with a soft cloth soaked with a petroleum benzine.
- Do not use ketonic solvents (ketone and acetone) or aromatic solvents (toluene and xylene), as they may damage the polarizer.

## Storing

- Store the LCD panel in a dark place, where the temperature is  $25^{\circ}\text{C} \pm 10^{\circ}\text{C}$  and the relative humidity below 65%. If possible, store the LCD panel in the packaging situation when it was delivered.
- Do not store the module near organic solvents or corrosive gases.
- Keep the module (including accessories) safe from vibration, shock and pressure.
- Use an LCD module with built-in EL backlight within six months of delivery.
- EL backlight is easily affected by environmental conditions such as temperature and humidity; the quality may deteriorate if stored for an extended period of time. Contact Seiko Instruments GmbH for details.
- Some parts of the backlight and the inverter generate heat. Take care so that the heat does not affect the liquid crystal or any other parts.
- Dust particles attached to the surface of the LCD or the surface of the backlight degrade the display quality. Be careful to keep dust out in designing the structure as well as in handling the module.
- Black or white air-bubbles may be produced if the LCD panel is stored for long time in the lower temperature or mechanical shocks are applied onto the LCD panel.

## On This Brochure

- Seiko Instruments GmbH reserves the right to make changes without notice to the specifications and materials contained herein.
- The colors of the products reproduced herein may be different from the actual colors. Check color on actual products before using the product.
- The information contained herein shall not be reproduced in whole or in part without the express written consent of Seiko Instruments GmbH
- The products described herein are designed for consumer equipment and cannot be used as part of any device or equipment which influences the human body or requires a significantly high reliability, such as physical exercise equipment, medical equipment, disaster prevention equipment, gas related equipment, vehicles, aircraft and equipment mounted on vehicles.